به نام خدا

مروری بر حفاظت دیجیتال

گردآوری

محسن بهرامی

کلمات کلیدی

حفاظت، رله، پردازش سیگنال، فیلتر، مبدل آنالوگ به دیجیتال، مبدل دیجیتال به آنالوگ

چکیده

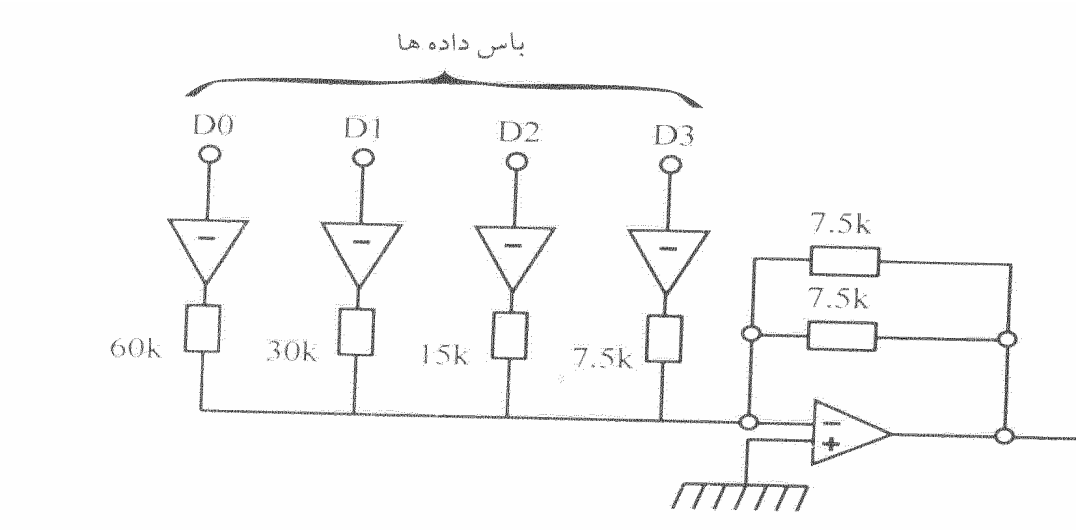
در این مقاله با چگونگی کار رله های عددی، نمونه برداری و پردازش سیگنال های ولتاژ یا جریان به منظور حفاظت دیجیتال آشنا خواهید شد.

WWW.ECA.IR
انجمن تخصصی برق و الکترونیک ایران

فصل۱-تبدیل آنالوگ به دیجیتال

۱-۱ مقدمه

برای به دست آوردن اطلاعات سیستم قدرت رله حفاظت عددی نمونه‌های منظمی از ولتاژ ثانویه و یا جریان ثانویه اعمال به آن را می‌گیرد. این فرآیند تحت عنوان تبدیل آنالوگ به دیجیتال خوانده می‌شود و به وسیله سخت افزار خاصی انجام می‌پذیرد .



خروجی آنالوگ

شکل (۱) مبدل دیجیتال به آنالوگ ۴ بیتی

۱-۲- مبدل‌های دیجیتال به آنالوگ[1]

برای درک تبدیل آنالوگ به دیجیتال، ابتدا یک مبدل دیجیتال به آنالوگ (DAC) تشریح می‌گردد. یک مدار اساسی برای یک DAC ۴ بیتی در شکل ۱ نشان داده شده است که شامل یک تقویت کننده عملیاتی[2] (OP–Amp) است که از طریق مقاومت‌های وزن دهی به ورودی‌های خط داده‌های بافر شده وصل می‌شود. مشاهده می‌شود که مقاومت‌های وزن‌دهی‌متصل شده به هر یک از خطوط داده‌ها به صورت باینری زیاد شده است. بهره تقویت کننده عملیاتی به وسیله فرمول زیر داده می‌شود :

$$\frac{V_{out}}{V_{in}} = -\frac{R_f}{R_w}$$

که در آن $\mathbf{V_{in}}$ ولتاژ خروجی تقویت کننده‌های بافر متصل شده به خطوط داده‌ها می‌باشد .

(توجه شود که این فقط یکی از دو ولتاژ ممکن را اختیاری می‌کند)، V_{out} ولتاژ آنالوگ خروجی، R_f مقاومت فیدبک تقویت کننده عملیاتی (در اینجا دو مقاومت ۷/۵ کیلو اهم که به طور موازی متصل شده‌اند) و R_w مقاومت وزن دهی است که مقدار آن توسط خطوط داده فعال تعیین می‌شود. بهره منفی تقویت کننده را می‌توان به کمک یک تقویت کننده بافر معکوس کننده تصحیح کرد. چنانچه بیش از یک خط داده فعال شود، در آن صورت ولتاژ آنالوگ خروجی از جمع کردن بهره‌های ورودی‌های فعال شده توسط فرمول بالا به دست می‌آید. بنابراین ولتاژ در خروجی مستقیماً متناسب با عدد باینری نمایش داده شده به وسیله خطوط داده‌ها است. مقاومت‌های فیدبک دو سر تقویت کننده عملیاتی تضمین می‌کنند که بزرگترین عدد باینری متناسب با بالا ترین ولتاژ آنالوگ است. با افزایش تعداد ورودی‌های خطوط داده‌ها و افزایش مقادیر مقاومت‌های سری می‌توان DAC های ۸، ۱۰، ۱۲، ۱۴، ۱۶ بیتی نیز ساخت .

---

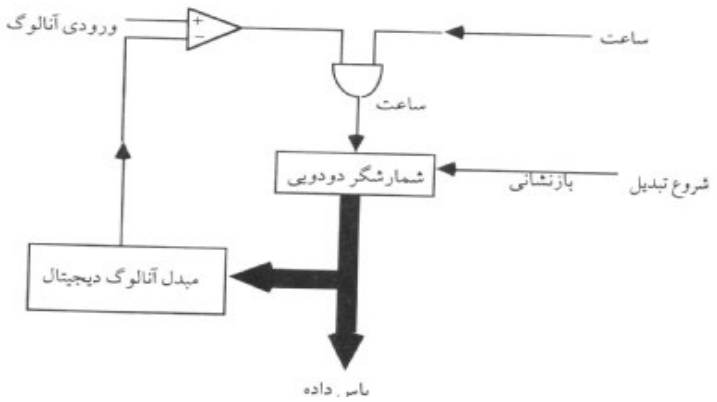
[1]-Digital to Analogue Convector
[2]- Operational Amplifier

۱-۳- مبدلهای آنالوگ به دیجیتال :(مبدلهای شیب)

یک مبدل آنالوگ به دیجیتال (ADC) ساده به نام مبدل شیب در شکل۲ نشان داده شده است، که شامل یک مقایسه کننده، شمارشگر باینری، یک دریجه AND، ورودی ساعت و یک DAC است. مقایسه کننده شبیه تقویت کننده عملیاتی است و همچنین در این مدار به کار رفته است، یک خروجی ۱ یا بالا می‌دهد اگر ولتاژ ورودی آنالوگ بزرگتر از خروجی DAC باشد و در غیر این صورت خروجی صفر یا پایین می‌دهد. دقت شود که سیگنال ساعت، به خاطر دریچه AND، اگر خروجی مقایسه کننده '۱' یا بالا نباشد به شمارشگر نمی‌رسد.

با حضور ولتاژ آنالوگ مورد نظر در ورودی آنالوگ، سیگنال شروع تبدیل داده می‌شود که شمارشگر باینری را باز نشانی[1] می‌کند بنابراین خروجی DAC ' صفر' است، خرو جی مقایسه کننده بالاست و در نتیجه پالس‌های ساعت به شمارشگر می‌رسد. با این فرض که ورودی آنالوگ غیر از صفر باشد، با افزایش شمارشگر خروجی DAC شبیه به یک شیب افزوده می‌گردد .

هنگامی که ولتاژ DAC از ولتاژ آنالوگ ورودی تجاوز کند، خروجی مقایسه کننده پایین می‌آید و مانع رسیدن پالسهای ساعت به شمارشگر می‌گردد. بنابر این خطوط خروجی دیجیتال شمارشگر باینری در نزدیکترین مقدار دیجیتال مطابق با ولتاژ آنالوگ ورودی نگه داشته می‌شود.



شکل (۲) مبدل شیب

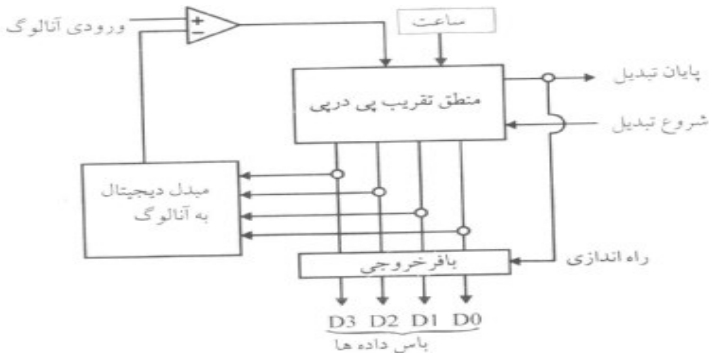
1-Reset

۱-۴- مبدلهای آنالوگ به دیجیتال : (مبدلهای تقریب پی در پی[1])

مبدلهای تقریب پی در پی که با اقتباس از مبدل شیب ساخته شده‌اند مبدل بسیار بهتری می‌باشند. این مبدل در شکل ۳ نشان داده شده است. شمارشگر باینری با یک ترکیب منطقی نسبتاً پیچیده‌تری جایگزین شده است که ثبات تقریب پی در پی نامیده می‌شود. شکل ۴ خروجی داخلی DAC و سیگنال آنالوگ ورودی را برای مبدل تقریب پی در پی ۴ بیتی نشان می‌دهد. قبل از تبدیل، همه خطوط داده‌ها در صفر تنظیم می‌شوند. مشاهده می‌شود که با اولین پالس ساعت DAC به نصف خروجی حد اکثر خود می‌رسد، این معادل با تنظیم"بالا" بیت با بیشترین ارزش باس داده‌ها،D_3، است. با دریافت پالس ساعت بعدی منطق تقریب پی در پی حس می‌کند که خروجی DAC هنوز پایین‌تر از سیگنال ورودی است، زیرا که خروجی مقایسه کننده بالاست. بنابر این خط داده D_2 به بالا تنظیم می‌شود.

این نتایج سبب می‌شود که مقایسه کننده به پایین برود، زیرا معادل دیجیتال بزرگتراز ورودی آنالوگ است، بنابراین در سیکل ساعت سوم D_2 به پایین تنظیم می‌شود و باز هم D_1 به بالا تنظیم می‌شود. سیکل چهارم ساعت باعث می‌شود که D_0 به بالا تنظیم شود و نتیجه دیجیتال

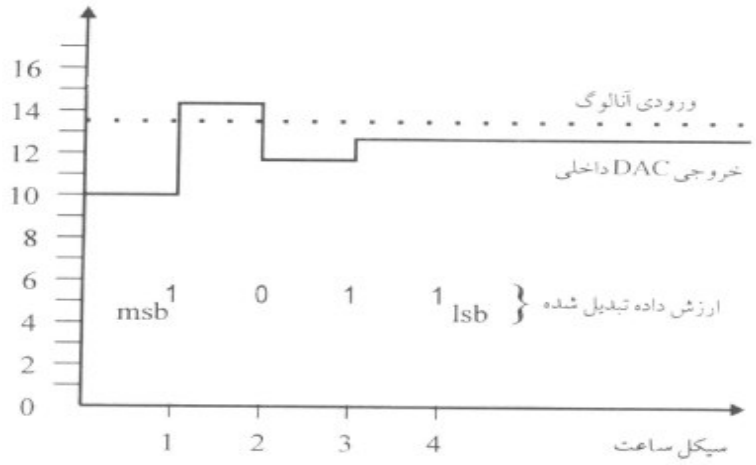
به صورت "۱۰۱۱" در خواهد آمد. مشاهده می‌شود که یک مبدل ADC تقریب پی در پی هر بیت خروجی خطوط داده‌ها را به نوبت بطور جداگانه آزمایش می‌کند .



شکل (۳) مبدل تقریب پی در پی

[1]- Successive Approximation Convertors

بنابر این زمانی که برای تبدیل لازم است همیشه بطور ثابت برابر با تعـداد بیتهـا ضـرب در دوره تنـاوب سـاعت داخلی است. زمانهای تبدیل برای ADC های تقریب پی در پی در محدوده ۱۵ تا ۳۰ میکرو ثانیه اسـت. ADC . معمولاً دارای یک سیگنال پایان تبدیل می‌باشند که عموماً به یک خط وقفه[1] ریزپردازنده متصـل مـی‌باشـد، تـا پایان تبدیل و حاضر شدن مقدار تبدیل شده را اطلاع دهد .



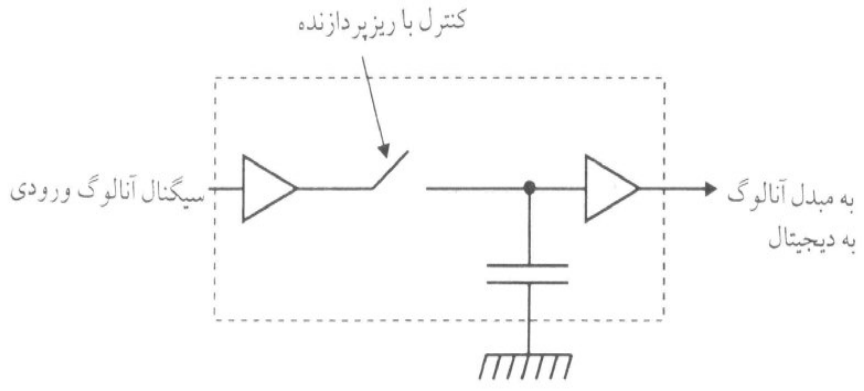
شکل (۴) عملکرد مبدل تقریبی پی در پی

اگرچه انواع دیگری از مبدل ADC وجود دارند ولی ADC های تقریب پی در پی نوع ترجیحی برای رله‌های حفاظتی هستند. انواع دیگر مبدلها شامل مبدلهای فلاش[2] هستند که برای زمانهای تبدیل خیلی سـریع (کمتر از یک میکروثانیه) طراحی می‌شوند و در نتیجه خیلی گران هستند. این زمانهای تبـدیل در یـک رلـه حفاظتی در حال حاضر غیر ضروری می‌باشند .

[1]- Interrupt Line
[2]- Flash

۱-۵- تقویت کننده های نمونه بردار و نگه دارنده[1]

ADC های تقریب پی در پی را عموماً در رله‌های دیجیتال می‌توان یافت. از آنجا که این نوع مبدلها ۲۵ میکرو ثانیه برای تبدیل سیگنالهای آنالوگ ورودی به دیجیتال وقت لازم دارند، محتمل است در این مدت زمان تبدیل، تغییراتی در سیگنال آنالوگ ورودی حادث شود. برای حذف این منبع خطا سیگنالهای آنالوگ ورودی از تقویت کننده‌های نمونه بردار و نگهدارنده (SH) عبور داده می‌شوندکه با فرمان از ریزپردازنده در مدت زمان تبدیل، سیگنال ورودی را در یک سطح ثابت آنالوگ نگه می‌دارند. این مورد در شکل ۵ نشان داده شده است که در آن در حالت کار عادی (در حالت نمونه‌برداری) کلید بسته می‌شود و خروجی تقویت کننده SH، ورودی را دنبال می‌کند. بلافاصله قبل از انجام عمل تبدیل ریز پردازنده کلید را باز می‌کند و ولتاژ آنالوگ قبلی در خازن نگهداشته می‌شود و بنابر این خروجی ثابت باقی می‌ماند (وضعیت نگهدارنده). دو تقویت کننده در شکل ۵ نقش بافر را دارند تا مدار SH را از اثرات دیگر مراحل ورودی آنالوگ جدا سازند .



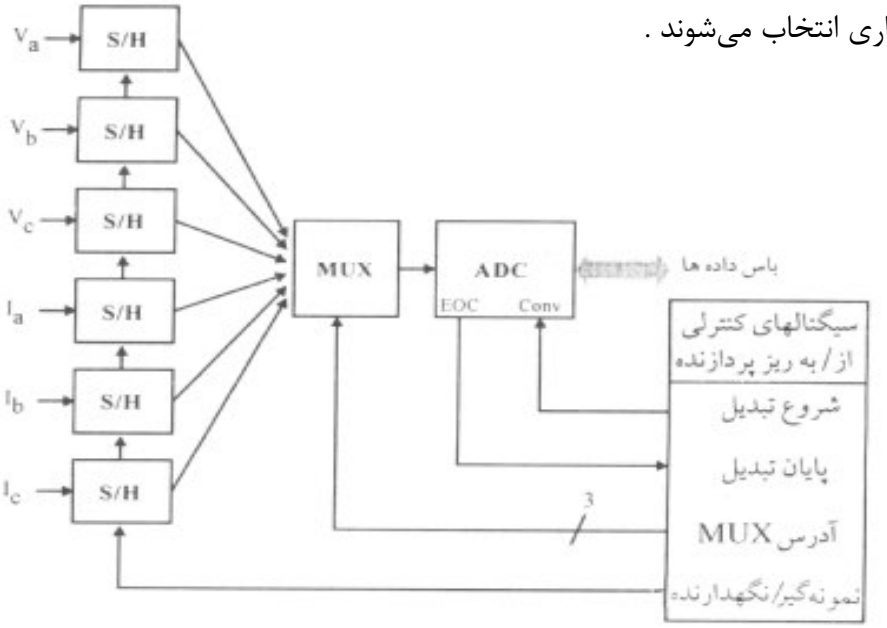
شکل (۵) تقویت کننده نمونه بردار و نگهدارنده

[1]-Sample & Hold amplifier

۱-۶- مالتی پلکسرها[1]

مبدهای آنالوگ به دیجیتال تقریب پی در پی تقریباً گرانند و معمولاً بیشتر از یکی در رله‌ها مورد استفاده قرار نمی‌گیرند (البته با پیشرفت فناوری مجتمع‌سازی ممکن است که بتوان این مدار را ارزانتر ساخت و در نتیجه سخت‌افزار رله عددی را تحت تأثیر قرار دهد). در رله‌هایی که چند کانال ورودی دارند، به عنوان مثال رله دیستانس که شش کانال ورودی دارد (سه تا برای ولتاژ و سه تا برای جریان) یک مالتی پلکسر به ترتیب هریک از کانالهای ورودی را به مبدل آنالوگ به دیجیتال متصل می‌سازد. اگر تبدیل هر ورودی ۲۵ میکرو ثانیه وقت لازم داشته باشد، تبدیل ششمین کانال ورودی ۱۵۰ میکرو ثانیه بعد از شروع اولین کانال انجام می‌شود. در فرکانس ۵۰ هرتز این مقدار متناظر با یک شیفت فاز به اندازه ۲/۷ درجه می‌باشد و بنابراین یک منبع خطا برای الگوریتم رله می‌باشد.

همین جهت معمول است که هر کانال آنالوگ ورودی یک تقویت کننده SH مربوط به خود داشته باشد. یک نمونه از مرحله ورودی آنالوگ رله دیجیتال در شکل ۶ نشان داده شده است. توجه شود که مالتی پلکسر (MUX) تحت کنترل ریز پردازنده است و تقویت کننده‌های SH همگی همزمان در یکی از دو حالت نمونه برداری یا نگهداری انتخاب می‌شوند .



شکل (۶) مدار مبدل آنالوگ به دیجیتال رله

1-Multiplexer

۱-۷- تبدیل آنالوگ به دیجیتال در رله های حفاظتی

مبدل‌های آنالوگ به دیجیتال تقریب پی در پی در انواع ۸، ۱۰، ۱۲، ۱۴، ۱۶، بیتی موجود می‌باشند. تعداد بیتهای ADC در محدوده دینامیکی سیگنالی که آن را تبدیل می‌کند موثر است. به عنوان مثال یک مبدل آنالوگ به دیجیتال ۸ بیتی می‌توانند یک سیگنال آنالوگ را به ۲۵۶=$۲^{۸}$ سطح مختلف کوانتیزه کند .

تعداد لازم بیت‌های یک رله داده شده به کاربرد آن بستگی دارد. یک رله با یک مبدل با بیت‌های اضافی، یعنی تعداد بیشتری بیت از مقدار مورد نیاز، بطور صحیح کار می‌کند ولی عکس این مطلب درست نیست. در اینجا یک مثال از چگونگی مشخص کردن مبدل آنالوگ به دیجیتال برای یک رله دیستانس ارائه می‌گردد .

یک رله دیستانس را در نظر بگیریدکه حداقل امپدانس تنظیم آن ۴ اهم (از دید رله) باشد. برای یک رله دیستانس ورودی های جریان به نسبت ورودی های ولتاژ محدوده دینامیکی وسیع‌تری دارند. حداقل امپدانس تنظیم مطابق با بالاترین سطح جریان با فرض اینکه ولتاژ ثانویه ترانسفورماتور ولتاژ، ۱۱۰ ولت باشد برابر با ۲۷/۵ =۴÷۱۱۰ آمپر است. هر چند ممکن است که جریان در حین خطا دارای مؤلفه نمایی میرا شونده شود، بنابراین با در نظر گرفتن آن به میزان ۱۰۰٪ حداکثر جریان مورد انتظار برابر ۵۵ آمپر خواهد شد. فرض کنید که رله باید برای یک حداقل سطح جریان ۲۵ میلی آمپر عمل کند و این مقدار متناظر با سطح دیجیتال "۱" باشد. بنابراین محدوده دینامیکی جریان تک قطبی برابر با ۲۲۰۰=۲۵ ٪ ÷۵۵ خواهد بود و برای سیگنال دو قطبی این محدوده برابر با ۴۴۰۰ خواهد بود. نزدیکترین ADC به این رقم یک نوع ۱۲ بیتی است که محدوده دینامیکی آن برابر با ۴۰۹۶=$۲^{۱۲}$ خواهد شد .برای اطمینان از اینکه ADC مشخصات لازم را برآورده می‌سازد از اینکه ADC ۱۴ بیتی استفاده می شود که دارای یک محدوده دینامیکی ۱۶۳۸۴=$۲^{۱۴}$ است. بنابراین در این حالت یک مبدل ۱۴ بیتی لازم است. بطور کلی بیشتر رله های عددی با عملکرد خوب از مبدل‌های آنالوگ به دیجیتال ۱۲، ۱۴، یا ۱۶ بیتی استفاده می‌کنند .

فصل۲- ریزپردازنده‌های تخصصی

بطور معمول رله‌های عددی از مبدل‌های آنالوگ به دیجیتال ۱۲یا۱۴ بیتی استفاده می‌کنند. قبل از ورود ریزپردازنده‌های ۱۶ بیتی، ریزپردازنده‌های ۸ بیتی استاندارد بودند ولی برای پردازش مقادیر ۱۲ یا ۱۴ بیتی بطور ایده آل مناسب نبودند. بنابراین اختراع ریز پردازنده‌های ۱۶ بیتی ابزار توسعه رله‌های عددی گردید. از اولین ریز پردازنده‌های ۱۶ بیتی که به بازار آمد اینتل۸۰۸۶ بود که در سال ۱۹۷۸ ساخته شد. سری ۸۰۸۶ یکی از مؤفق‌ترین خانواده ریزپردازنده‌ها است که تاکنون ساخته شده‌اند و علت آن استفاده گسترده شرکت IBM از این تراشه برای رایانه‌های شخصی (PC) خود بود (۸۰۲۸۶، ۸۰۳۸۶، ۸۰۴۸۶،). از دیگر پردازشگرهای موفق همزمان با ۸۰۸۶ موتورولا بود که همانند سری ۸۰۸۶ بطور مداوم انواع جدید آن تولید گردیده است .

اگرچه ورود فناوری ریزپردازنده برای توسعه رله های عددی مناسب بود ولی هنوز یک مشکل ضرب دیجیتال وجود داشت. هر رله عددی به غیر از ساده‌ترین کاربرد آن باید تعداد بسیار زیادی عمل ضرب در اجرای وظیفه حفاظتی خود انجام دهد. از آنجایی که عمل ضرب بر روی یک ریزپردارنده در آن زمان به وسیله یک سری شیفتها و عملیات جمع انجام می‌گردید که برای اجرا به تعداد نسبتاً زیادی از سیگنال‌ها ی ساعت وقت می‌گرفتند، این موضوع منجر به این شد که الگوریتم‌های رله در تعداد عملیات ضرب بکار رفته خیلی محافظه کارانه باشند، زیرا عملیات ضرب زمان پردازش را بالا می‌برد. توجه شود که همه محاسبات انجام شده توسط رله باید در زمان بین نمونه های مبدل آنالوگ به دیجیتال تکمیل شوند. یک زمان نمونه برای یک پردازشگر پ۱۶ بیتی استاندارد در سال ۱۹۸۲ برابر با ۱۰ میکروثانیه بود.

در آن زمان معمول بود که طرحهای رله مورد نظر ضرایب فیلتر دیجیتال ساده مانند $\frac{1}{2}$ و $\frac{1}{4}$ را بکار برند که با یک دستور شیفت این عملیات می توانند انجام گیرند. یک چالش بزرگ در حل مسئله ضرب دیجیتال ظهور کننده های سخت افزاری[1] (HMs) بود که تک تراشه‌های VLSI بودند که برای اجرای عمل ضرب اعداد ۱۶ بیتی ساخته شده بودند و می‌توانستند بطور نمونه در عرض ۱۰۰ نانو ثانیه جواب بدهند.

1-Hardware Multipliers

ضرب کننده‌های سخت افزاری در ابتدا در اواسط ۱۹۷۰ میلادی ارائه گردیدند ولی چند سال طول کشید تا اینکه قیمت آنها کاهش عمده‌ای یافت. یک اشکال استفاده از ضرب کننده‌های سخت افزاری توان مصرفی بالای آنها بود (۵ وات در هر تراشه)، اما این مسئله با ضرب کننده‌های سخت افزاری CMOS در سال ۱۹۸۲ حل گردید. با وجود زمان سریع ضرب آنها، نرخ ضرب مؤثر خیلی آهسته‌تربود، زیرا ریزپردازنده می‌بایست زمانی را برای ارسال و دریافت داده‌ها به ضرب کننده سخت افزاری صرف کند.یک قدم مهم به جلو با ارائه سری ۱۶ بیتی پردازشگرهای سیگنال دیجیتال TMS320 توسط کمپانی تگزاس انسترومنت در سال ۱۹۸۳ برداشته شد. تفاوت TMS320 با ریزپردازنده‌های مرسوم ۱۶ بیتی در داشتن یک ضرب کننده سخت افزاری در تراشه آن می‌باشد. معماری سری TMS320 به طور ویژه برای پردازش سیگنال دیجیتالی[2] (DSP) طراحی گردیده بود. به عنوان مثال در آن مکان اجرای یک عمل ضرب و یک عمل جمع با یک سیکل دستور وجود داردکه عملیات معمول در DSP هستند که بعداً نشان داده می‌شود. نسخه‌های اولیه TMS 320 یک سیکل دستور ۲۰۰ نانو ثانیه‌ای داشتند اما این مقدار به سرعت به ۱۰۰ نانو ثانیه کاهش یافت. در ۱۰ سال گذشته یک توسعه پایدار در عملکرد پردازشگرهای سیگنال دیجیتال وجود داشته است و آنها در حال حاضر توسط چند سازنده تولید می‌شوند. جدول زیر وضعیت فعلی را (در سال ۱۹۹۳) بطور خلاصه نشان می‌دهد:

سازنده	Texas	Analog Device	Motorola	NEC
شماره قطعه	TMS320C40	ADSP21060	DSP96002RC40	UPD77230
طول کلمه	۳۲ بیتی	۳۲ بیتی	۳۲ بیتی	۳۲بیتی
دوره سیکل دستور	۲۰ نانوثانیه	۲۵ نانوثانیه	۲۵ نانوثانیه	۱۰ نانوثانیه
عملیات ممیز شناور	"	"	"	"

جدول ۱ مشخصات تراشه سیگنال دیجیتال

رله‌های عددی جدید با کارکرد عالی، تقریباً بطور انحصاری از پردازشگر سیگنال دیجیتال استفاده می‌کنند .

2-Digital Signal Processing (DSP)

فصل۳- پردازش سیگنال دیجیتال

پردازش سیگنالهایی که به شکل دیجیتال تبدیل شده‌اند (پردازش سیگنال دیجیتال) درحال حاضر بسیار متداول است و محدوده آن در آینده رو به گسترش خواهد بود. هدف این بخش ارائه یک زمینه مقدماتی در مورد پردازش سیگنال دیجیتال است که شامل فرایند و محدودیت‌های نمونه برداری، فیلتر کردن دیجیتال و تجزیه و تحلیل طیفی می‌شود. بطور نسبتاً غیر معمول تنها اشاره کوتاهی به مباحث ریاضی شده است و بنابر این محدودیتهایی در تعمیق توضیحات به چشم می‌خورد .

۳-۱- شکل موج‌های پیوسته در مقابل گسسته

در پردازش سیگنال دیجیتال بطور ذاتی شکل موجها به صورت یک سری از اعداد نمایش داده می‌شوند. اما با استفاده از این روش نمایش، ماهیت اصلی موج تغییر می‌یابد که درک این تفاوت با موج اصلی اهمیت دارد. اگر یک موج ۵۰ هرتز بر روی یک اسیلوسکوپ استاندارد نمایش داده شود آنگاه نمودار آن را موج پیوسته می‌نامند. بدین معنا که در هر لحظه از زمان مقدار مشخصی که نمادی از موج ۵۰ هرتز است بر روی یک اسیلوسکوب استاندارد نمایش داده شود آنگاه نمودار آن را موج پیوسته می‌نامند. بدین معنا که در هر لحظه از زمان مقدار مشخصی که نمادی از موج ۵۰ هرتز است وجود دارد در صورتی که بتوان قسمت کوچکی از این شکل موج را دقیقاً بررسی نمود هر قدرهم که این شکل موج از نزدیک مشاهده گردد همواره پیوسته به نظر خواهد رسید. تمامی امواج سیستم قدرت همانند امواج مربوط به میکروفن و ضبط صوت پیوسته هستند. شایان ذکر است که در مبحث مهندسی برق، امواج آنالوگ پیوسته هستند .

هنگامی که امواج به صورت دیجیتال تبدیل می‌گردند دیگر پیوسته نخواهند بود. جدول ۲، نمایش دیجیتال نیم سیکل اول یک موج ۵۰ هرتز با دامنه ۱۰ ولت (تحت زمان نمونه برداری ۱ میلی ثانیه) را نشان می‌دهد. در این نمایش، مقدار دیجیتال ۱۰۰ متنا ظر با ۱ ولت خواهد بود. به عنوان مثال، در زمان برابر ۳ میلی ثانیه، نماد دیجیتال شکل موج برابر ۸۰۹ است و این مقدار تا زمان ۴ میلی ثانیه ثابت می‌ماند و در این لحظه به مقدار ۹۵۱ تغییر می‌یابد. از آنجایی که در یک دوره زمانی، در این حالت ۱ میلی ثانیه‌ای، تنها یک مقدار گسسته که نمادی از موج اصلی است مشاهده می‌گردد بنابراین نمایش دیجیتال را گسسته می‌نامند. اصطلاح

دیگری که در این طرز نمایش به کار می رود، سیگنال گسسته در زمان است. این سیگنال با نمایش شکل موج پیوسته یک منبع سینوسی تفاوت دارد، زیرا از آنجایی که یک موج پیوسته را می‌توان به بی‌نهایت قسمت تقسیم نمود، بنا براین بین لحظات ۳ و ۴ میلی ثانیه آن بی‌نهایت مقدار وجود دارد. علیرغم تفاوتهای آشکار بین دو روش نمایش شکل موج، مقادیر گسسته را نمایش منحصر به فرد موج سینوسی اولیه می‌نامند. این بدین معناست که تنها شکل موج سینوسی اولیه و نه هیچ شکل موج دیگری پس از تبدیل، مجموعه مقادیر نشان داده شده در جدول ۲ را تولید می‌کند. اما همانطور که در بخش بعدی نشان داده خواهد شد این مطلب همواره صادق نیست .

زمان(میلی ثانیه)	۰	۱	۲	۳	۴	۵	۶	۷	۸	۹
ولتاژ	۰	۳/۰۹۰	۵/۸۷۸	۸/۰۹۰	۹/۵۱۱	۱/۰۰۰	۹/۵۱۱	۸/۰۹۰	۵/۸۷۸	۳/۰۹۰
مقدار دیجیتال	۰	۳۰۹	۵۸۸	۸۰۹	۹۵۱	۱۰۰۰	۹۵۱	۸۰۹	۵۸۸	۳۰۹

جدول -۲ نمایش دیجیتال موج سینوسی

فصل۴- نمونه برداری[1]

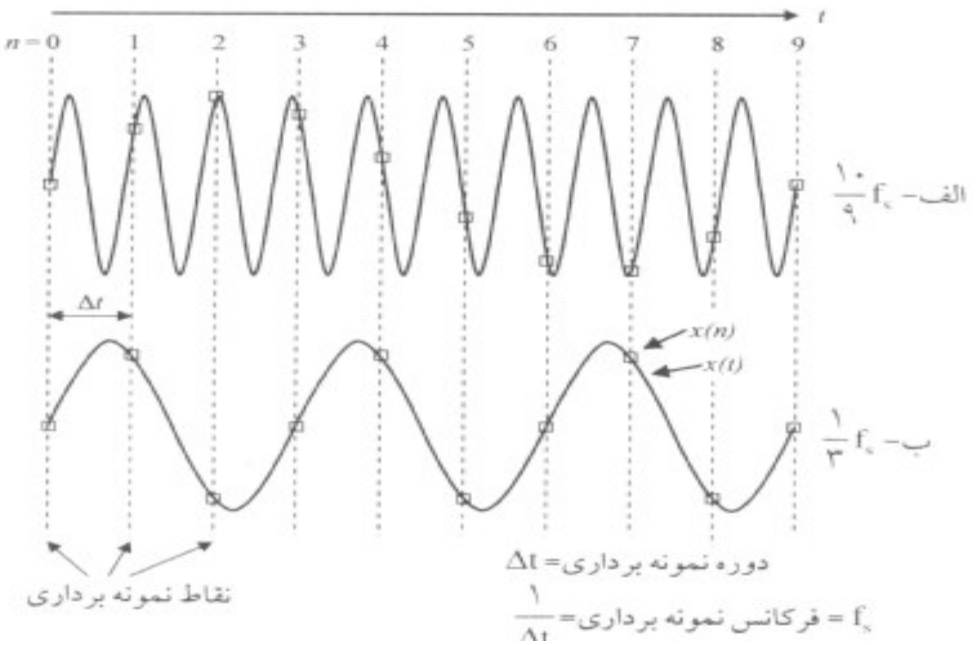
فرایندی که به کمک آن می‌توان شکل موج‌های پیوسته را به صورت مقادیر گسسته نمایش داد نمونه‌برداری نامیده می‌شود. این فرایند با به کارگیری یک مبدل آنالوگ به دیجیتال و یک تقویت کننده نمونه‌گیر و نگهدارنده، همانطور که شرح داده شد، صورت می‌پذیرد. در جدول۲ مقادیر گسسته برای یک دوره زمانی ۱ میلی ثانیه‌ای معتبر هستند و پس از طی شدن این مدت، نمونه جدیدی برداشته می‌شود. در نتیجه فرکانس نمونه‌برداری برابر یک کیلو هرتز خواهد بود. عکس فرکانس نمونه برداری را فاصله نمونه‌برداری می‌نامند. فرکانس نمونه‌برداری دلخواه انتخاب نمی‌شود و معمولاً عاملی تعیین‌کننده در طراحی سخت افزار یک رله حفاظت دیجیتال است که بعداً شرح داده خواهد شد. اما در هر صورت رابطه مهمی بین فرکانس نمونه برداری و فرکانس شکل موج نمونه‌برداری شده وجود دارد که به آن نظریه نمونه‌برداری می‌گویند.

بطور اجمالی، طبق نظریه نمونه‌برداری فرکانس نمونه‌برداری باید از دو برابر بزرگترین فرکانس نمونه‌برداری شونده بزرگتر باشد. اگر از این قانون تخطی گردد آنگاه دیگر نمایش دیجیتال منحصر به فردی از شکل موجهای پیوسته اولیه نخواهیم داشت و پدیده‌ای به نام تشابه[2] رخ خواهد داد. پدیده تشابه بدین صورت است که دو شکل موج به هم پیوسته متفاوت، پس از نمونه‌برداری، نمایش دیجیتال یکسان داشته باشند، اگر چه این پدیده ناممکن به نظر می‌رسد اما یک مثال ساده صحت این ادعا را ثابت می‌کند. شکل(۷) دو شکل موج سینوسی پیوسته را نشان می‌دهد که یکی دارای فرکانس بالا (الف) و دیگری فرکانس پایین (ب) می‌باشد. خطوط نقطه چین عمودی لحظه دقیق نمونه‌برداری را نشان می‌دهد و در نقطه‌ای که عملیات نمونه‌برداری بر روی هر یک از شکل موجهای سینوسی حادث می‌شود یک مربع ترسیم شده است تا ملاحظات نمونه‌برداری را مشخص سازد. اگر فرکانس نمونه‌برداری را در نظر بگیریم، آنگاه شکل موج (الف) فرکانس نسبی برابر با $\frac{10}{9}f_s$ خواهد داشت که البته در تضاد با تئوری نمونه‌برداری است. بررسی نمونه‌های شکل موج (الف) مشخص می‌سازد که شکل موج اولیه از دست رفته است. در واقع نمونه‌ها همانند نمونه‌های یک شکل موج

---

[1]- Sampling Interval
[2]-Aliasing

سینوسی با فرکانس $\frac{1}{9}f_s$ به نظر می‌رسد. در حقیقت، نمونه‌های شکل موج (الف) از نمونه‌های برداشته شده از شکل موج با فرکانس $\frac{1}{9}f_s$ کاملاً غیر قابل تشخیص است. در این حالت اصطلاحاً می‌گویند (در فرکانس نمونه‌برداری f_s) که فرکانس $\frac{10}{9}f_s$ بر روی فرکانس $\frac{1}{9}f_s$ تا خورده است و یا مشابه آن شده است. شکل موج (۷ ب) فرکانس نسبی برابر $\frac{1}{3}f_s$ دارد که با تئوری نمونه‌برداری مطابقت می‌کند و بوضوح مشاهده می‌گردد که موج سینوسی نمونه‌برداری شده بیان خوبی از شکل موج پیوسته اولیه آن است. اینکه نمونه‌های شکل (ب) خیلی شبیه موج سینوسی نیستند اهمیت ندارد زیرا با ترسیم یک سیگنال گسسته در زمان بر روی یک نمودار، چنین شکلی مشاهده می‌گردد .



شکل (۷) اثر تشابهی در سیگنال های نمونه برداری شده

در یک رله حفاظتی دیجیتال، سیگنالهایی که از ترانسفورماتورهای ولتاژ خازنی وترانسفورماتورهای جریان دریافت می‌شود ممکن است علاوه بر مؤ لفه ۵۰ هرتز، فرکانسهای تا چند ده کیلو هرتز را نیز تحت شرایط عملیات کلیدزنی و یا خطاهای سیستم قدرت دارا باشند از آنجایی که فرکانس نمونه‌برداری در سخت‌افزار رله

تثبیت شده است باید با محدود کردن باند فرکانسی تمامی سیگنالهای پیوسته ورودی به رلـه را پـیش از انجـام نمونه‌برداری، از تبعیت با نظریه نمونه‌برداری اطمینان حاصل شود. با به کارگیری یک فیلتر آنـالوگ کـه جهـت حذف تمامی فرکانسهای موجود در سیگنال ورودی که از نصف فرکانس نمونه‌بـرداری بزرگتـر هسـتند طراحـی شده است، این هدف تأمین خواهد شد. این گونه فیلترها را فیلترهای ضد تشابهی می‌نامند. شایان ذکر است که رله‌های حفاظتی دیجیتال، تقریباً بدون استثنا تنها داده‌های مولفه اصلی سیستم قـدرت (۵۰ هرتـز) موجـود در سیگناهای ورودی را پردازش می‌کنند. بنابراین حذف هر فرکانس که پـس از نمونـه‌بـرداری فرکـانس ۵۰ هرتـز تصویر می‌شود توسط فیلتر ضد تشابهی اهمیت زیادی خواهد داشت .

هنگامی که به سیگنال گسسته در زمان اشاره می‌گردد معمولاً مجموعه مشخصی از مقادیر را یک رشته[1] می‌نامند. در شکل (۷ ب) رشته مقادیر موج نمونه‌برداری شده X به صورت X (nT) توصیف شده است که در آن T دوره تناوب نمونه‌برداری و n شاخصی است که به کمک آن می‌توان هر مقدار درون رشـته را مشـخص نمـود. معمولاً چون مسئله روشن است،T را در این توصیف حذف می‌کنند و همانند شکل۷ب توصـیف رشـته مقـادیر ساده شده و به صورت X (n) داده می‌شود. توجه گردد که شکل موج پیوسته اولیه به صـورت X (t) توصـیف می‌شودکه t پیوسته زمانی است.

[1]- Sequence

فصل۵- فیلتر کردن دیجیتال

امکان دارد که سیگنالهای ورودی به یک رله حفاظتی دیجیتال، پس از نمونه‌برداری، فرکانسهایی بجز ۵۰ هرتز داشته باشند. همانطور که قبلاً اشاره شد چون الگوریتم‌های حفاظتی دیجیتال معمولاً بر اساس سیگنالهای ۵۰ هرتز هستند، بنابراین جهت حصول اطمینان عملکرد رله، این مولفه‌های اضافی فرکانسی باید حذف شوند. بهترین راه حذف مؤلفه‌های غیر از ۵۹ هرتز، استفاده از فیلتر دیجیتال است. فرایند فیلتر کردن، بر روی شکل موجهای نمونه‌برداری شده از سیستم قدرت اعمال می‌گردد. اگرچه بکارگیری یک فیلتر آنالوگ ضد تشابهی نیز شرح داده شد، اما به سبب تأخیر گروهی کمتر فیلترهای دیجیتال، استفاده از آنها نسبت به فیلترهای آنالوگ برتری قابل ملاحظه‌ای دارد. با کاهش تأخیر گروهی، زمان عملکرد رله نیز کاهش می‌یابد. تأخیر گروهی مدت زمانی است که طول می‌کشد تا یک سیگنال از یک فیلتر عبور نماید.

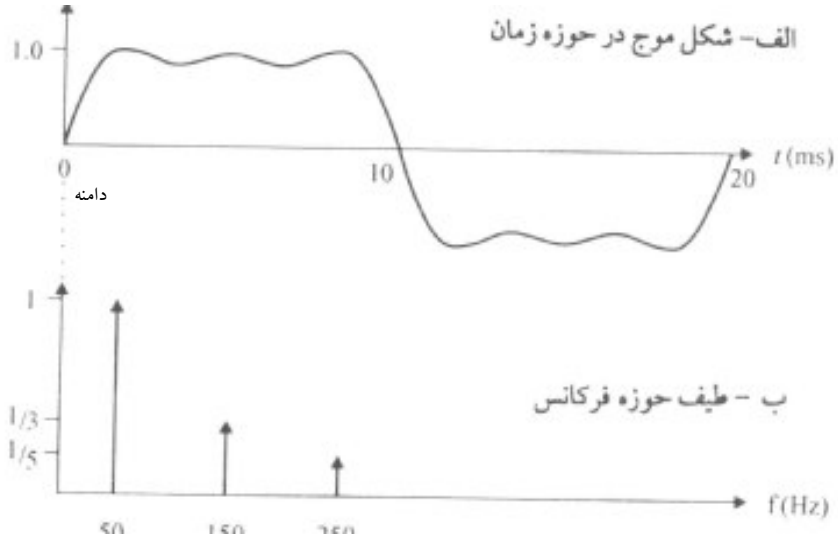
۵-۱حوزه‌های زمان و حوزه‌های فرکانسی

پیش از تشریح فیلترهای دیجیتال باید بین دو نوع توصیفی که در مبحث فیلترها و سیگنالها بکار می‌روند تفاوت قائل شد. شکل (۸) شکل موجی را که بوضوح یک موج غیر سینوسی است نشان می‌دهد. در واقع این موج، حاصل جمع امواج سینوسی زیر می‌باشد:

(۱) موج سینوسی ۵۰ هرتز با دامنه ۱ .

(۲) موج سینوسی ۱۵۰ هرتز با دامنه $\frac{1}{3}$.

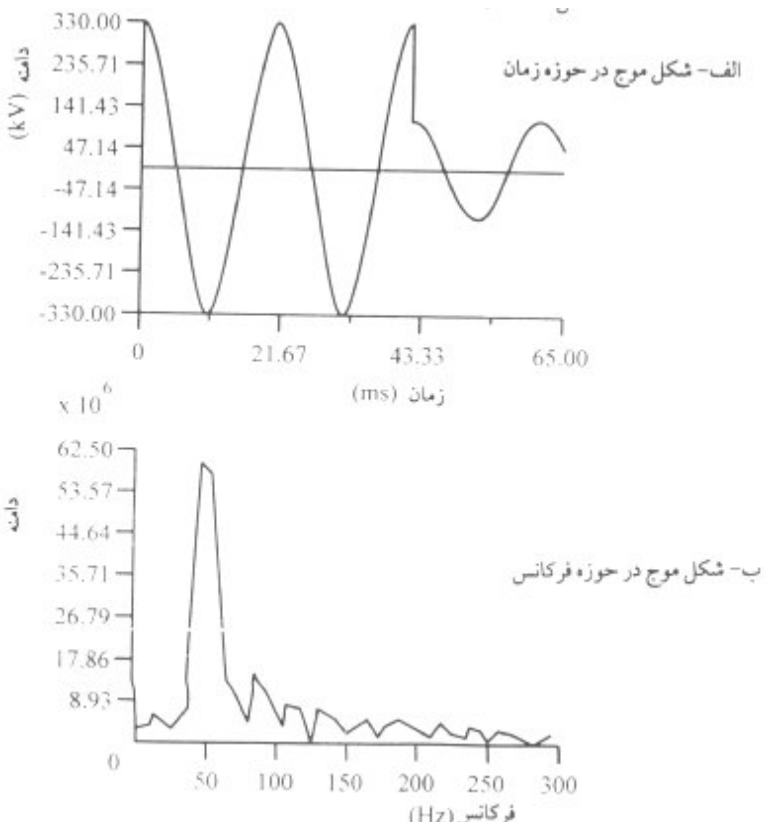
(۳) موج سینوسی ۲۵۰ هرتز با دامنه $\frac{1}{5}$.



شکل (۸) حوزه‌های زمان و فرکانس

شکل ۸ ب اطلاعات فوق الذکر را به شکل یک نمودار نمایش می‌دهد. هر دو شکل ۸ الف واصولاً مقوله یکسانی را توصیف می‌نمایند. اگر لازم باشد که اطلاعات دقیق موجود در شکل ۸ برای فرد دیگری تشریح گردد آنگاه با شکل ۸ –ب، که توصیف در حوزه فرکانس است، بسیار ساده‌تر از شکل ۸-الف، که توصیف در حوزه زمان است، این امر قابل انجام است. شکل ۹ نیز مثال دیگری از داده‌های زمانی و فرکانسی است. شکل ۹ –الف که شکل موج ولتاژ در سیستم خطادار را نشان می‌دهد یک توصیف در حوزه زمان است و توصیف فرکانسی متناظر با آن در شکل ۹ –ب نمایش داده شده است. در این حالت مشخص است که توصیف داده‌ها در حوزه زمان

نسبت به حوزه فرکانس ارجحیت دارد. نمایش در حوزه زمان یا حوزه فرکانس قابل تعویض است و بطور کلی تنها سهولت کار با هر یک مشخص می‌نماید که از کدام روش نمایش استفاده شود .

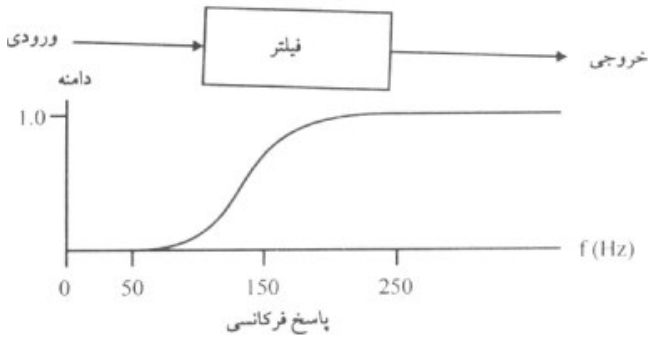


شکل (۹) حوزه زمان و فرکانس

از شکل ۸ مشخص می‌شود که در دست داشتن داده‌های فرکانسی برای بدست آوردن داده‌های زمانی کافی است. اما در واقع این مطلب در حالت کلی صحیح نیست زیرا در حوزه فرکانس، اطلاعات فاز به همراه اطلاعات دامنه برای یک توصیف کامل مورد نیاز است. در شکل ۸ –ب فرض شده است که تمامی مؤلفه‌ها در t=0 مقدار یکسانی دارند. بنابراین اگر اطلا عات فاز ودامنه هر دو موجود باشند آنگاه می‌توان معادل زمانی را از روی آنها بدست آورد. عکس این مطلب نیز صادق است. یعنی می‌توان به کمک داده‌های زمانی، معادل فرکانسی آن را نیز به دست آورد. اگر چه این مورد به سادگی مطلب قبلی قابل احساس نیست .

۵-۲- مشخصات فیلتر

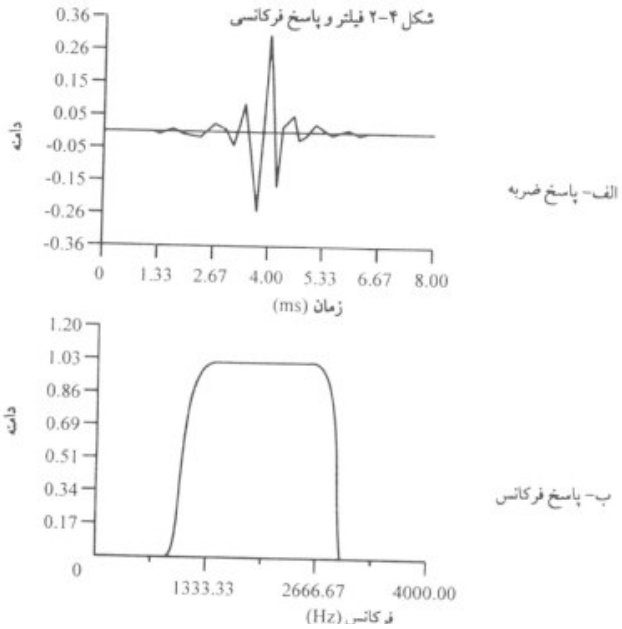
هنگام توصیف مشخصات فیلتر سریعاً آشکار می‌گردد که تقریباً همواره از حوزه فرکانسی استفاده می‌شود. به عنوان مثال معمولاً یک فیلتر را تحت عناوین یک فیلتر پایین گذر یا بالا گذر توصیف می‌کنند و ترسیم یک نمودار پاسخ فرکانسی احتمالاًبرای نمایش آن توصیف ساده خواهد بود. شکل ۱۰ یک فیلتر و نمایش آن در حوزه فرکانس با بطور ساده پاسخ دامنه فرکانسی را نشان می‌دهد فرض کنید که موج شکل۸ الف به وروری این فیلتر اعمال گردد. چگونه می‌توان خروجی نتیجه را محاسبه نمود ؟ از آنجایی که نمایش در حوزه فرکانسی شکل موج ورودی مشخص است (شکل ۸ ب)، می‌توان پاسخ به هریک از مؤلفه‌های سینوسی شکل موج را بطور مستقل بدست آورد و سپس از روی آنها، شکل موج حاصل را در حوزه زمان بازسازی نمود. این فرایند، که در اغلب موارد غیر عملی است، با استفاده از حوزه فرکانسی پاسخ زمانی را محاسبه می‌کند. یک روش ریاضی نیز وجود دارد که می‌تواند برای محاسبه خروجی حاصل از فیلتر، بدون استفاده از حوزه فرکانسی بکار رود. این فرایند را «کانولوشن[1]» می‌نامند و از مشخصه فیلتر به نام «پاسخ ضربه» استفاده می‌کند تا شکل موج خروجی منتجه را بدست آورد. بدین ترتیب سیگنال خروجی فیلتر نتیجه درهم آمیختن سیگنال ورودی با پاسخ ضربه فیلتر است .



شکل (۱۰) فیلتر و پاسخ فرکانسی

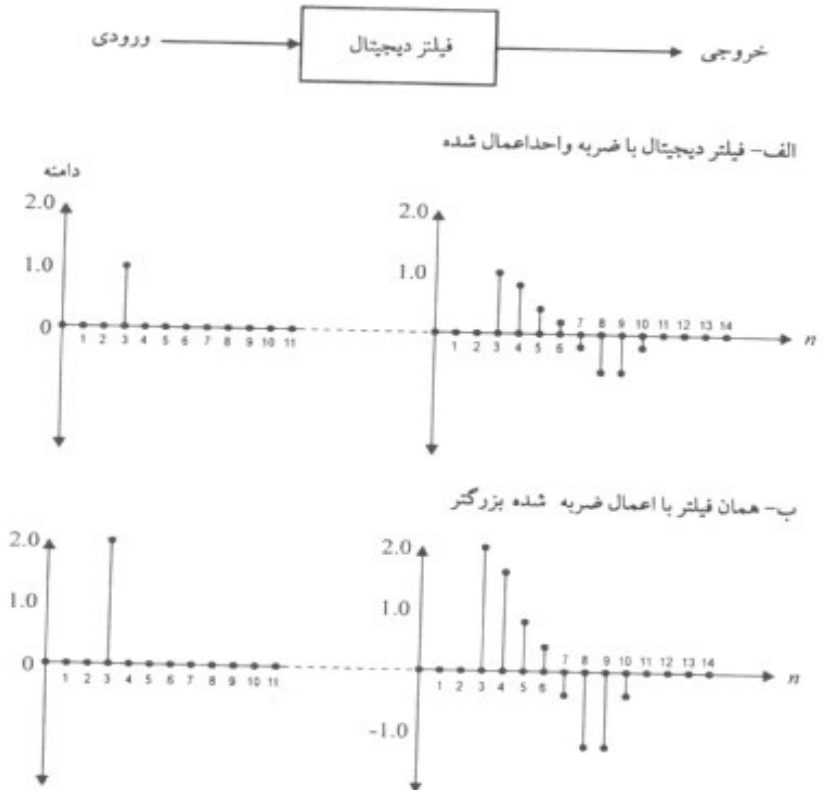
[1]- Convalution

پاسخ ضربه مشخصه در حوزه زمان یک فیلتر است که قبلاً روی آن بررسی به عمل می‌آید. پاسخ ضربه یک فیلتر همانند پاسخ فرکانسی آن منحصر به فرد است. اما همانطور که تأکید شد در حالت خاصی، مشخصه‌های زمانی از پاسخ‌های فرکانسی سود مندتر می‌باشند. برای تعیین مشخصه‌های فیلترها، همانطوری که در شکل ۱۱ نشان داده شده است، پاسخهای فرکانسی از پاسخهای زمانی بسیار مفیدتر هستند .



زمانی که با فیلترهای آنالوگ سرو کار داریم درک مفاهیم «پاسخ ضربه » یا «کانولوشن» با بررسی عملکرد داخلی یک فیلتر آنالوگ که از تقویت کننده‌های عملیاتی، ترانزیستورها خازنها و غیره تشکیل یافته است، دشوار خواهد بود. در واقع کانولوشن آنالوگ را تنها به کمک ریاضیات انتگرالی میتوان تشریح نمود (که در اینجا بدان پرداخته نمی‌شود) و پاسخ فیلتر به یک ضربه (یک پالس مجزای بسیار باریک و با دامنه بسیار بزرگ)، را تنها می‌توان به صورت تقریبی بدست آورد. بدین ترتیب این واقعیت که تشریح فیلترها در حوزه فرکانس ارجح است توجیه می‌گردد. اما هنگامی که ساختار داخلی فیلترهای دیجیتال بررسی می‌شوند مفاهیم پاسخ‌های ضربه و در هم آمیختن کاملاً آشکار خواهد بود. بنابر این در مبحث مذکور به آن پرداخته خواهد شد. ضمناً فیلترهای دیجیتال، پاسخ‌های ضربه بسیار مشخصی دارند و معادل دیجیتال فرایند درهم آمیختن بدون توسل به عملیات پیچیده ریاضی قابل درک و فهم است. شکل ۱۲ الف یک فیلتر دیجیتال را نمایش می‌دهد که رشته ورودی از تعداد زیادی «صفر» و یک مقدار مجزای « یک » در وسط تشکیل شده است. این رشته ورودی خاص

معادل دیجیتال سیگنال ضربه، که قبلاً مطرح شد، می‌باشد شایان ذکر است که ضربه باید حتی المقدور باریک باشد. خروجی فیلتر (پاسخ ضربه) نیز نشان داده شده است و مشاهده می‌گردد که این فیلتر خاص از یک رشته شامل ۸ مقدار که تقریباً شبیه یک موج سینوسی میراشونده است تشکیل شده است. شکل ۱۲-ب همان وضعیت را با دامنه ضربه دو برابر شده، نشان می‌دهد. توجه گردد که خروجی فیلتر نیز در یک ضریب ۲ ضرب می‌شود اما سایر مشخصه‌های آن همانند شکل و طول پاسخ تغییر نمی‌کنند. بطور کلی، خروجی یک فیلتر دیجیتال، مجموع پاسخهای فیلتر به هر یک از نمونه‌های رشته ورودی است .



شکل (۱۲) پاسخ فرکانسی و ضربه یک فیلتر

شکل ۱۳ این واقعیت را به شکلی مشروح تر نشان می‌دهد که در آن یک فیلتر دیجیتال با پاسخ ضربه مشخص یک رشته از نمونه‌های سینوسی شکل در ورودی خود دارد. پاسخ به هریک از ۵ نمونه اول ورودی در زمان مناسب خود بطور مجزا نشان داده شده است. خروجی فیلتر به سادگی برابر مجموع تمامی پاسخ های مجزا در نقطه زمانی معینی می‌باشد. فرض کنید که رشته مقادیر پاسخ ضربه به صورت $h[k]$، که در آن ۵و۴و۳و۲و۱= K می باشد، نمایش داده شود. توجه گردد که مقادیر $h[k]$ را معمولاً ضریب فیلتر می‌نامند. همچنین فرض نمایید که مقادیر رشته نمایش ورودی به صورت $x[n]$ نمایش داده شود که در آن .....۳و۲و۱و۰= n می باشد، و رشته خروجی به صورت $y[n]$ برای .....۳و۲و۱و۰= n نمایش داده شود. در نمونه ۵= n مشاهده می‌گردد که خروجی فیلتر به شکل زیر است :

$$y[n] = [x[1].h[1] + x[4].h[2] + x[3].h[3] + x[[2].h[4] + x[1].h[5]] \qquad (۱)$$

به طور کلی خروجی فیلتر در نمونه n ام از رابطه زیر به دست می آید :

$$y[n] = x[1].h[1] + x[n-1].h[2] + x[n-2].h[n-3].h[4] + x[n-4].h[5] \qquad (۲)$$

این رابطه، اساساً معادله‌ای برای در هم آ میختن دیجیتال است و می‌توان آن را با استفاده از علامت مجموع در ریاضی به شکل ساده‌تری بیان نمود:

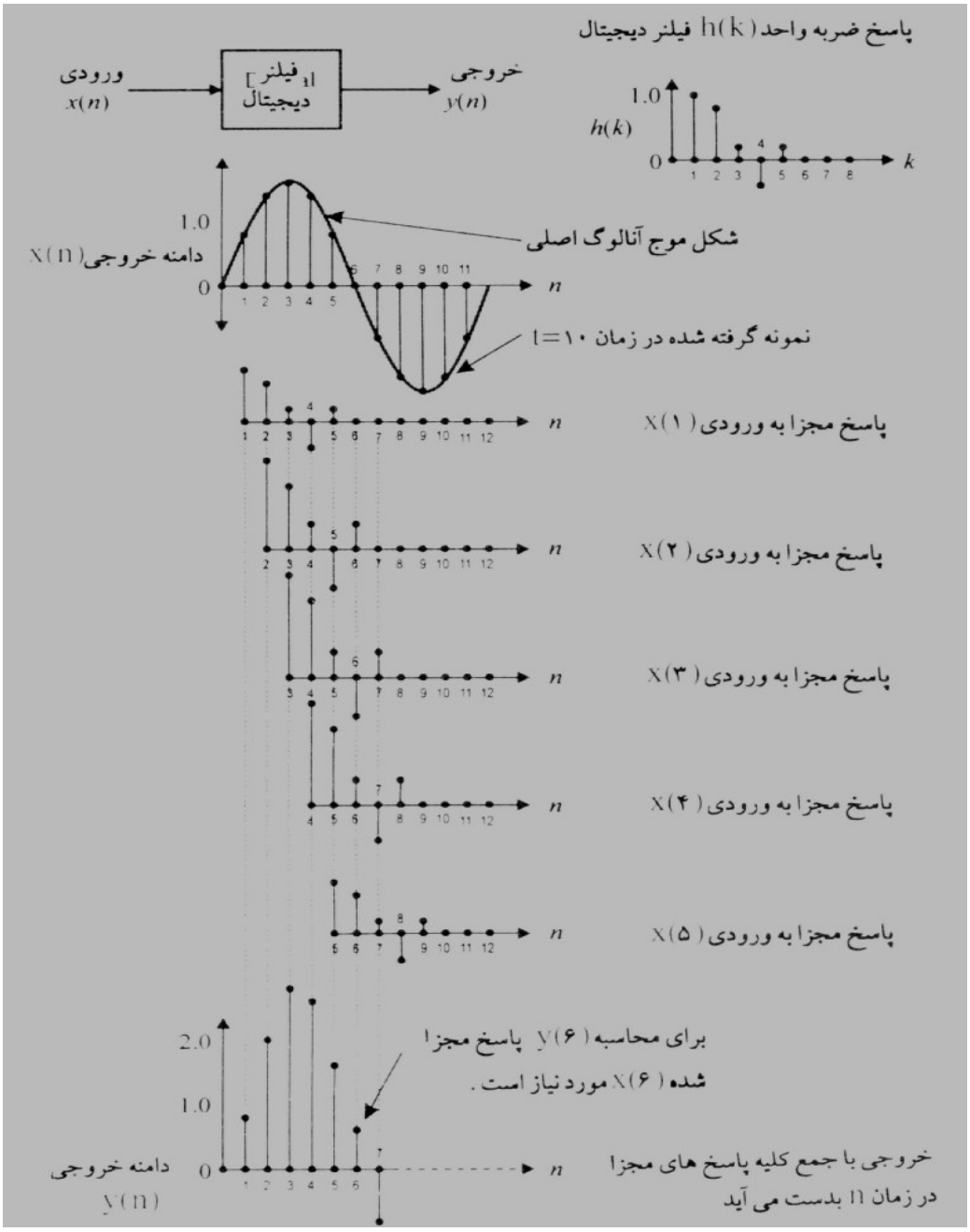
$$y[n] = \sum_{k=1}^{5} x[n+1-k].h[k] \qquad (۳)$$

توجه شود که معادلات (۲) و (۳) دقیقاً مشابه یکدیگرند .

در مثال فیلتر شکل ۱۳، ۵ ضریب در پاسخ ضربه فیلتر وجود دارد. رابطه کلی‌تر برای درهم آمیختن دیجیتال عبارتست از : (۴)

$$y[n] = \sum_{k=1}^{n} x[n+1-k].h[k]$$

که در آن N تعداد ضریب پاسخ ضربه است. توجه گردد که درهم آمیختن دیجیتال به کمک تعدادی عملیات ضرب و جمع که بسادگی برروی یک ریزپردازنده قابل انجام است، اجرا می‌شود .



شکل(۱۳) تشریح گرافیکی کانولوشن دیجیتال

فصل۶- انواع فیلتر دیجیتال

۶-۱- پاسخ ضربه محدود[1]

معادله (۴) تابع فیلتر کردن دیجیتال را نمایش می‌دهد که در آن رشته مقادیر ورودی که باید فیلتر شوند $(x[n])$ با پاسخ ضرب فیلتر $(h[k])$ که از N ضریب تشکیل شده است، در هم آمیخته می‌شوند. به مقدار N , طول فیلتر[2] نیز اطلاق می‌گردد. اگرچه N می‌تواند مقدار بزرگی داشته باشد اما نمی‌تواند بطور نامحدود افزایش یابد زیرا برای ساخت یک فیلتر, N عمل ضرب و N عمل جمع باید بین لحظات نمونه‌برداری انجام پذیرد. به همین دلیل, فیلتر از این نوع را فیلتر با پاسخ ضربه محدود (F I R) می‌نامند. فیلترهای FIR این خاصیت را دارا هستند که تاخیر گروهی آنها هیچگاه از مقدار N...T بزرگتر نمی‌باشد , که در آن T دوره تناوب نمونه‌برداری است. در هنگام طراحی فیلترهای FIR، تأخیر گروهی بعنوان یک پارامتر طراحی به کار می‌رود. این مسئله برای کاربردهای رله حفاظتی دیجیتال بسیار اهمیت دارد , زیرا تأخیر گروهی مستقیماً روی زمان عملکرد رله تأثیر می‌گذارد و معمولاً روی کمترین مقدار ممکن نگه داشته می‌شود.

اگر چه فیلترهای دیجیتالی از نظر پاسخ‌های ضربه تشریح شدند, نقطه شروع طراحی یک فیلتر دیجیتال, پاسخ فرکانسی فیلتر مورد نظر خواهد بود. در این صورت مسئله موجود, یافتن پاسخ ضربه متناظر با پاسخ فرکانسی مورد نظر می‌باشد. اخیراً با تهیه یک برنامه طراحی بهینه فیلتر به توسط پارکز و مک للان (برای جزئیات بیشتر به مرجع ۲ مراجعه گردد) به نام «روش تعویض رامز[3]» انقلابی در طراحی فیلترهای FIR رخ داده است. این برنامه برای پاسخ فرکانسی و طول فیلتر مطلوب ضرایب فیلتر بهینه را محاسبه می‌کند. متأسفانه این روش در کاربردهای حفاظتی که طول فیلتر بسیار اهمیت دارد کار برد محدودی دارد و سازندگان رله معمولاً از روشهای علمی‌تردر طراحی فیلتر بهره می‌برند.

---

[1] finite Impulse Filter, FIR
[2]- Filter Length
[3]- Ramz

۶-۲-پاسخ ضربه نامحدود

گروه دیگری از فیلترهای دیجیتال , پاسخ ضربه نامحدودی دارند (IRR) .

فیلترهای IIR به کمک معادله (۴) بدست نمی‌آید. در عوض از معادله‌ای که مقادیر قبلی ورودی و خروجی را بکار می‌برد , استفاده می‌شود:

$$y[n] = \sum_{K=1}^{M} X[n+1-k].a[k] \sum_{K=1}^{M} y[n+1-k].b[k] \qquad (۵)$$

که a و b مجموعه ای از M ضریب فیلتر هستند. از آنجایی که مقادیر قبلی خروجی فیلتر، در معادله(۵) استفاده می‌شوند، این معادله را «برگشتی» می‌نامند. عیب عمده استفاده از فیلترهای IIR در رله‌های دیجیتالی آنست که در فرایند طراحی , تاخیر گروه را نمی‌توان تعیین نمود. این مساله کاربرد آن را در حفاظت دیجیتال به نوعی دشوار می‌سازد و بطور کلی معمولاً فیلترها FIR ارجحیت دارند .

فصل۷- تجزیه و تحلیل طیفی

۷-۱- تبدیل فوریه گسسته

شکل موجها را می تواند در حوزه زمان و یا با همان دقت در حوزه فرکانس تعریف نمود. حال این سؤال مطرح می‌شود : آیا یک روش کلی وجود دارد که به عنوان مثال مشخصه فرکانسی را از از روی مشخصه زمانی بدست آورد ؟ پاسخ به این پرسش مثبت است و روش مورد استفاده , تبدیل فوریه نام دارد که نام خود را از مخترع این روش «ژان باپتیس ژوزف بارون فوریه » اخذ کرده است. فرایند انتقال از حوزه زمان به فرکانس یا بالعکس را «تبدیل» می‌نامند. اغلب مواقع برای کسب اطلاعات طیف فرکانسی یک موج زمانی, تبدیل فوری انجام می‌گیرد. بنابراین عنوان بخش , تجزیه و تحلیل طیفی نامگذاری گردیده است. شکل۱۴ منتخبی از شکل موجهای رایج در حوزه زمان و معادل آنها در حوزه فرکانس را نمایش می‌دهد. شایان ذکر است که تصاویر در حوزه فرکانس , هم طیف فرکانسی مثبت و هم طیف فرکانسی منفی دارند. هنگامی که برای بررسی طیفی شکل موجهای زمانی , همانند شکل موجهای جریان و ولتاژ شبکه قدرت , از تبدیل فوریه استفاده می‌شود , اطلاعات فرکانسی مثبت و منفی حاصل از تبدیل فوریه یکسان خواهد بود. بنابراین راحت‌تر آن است که تمامی طیف‌های فرکانسی تنها به صورت فرکانس مثبت در نظر گرفته شوند. تبدیل فوریه نه تنها امکان تبدیل از حوزه زمان به حوزه فرکانس را مهیا می‌کند , بلکه به کمک تبدیل فوریه معکوس امکان تبدیل از حوزه فرکانس به حوزه زمان نیز فراهم می‌گردد. اما در این مبحث فرایند اول, یعنی انتقال از حوزه زمان به فرکانس مورد نظر است و در اشارات بعدی به تبدیل‌های فوریه, منظور انتقال از حوزه زمان به فرکانس می‌باشد.

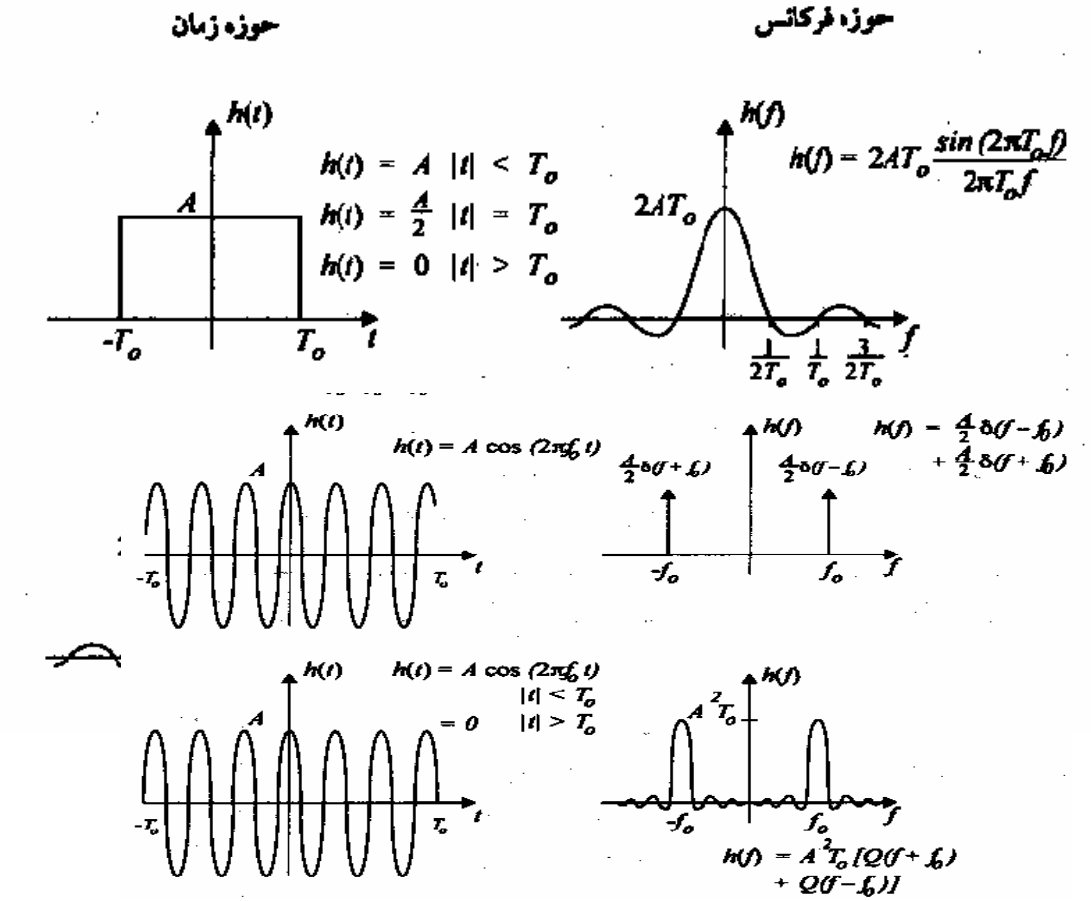
همانند مبحث مربوط به درهم آمیختن پیوسته, استفاده محض از تبدیلات فوریه بر روی شکل موجهای پیوسته, نیاز به محاسبات انتگرالی دارد (که در اینجا به آن پرداخته نخواهد شد). اما تبدیل فوریه را برای استفاده درمورد سیگنالهای گسسته در زمان نیز می‌توان بکار گرفت که به همین علت به آن تبدیل ، تبدیل فوریه گسسته یاD FT می‌گویند .

کاربرد نوعی DFT در تحلیل شکل موج زمانی شکل ۸ الف و بنابراین محاسبات طیف فرکانسی نشان داده شده در شکل ۸-ب به همراه اطلاعات فاز متناظر با آن می‌باشد. این تبدیل , ارتباط خاصی با حفاظت دارد که در آن تخمین مؤلفه ۵۰ هرتز یک شکل موج سیستم قدرت که آلوده به نویز است بسیار سودمند می‌باشد .

در عمل DFT جهت انتقال از حوزه زمان به حوزه فرکانس طبق دو معادله زیر انجام می‌پذیرد :

$$\mathrm{Re}\left[X(m)\right] = \sum_{k=0}^{N=1} x(n-k)\cos\left(\frac{2\pi nK}{N}\right) \qquad (۶)$$

$$\mathrm{Im}\left[X(m)\right] = \sum_{K=0}^{N=1} x(n-k)\sin\left(\frac{2\pi nK}{N}\right)$$



شکل(-۱۸) تبدیلهای فوریه متداول

که در آنN ,تعداد نمونه‌ها در رشته گسسته در زمـان , (n)X، اسـت و m شـاخص هـارمونیکی نامیـده می‌شود (این مقدار، فرکانس محاسبه شده با D FT را مشخص مینماید) و (m)X مؤلفـه فرکانسـی اسـت. از آنجایی که فرایند نمونه‌برداری، سیگنالهای گسسته در زمان را تولید میکنند پس DFT نیز فرکانسهای گسسته را به وجود می‌آورد. به شباهت بین معادله (۶) اطلاعات فرکانسی را به صورت مؤلفهای حقیقی و موهومی نتیجه می‌دهد. این داده‌ها به سادگی به توصیفهای آشناتر دامنه و فاز مرتبط هستند. به عنوان مثال فازور V را در نظر بگیرید که دارای دامنه A و فاز φ است :

$$\mathrm{Im}[V] = A\sin\varphi$$

$$\mathrm{Re}[V] = A\cos\varphi$$

محدوده فرکانسهای مجزای محاسبه شده به کمک DFT , به مقدار N که معرف تعداد نمونه‌ها در رشته ورودی است (به این کمیت گاهی اوقات تعداد نقاط نیز اطلاق می‌گردد) و فرکانس نمونه‌بـرداری " S " بسـتگی دارد. تمامی فرکانسهای به دست آمده از نظر هارمونیکی به پایین‌تر فرکانس غیر DC که فرکـانس پایـه نامیـده می‌شود، مرتبط هستند. فرکانس پایه به صورت f_s / N بیان می‌گردد. فرکانس هارمونیـک دوم برابـر فرکـانس پایه و هامونیک سوم، سه برابر فرکانس پایه و هارمونیک سوم، سه برابر فرکانس پایه است و الی آخر. بـه عنـوان مثال، یک رشته ورودی شامل ۲۰ نمونه را در نظر بگیرید که در آن نمونه‌ها با فرکانس ۱ کیلو هرتز نمونه‌برداری شده باشند. بنابراین N =۲۰ و $\frac{N}{2}$=۱۰ می‌باشد. پس ۱۰ فرکانس مستقل باید محاسبه گردد. این مقـادیر بـه شکل مشخص در جدول ۲ نشان داده شده‌اند .

فرکانس	شرح	شاخص هارمونیکی
	d.c.	
	فرکانس پایه	
0 HZ	دومین هارمونیک	m=0
50 HZ		m=1
100 HZ	سومین هارمونیک	m=2
150 HZ	چهارمین هامونیک	m=3
200 HZ		m=4
250 HZ	پنجمین هارمونیک	m=5
300 HZ		m=6
350 HZ	ششمین هارمونیک	m=7
400 HZ	هفتمین هارمونیک	m=8
450 HZ		m=9
	هشتمین هارمونیک	
	نهمین هارمونیک	

جدول ۳

فصل ۸-حفاظت عددی

۸-۱- مقدمه

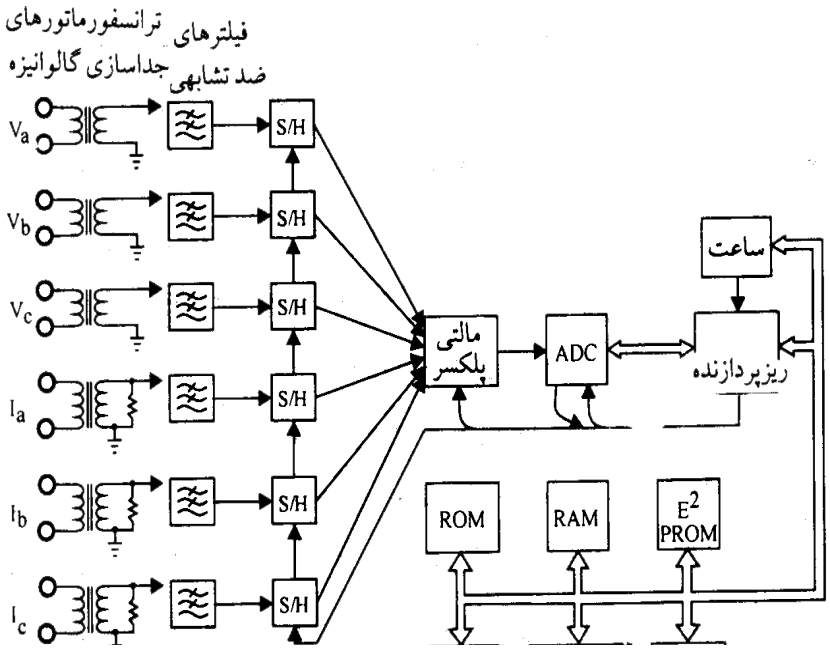
این بخش برخی جزئیات سخت افزار، اصول عملکرد، مراحل طراحی نرم‌افزار و تست رله‌های عددی وثابتهای خطای متداول را توصیف می‌کند.

بخش ۱۰ اصول عملکرد انواع اصلی حفاظت عددی حال حاضر را بیان می‌کند. عموماً الگوریتم‌ها شامل یک مرحله شکل‌دهی سیگنال، مانند اندازه‌گیری امپدانس در رله دیستانس، می‌شوند که به دنبال آن یک مرحله برای محاسبات خطا قرار می‌گیرد. فرض می‌شود که سیگنال‌های ورودی به الگوریتم‌های دیستانس و مقایسه‌ای و جهتی به صورت دیجیتالی فیلتر شده‌اند. فن‌آوری ریزپردازنده همچنین باعث پیشرفت در روشهایی که می‌توان رله‌ها را تست نمود،

فصل۹- سخت افزار رله عددی

۹-۱- ساختمان نوعی سخت افزار رله

شکل۱۹ طراحی عمومی سخت افزار یک رله حفاظت عددی را نشان می‌دهد. ولتاژهای رله در ۱۱۰ ولت یا ۵۰ ولت و جریان‌های آن در ۵ آمپر ویا ۱ آمپر ابتدا از ترانسفورماتورهای جدا کننده عبور می‌کنند. از آنجایی که تبدیل دیجیتال به آنالوگ معمولاً بر روی مقادیر ولتاژ انجام می‌گیرد، سیگنال‌های جریان به مقادیر معادل ولتاژ تبدیل می‌شوند که این می‌تواند به عنوان مثال با عبور جریان از یک مقاومت با مقدار مشخص حاصل گردد.



شکل(۱۹) نمونه سخت افزاررله عددی

سپس همه سیگنال‌ها با استفاده از فیلترهای ضد تشابهی فیلتر می‌شوند. از آنجایی که مبدل‌های آنالوگ به دیجیتال (ADC) گران قیمت هستند عموماً فقط یک عدد از آنها در رله به کار می‌رود بنابراین یک مالتی پلکسر آنالوگ که توسط ریزپردازنده کنترل می‌شود, برای انتخاب سیگنال لازم جهت ورود به ADC به کار بده می‌شود. چون تبدیل سیگنال آنالوگ به دیجیتال مدت زمان مشخصی , نوعاً ۲۵ میکروثانیه, طول می‌کشد بنابراین لازم است سیگنال‌های ورودی به اندازه زمان لازم برای این تبدیل نگهداری شوند.

این مورد با استفاده از تقویت کننده نمونه بردار و نگهدارنده محقق می‌شود. سیگنال‌ها بعد از تبدیل توسط ADC قابل استفاده و پردازش توسط ریزپردازنده می‌باشد. عموماً در این مرحله بیش از یک ریزپردازنده به کار می‌رود , مثلاً یک TM S ۳۲۰ برای اجرای الگوریتم رله ویک ۸۰۱۸۶ برای اعمال منطقی مورد استفاده قرار می‌گیرد. برنامه رله در حافظه فقط خواندنی (ROM[1]) قرار خواهد گرفت و حافظه دسترسی تصادفی برای ذخیره مقادیر نمونه‌ها و حاصل‌های میانی در الگوریتم رله به کار برده خواهد شد. مقادیر تنظیم رله در حافظه قابل پاک شدن الکتریکی قابل برنامه‌ریزی فقط خواندنی (EPROM) ذخیره می‌شوند .

رله‌ها معمولاً از باتریهایی که نوعاً ۵۰ ولت هستند تغذیه می‌شوند. از آنجا که ولتاژ باطری می‌تواند برحسب وضعیت ذخیره آن تغییر کند , در رله یک تغذیه برای تهیه توان ثابت تنظیم شده و مطمئن در نظر گرفته شده است. مقدار نوعی آن ۵۰ ولت یا ۱۲ ± ولت است. منابع تغذیه سوئیچینگ به طور معمول از بسیاری از رگولاتورهای متداول نوعی سری به خاطر راندمان بیشتر،تلفات کمتر توان و امکان کار در شرایط تغییرات زیاد منبع تغذیه ولتاژ، بیشتر به کار می‌روند. به علاوه تغذیه‌های مود سوئیچینگ امکان جداسازی بین باتری خانه و رله‌های الکترونیکی را فراهم می‌سازد .

[1]- read only memory

۹-۲- ارتباط با رله

ارتباط با یک رله به سه علت الزامی است ؛ اولاً این امکان برای تنظیم رله برنامه‌ریزی شونده بایستی وجود داشته باشد , ثانیاً رله‌های حفاظتی نوع واحد با جفتهای مکمل خودشان بایستی ارتباط داشته باشند ، و ثالثاً رله بایستی سیگنال‌های تریپ و هشدار را در شرایط وجود خطا و غیر عادی سیستم ارسال نماید .

برخلاف رله‌های الکترومکانیکی و استاتیکی, رله‌های عددی کلیدهای کنترل لازم برای تنظیم را روی بدنه یا کمتر دارند , یا اصلاً ندارند. تنظیم آنها معمولاً با برنامه رله صورت می‌گیرد و به صورت نرم افزاری به رله داده می‌شود. بنابراین شکل‌هایی از تبادل اطلاعات برای کاربرجهت ارتباط بارله لازم می‌شود. این شکل از ارتباط معمولاً در دو سطح انجام می‌گیرد. اولاً رله‌های فعلی عموماً دارای نمایشگرهای کریستال مایع(LCD) و کلیدهای مربوطه در صفحه جلوی خود هستند . برای وارد کردن تنظیمها به وسیله کلیدها و نمایشگر , کاربر با به کارگیری صفحه کلید اطلاعات را از روی نمایشگر خوانده و آنها را به مقادیر مورد نظر تغییر می‌دهد. دقت شود که برخی رله‌ها از ضرایب K برای مشخص کردن تنظیم‌ها استفاده نمی‌کنند و به جای آنها مقادیر واقعی مانند مقادیر امپدانس به کار برده می‌شوند. اما سازنده‌هایی که از ضرایب K استفاده می‌کنند کاربر را با برنامه‌های برای اجرا برروی رایانه‌های شخصی که به راحتی محاسبه ضرایب K را ممکن می‌سازد , پشتیبانی می‌کنند ثانیاً یک واحد نمایشگر قابل دید (VDU) ممکن است که به رله از طریق یک ارتباط سری وصل شود. این امکان در پست یا به طور موضعی و یا به صورت کنترل از راه دور تعبیه می‌شود، اگر خط ارتباط سری بتواند به یک مودم وصل شود که امکان انتقال اطلاعات سری را , مثل یک خط تلفن , داشته باشد بنابراین ممکن است شماره یک رله و تنظیم‌های آن را از مرکز کنترل تلفنی تغییر داد ارتباط از طریق واحد نمایشگر یا مانیتور شبیه به LCD و کلیدها است , به غیر از آنکه واحد نمایشگر و صفحه کلید به کار برده می‌شوند. دقت شود که مشخصات قراردادها برای انتقال سری بسیار مختلف هستند, بسیار از آنها شبیه قرداد RS 232 می‌باشد .

رله‌های نوع واحد ، مثل رله‌های تفاضلی دیجیتال، بصورت دیجیتال با قسمتهای دیگر خود از طریق سری ارتباط برقرار می‌نمایند. بعضی از آنها برای ارتباط از محیط‌های ارتباطی معمولی، مثل کانالهای ارتباطی فرکانس گفتار، استفاده می‌نمایند. بقیه از یک سیستم کامل دیجیتالی با مدولاسیون کد پالس (PCM) با ظرفیت ۶۴ کیلوبیت بر ثانیه استفاده می‌کنند. عموماً ارتباط دیجیتالی به خاطر امکان آشکارسازی خطا در

هنگام انتقال و تا حدی تصحیح خطا، بر ارتباط آنالوگ برتری دارد. مدار لازم برای ارتباط دیجیتالی در داخل رله دیجیتال مجتمع شده و توسط ریزپردازنده کنترل می‌شود (شکل ۱۹ راببینید) .

رله‌های دیجیتالی به روشهائی برای صدور سیگنالهای تریپ و هشدار نیاز دارند. از انجا که این سیگنالها اساساً دو دویی (باینری) هستند، دیکود کردن بخشی از فضای آدرس ریزپردازنده برای این استفاده، نسبتاً آسان است. این کار در شکل ۱۹ در بلوک خروجی دیجیتال انجام می‌گیرد. علیرغم پیشرفت فناوری حاصل شده در یک رله دیجیتالی، معمولاً سیگنال‌های تریپ و هشدار از طریق رله‌های الکترومکانیکی نوع رید به دنیای بیرون ارسال می‌گردند.

فصل۱۰- رله های تفاضلی (دیفرانسیل)

۱۰-۱- اندازه گیری جریان

رله جریان تفاضلی بر اساس قانون کیرشف در جمع جریان‌هایی که وارد یک مدار چند سر می‌شوند، کار می‌کند. با مقایسه کردن مولفه باقیمانده‌ای از جمع این جریانها آشکار سازی خطا ممکن می‌شود. رله‌های تفاضلی عمل مقایسه را برای هر فاز انجام می‌دهند. در توضیحات زیر فقط یک فاز از سیستم سه فاز در نظر گرفته شده است. ولی یک رله عملی سه کانال جداگانه برای تعیین خطا ها در هر فاز یا بین فازها دارد .

در یک رله تفاضلی عددی مقادیر نمونه‌برداری شده فیلتر شده و سپس به فرم مناسبی برای مقایسه در سرهای خطا تبدیل می‌شوند. برای رسیدن به این موضوع یک روش ساده و مؤثر استفاده از تکنیک‌های فوریه است. یا دآوری می‌گردد که تبدیل فوربه گسسته (DFT) روشی است برای ارزیابی محتوای فرکانسی یک سری N نمونه‌ای مقادیر داده‌ها در فرکانس پایه ۱/ NT، که T دوره تناوب نمونه‌برداری و N تعداد نمونه‌ها می‌باشد. برخلاف تبدیل فوریه سریع (FFT) با تبدیل فوریه گسسته (DFT) می‌توان فرکانسی را که مورد علاقه ماست، بدست آورد. بطور مثال برای نرخ نمونه‌برداری ۴۰۰ هرتز اگر N=8 و m=1 باشد با توجه به معادله (۶) ، در آن صورت (۱) x محتوای فرکانسی ۵۰ هرتز سیگنال نمونه‌برداری شده خواهد بود. توجه کنید که (۱) x یک کمیت مختلط است و مولفه‌های حقیقی و موهومی محتوای ۵۰ هرتز سیگنال نمونه‌برداری شده است. بنابراین پایه‌ای برای هر دو عمل فیلتر کردن و تبدیل کردن جریان به صورت مناسبی برای جمع کیرشف تهیه می‌گردد .

با فرکانس نمونه‌برداری ۴۰۰ هرتز فرکانس معمولی نمونه‌برداری در یک رله تفاضلی جریان عددی، معادلاتی که برای استخراج مولفه‌های حقیقی و موهومی مولفه‌های نمونه‌برداری شده شکل موج جریان به کار می‌روند، به صورت زیر می باشند :

$$(7)\ I_S = \frac{2}{N}\sum_{n}^{N-1} i(n)\sin[nT\omega]$$

$$(8)\ I_C = \frac{2}{n}\left[i(0) + i(N) + \sum_{n}^{N-1} i(n)\cos[nT\omega] \right]$$

I_S= مولفه سینوسی یا موهومی نمونه‌های جریان

Ic= مو لفه کسینوسی یا حقیقی نمونه‌های جریان

فرکانس سیستم قدرت = ω

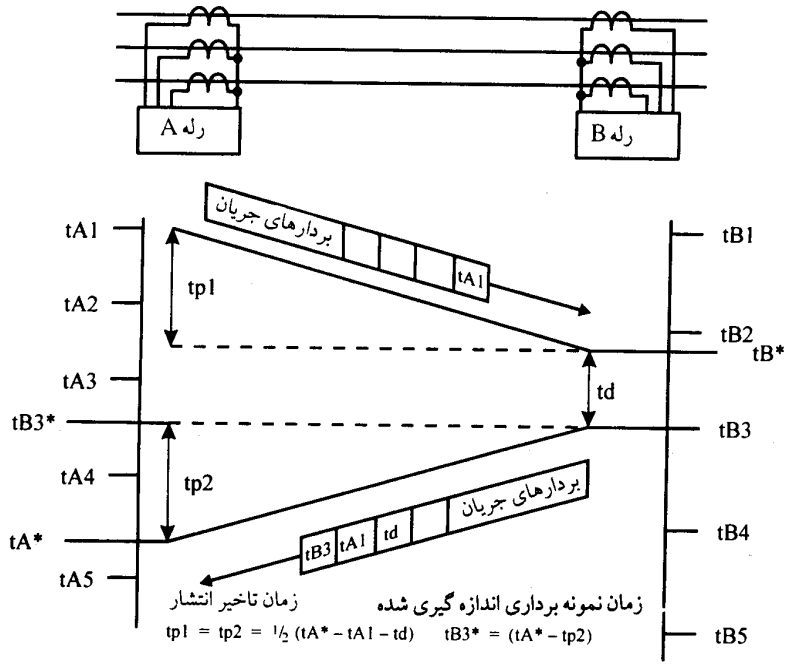
مقدار جریان نمونه‌برداری شده در زمان i n= n

مقدار نمونه‌ها در یک سیکل فرکانس سیستم قدرت =N

معادلات (۷) و (۸) از معادله (۶) استخراج شده اند، جز اینکه تفاوتهای اندکی وجود دارند که پاسخ‌های فرکانس را افزایش می‌دهد. تاخیر گروهی وابسته به تشکیل I_S و I_C یک سیکل از فرکانس سیستم قدرت است و بنابراین این نوع رله تفاضلی جریان عددی زمان‌های عملکرد بسیار سریعی را نمی‌دهد .

۱۰-۲- اندازه‌گیری زمان تاخیر انتشار کانال مخابراتی

در بخش بعد خواهیم دید که یافتن تاخیر انتشار کانال مخابراتی که برای ارتباط رله‌های تفاضلی به کار می‌رود لازم است. معمولاً رله‌های تفاضلی عددی برای کار در سرعت ۶۴ کیلو بیت بر ثانیه در کانال‌های مخابراتی دیجیتال(۵۶ کیلو بیت بر ثانیه در آمریکای شمالی) یا در نرخ داده پایین‌تر در صورت استفاده از واسط مخابرات آنالوگ ، مثل ارتباط فرکانس صوتی، طراحی می‌شوند در هر دو صورت جبران سازی برای تاخیر انتشار کانال مخابراتی مهم است. رله‌های تفاضلی عددی می‌توانند به طور پیوسته تاخیر انتشار کانال را اندازه‌گیری کنند. این وضعیت در شکل ۲۰ نشان داده شده است. در این شکل خط بوسیله دو رله تفاضلی دیجیتالی که در دو انتهای آن قرار داده شده اند، محافظت می‌شود. رله‌ها به هم دیگر مقادیر مختلط جریان را، که به وسیله تکنیک‌های فوریه قبلاً توضیح داده شده محاسبه شده‌اند، می‌فرستند. هر رله دسته‌ای از اطلاعات را که معمولاً به طول ۲۰ بایت است در هر فاصله نمونه‌برداری ارسال و دریافت می‌کند. پیام ۲۰ بایتی شامل بردارهای جریان، اطلاعات وارسی کردن خطا و داده‌های زمان‌بندی می‌باشد. از آنجا که ساعت‌های پردازنده رله‌ها سنکرون نیستند و لزوماً با فرکانس دقیقاً مشابهی هم کار نمی‌کنند، لذا لازم است که دقت شود بردارهای جریان دو انتهای خط در یک نقطه از موج مقایسه شوند این موضوع به روش زیر حاصل می‌شود .



شکل(۲۰) ارتباط بین رله های تفاضلی جریان

رله A نمونه‌های خود را در زمانهای t_A^1 و t_A^2 .....ورله B نیز نمونه‌های خود را در زمانهای t_B^1 و t_B^2.. .....می‌سازند. دقت کنید که لحظه‌های نمونه‌برداری مختلف هستند. در زمان t_A^1، رله A پیام داده خود را به رله B می‌فرستد که شامل زمان t_A^1 از رله A نیز می‌باشد. پس از دریافت این پیام، رله B زمان دریافت را t_B ثبت می‌کند. سپس رله B تا زمان t_d منتظر لحظه نمونه‌برداری بعدی خود می‌شود و سپس پیام را به رله A برگشت می‌دهد. پیامی که به طرف A فرستاده می‌شود شامل ، زمانی که در آن B پیام خود را می‌فرستد، t_d زمان بین گرفتن پیام از A تا برگرداندن پیام و ، t_{A1} اطلاعات زمانی که A در ابتدا به B فرستاد، می‌باشد. پیام B به A در زمان t_A می رسد . ازآنجا که A میداند در چه لحظه‌ای به B پیام فرستاد و در ضمن می‌داند که پاسخ چه زمانی رسیده است، A حالا می تواند تاخیر انتشار، t_p که در دو جهت یکسان در نظر گرفته شده است، را از فرمول زیر بدست آورد :

$$t_P = \frac{(t_A^* - t_{A^1} - t_d)}{2} \qquad (۹)$$

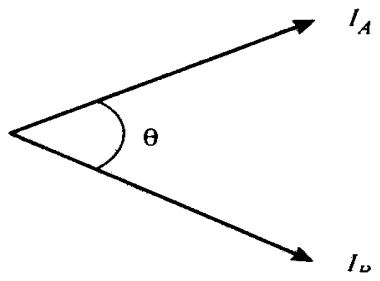
بهمین طریق A می‌تواند اختلاف زمانی بین لحظه‌های نمونه برداری خود و B را محاسبه کندA . می‌تواند زمان t_{B^3} که در آخرین نمونه توسط B ساخته شده است، را از فرمول زیر محاسبه کند :

$$t_{B^3} = (t_A^* - t_P) \qquad (10)$$

که در آن t_A^* زمان رسیدن پیام Bمی باشد بنابراین A اختلاف زمانی بین آخرین نمونه خود در زمان t_{A^4} و نزدیکتری نمونه ساخته شده توسط B را می‌شناسد. این اختلافات زمانی مهم است، زیرا مقادیر حقیقی و موهومی جریان اندازه‌گیری شده نسبت به زمان متغیر است و لازم است که این اختلاف جبران شود تا از رفتار رله مطمئن شویم. دقت شود که اندازه‌گیری تاخیر هر دو کانال و اختلاف‌های لحظه نمونه‌برداری در هر زمانی که پیامی گرفته می‌شود انجام میگردد .

تعیین خودکار تاخیر انتشار در وضعیت‌های مناسبی است که مشخصات واسط مخابراتی با زمان تغییرمی‌کنند. در شبکه‌های مخابراتی دیجیتال این امکان وجود دارد که بطور خود کار مسیر انتقال اطلاعات را در صورت وجود خرابی در شبکه تغییر داد. اگر یک کانال مخابراتی تخصیص یافته که انتشار در آن ثابت

می‌باشد در رله تفاضلی عددی جریان مورد استفاده واقع شود، کافی است که رله را با اندازه‌گیری تـاخیر انتشـار در هنگام راه اندازی رله‌ها برنامه‌ریزی کرد.



شکل(۲۱)اختلاف فاز بین اندازه‌هایجریان اندازه گیری شده در انتهای خط

۳-۱۰ تنظیم زمانی بردارهای جریان

شکل(۲۱)بردارهای جریان I_A که در زمان t_{A^4} از رله A گرفته شده و I_B که در زمان t_{B^3} از رلـه B گرفتـه شده را به صورت دیاگرام فازوری نشان می‌دهد. زاویه θ بین آنها توسط رابطه زیر داده می‌شود :

$$\theta = 2\Pi f\,(t_{A^4} - t_{B^3}) = 2\Pi f\,(t_{A^4} - t_A - t_p) \qquad (۱۱)$$

که در آن f فرکانس قدرت است. برای اینکه این بردارها را هم فاز بسازیم لازم است که I_B در زمـان بـه طـرف جلوکشیده شود تا همزمان با I_A شود. بنابراین مقدار پیشروی زمانی I_B، I_{Badv} به زیر خواهد بود :

$$I_{Badv} = I_B \exp(j\theta) = I_B(\cos\theta + j\sin\theta) \qquad (۱۲)$$

توجه شود کـه چـون I_B بـرداری از مولفـه‌هـای حقیقـی و موهـومی اسـت ایـن محاسـبه نسـبتاً سـاده اسـت. اندازه‌های $\cos\theta$ و $\sin\theta$ در ROM ذخیره می‌شوند تا نیازی به محاسبات دوباره ضرایب در هر زمان نباشد. در رله‌های عملی بردار جریان I_B همچنین به عقب کشیده می‌شود تـا بـا بـردار جریـان I_A قبلـی منطبـق شـود. بنابراین پهنای باند مخابراتی مورد نیاز نصف می‌گردد زیرا هر بردار جریان می‌تواند دو بار به کار رود .

۱۰-۴- مشخصه رله

رله مقادیر جریان تفاضلی و گرایشی را به روشی مشابه رله‌های تفاضلی جریان معمولی محاسبه می‌کند برا ی یک خط دو انتهای S و R ،معادلات به صورت زیر می‌باشد.

$$\left|I_{diff}\right| = \left|I_{Ra} + I_{Sa}\right| \qquad (۱۳)$$

$$\left|I_{bias}\right| = \frac{1}{2}\left(\left|I_{Ra}\right| + \left|I_{Sa}\right|\right) \qquad (۱۴)$$

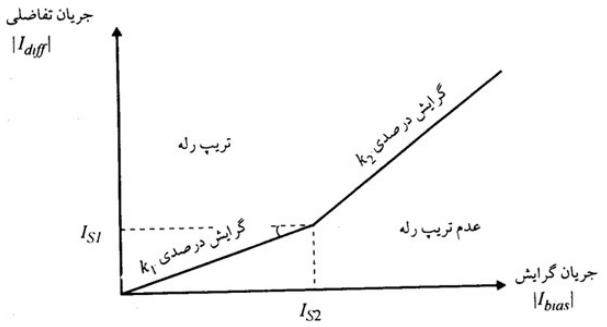
مقدار مطلق بردار جریان I به وسیله رابطه زیر داده می شود :

$$\left|I\right| = \sqrt{I_S^2} + I_C^2 \qquad (۱۵)$$

محاسبه جذر برای یک ریزپردازنده عملی وقت‌گیر بوده و بنابراین بهتر است که از آن اجتناب شود. به جای ریشه مربع، یک روش دیگر استفاده از تکنیک تقریب کمترین مربعات است، و یا به طریق دیگر چون قدر مطلق اندازه ها مورد نیاز است تعیین خطا می‌تواند به وسیله مربعات سیگنالها انجام شود.

بنابراین یک مشخصه درصد گرایشی استاندارد می‌توان مطابق شکل۲۲ به کار برد که در آن درصد گرایشی پایینی معیار تریپ به صورت زیراست :

$$\left|I_{diff}\right| > K_1\left|I_{diff}\right| + I_{S^1} \qquad (۱۶)$$



شکل(۲۲) مشخصه تفاضلی گرایشی

که در آن K_1 مقدار تنظیم شده درصد گرایش و مقدار حداقل تنضیم جریان تفاضلی می‌باشد.گرایش بالایی معیار تریپ که در آن $|I_{bias}| > I_{s2}$ است، عبارت است از :

$$\left|I_{diff}\right| > K_2\left|I_{bias}\right| - (K_2 - K_1)I_{s2} + I_{s2} \qquad (۱۷)$$

در کاربردهای مختلف رله‌های تفاضلی عددی از فرکانس‌های نمونه‌برداری مختلفی استفاده می‌گردد. اما اگر فرکانس نمونه‌برداری پایینی، مثلاً ۴۰۰ هرتز، مورد استفاده قرار گیرد، در آن صورت یک راهکار شمارشی که تصمیم بگیرد چه نمونه‌های متوالی حاصل از خطا باید سبب تریپ رله شود، کمتر از حالات مربوط به یک رله‌های دیستانس عددی و رله‌های مقایسه ای جهتی که فرکانس نمونه‌برداری آنها در حدود کیلو هرتز است و نیاز به ملاحظات دقیقی دارند، مورد نیاز است. همانند همه رله‌های تفاضلی، اجرای روشهای عددی دارای مود عملکرد مستقلی نمی‌باشد و بنابراین کاملاً متکی بر مسیر ارتباط مخابرات دیجیتال بین رله‌ها می‌باشد.