

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ



دانشگاه تربیت علم بزروار

پایان نامه کارشناسی

پیاده سازی شبکه ای از میکرو کنترلرها جهت کنترل لوازم الکتریکی

ارائه دهنده : مهدی صالح پور

استاد راهنما : دکتر سید ابراهیم حسینی

شهریور ۸۶



چکیده

در دنیای صنعتی امروز، انتقال دیتا به عنوان یکی از مهمترین بخشهای پروسه های کنترلی شناخته شده است و طراحان در تلاش برای بوجود آمدن پروتکل های جدیدی با ایمنی، صحت و سرعت بالا در انتقال دیتا هستند. در این پایان نامه، در ابتدا به معرفی تبادل دیتا (Data Communication) پرداخته و برخی از مباحث کلیدی آن از جمله ارتباط سریال و موازی، فرستنده و گیرنده، اتصالات و تبادل شفاف، ساختار^۱ Master-Slave، سرعت انتقال، مدوله سازی،^۲ Handshaking را مختصراً توضیح می دهیم. سپس پروتکل های موجود را بررسی کرده و به قسمت اصلی پایان نامه، معرفی پروتکل I²C می پردازیم که شامل سخت افزار آن، ساختار داخلی، شیوه های آدرس دهی، مدهای کاری است. سپس این پروتکل را با سایر پروتکل های معرفی شده مقایسه کرده و کاربرد های این پروتکل را بررسی نموده و مثال هایی نیز ارائه می کنیم. و در نهایت هدف اصلی این پروژه که پیاده سازی عملی این پروتکل توسط میکرو کنترلر avr می باشد. به این نحو که این پروژه متشکل از یک master و تعدادی slave می باشد که هدف آن کنترل یک پروسه صنعتی است.

کلمات کلیدی

I²C، میکروکنترلر، SDA، SCL، Master، Slave

^۱ - ارباب و برده

^۲ - تبادل دو طرفه اطلاعات (دست دهی)

تقدیم به

پدر و مادرم

که همواره مدیونشان هستم

فهرست

| | |
|-------|---|
| مقدمه | ۷ |
|-------|---|

فصل اول : کلیات انتقال دیتا

| | |
|------------------------------------|----|
| ۱-۱- چگونه تبادل دیتا صورت می گیرد | ۸ |
| ۲-۱- فرستنده و گیرنده | ۹ |
| ۳-۱- اتصال صحیح | ۱۰ |
| ۴-۱- تبادل شفاف | ۱۰ |
| ۵-۱- ساختار Master و Slave | ۱۰ |
| ۶-۱- سرعت انتقال | ۱۱ |
| ۷-۱- Handshaking | ۱۲ |
| ۱-۷-۱- Handshaking نرم افزاری | ۱۲ |
| ۲-۷-۱- Handshaking سخت افزاری | ۱۲ |

فصل دوم : بررسی پروتکل های موجود

| | |
|-----------------------|----|
| ۱-۲- پروتکل USART | ۱۴ |
| ۲-۲- پروتکل SPI | ۱۵ |
| ۳-۲- پروتکل CAN | ۱۷ |
| ۱-۳-۲- مزایای باس CAN | ۱۸ |
| ۴-۲- پروتکل USB | ۱۸ |
| ۱-۴-۲- مزایای باس USB | ۱۹ |
| ۵-۲- پروتکل IEEE 1394 | ۱۹ |

فصل سوم : I²C

| | |
|-------------------------------------|----|
| ۱-۳- تاریخچه I ² C | ۲۱ |
| ۲-۳- مزایای باس برای طراح | ۲۱ |
| ۳-۳- سخت افزار باس I ² C | ۲۲ |

| | |
|----|---|
| ۲۴ | ۳-۴- مشخصات رابط سریال I ² C |
| ۲۵ | ۳-۵- شرایط ارسال start و stop |
| ۲۶ | ۳-۶- فرمت ارسال داده |
| ۲۷ | ۳-۷- مسئله همزمان سازی پالس ساعت |
| ۲۷ | ۳-۸- مسئله داوری و حاکمیت یک Master |
| ۲۸ | ۳-۹- آدرس دهی |
| ۲۸ | ۳-۹-۱- آدرس دهی ۷ بیتی |
| ۳۲ | ۳-۹-۲- آدرس دهی ۱۰ بیتی |

فصل چهارم : ساختار داخلی I²C

| | |
|----|--|
| ۳۴ | ۴-۱- ساختار داخلی ماژول TWI |
| ۳۴ | ۴-۱-۱- واحد تنظیم Bit Rate |
| ۳۵ | ۴-۱-۲- واحد Bus Interface |
| ۳۵ | ۴-۱-۳- واحد Address Match |
| ۳۶ | ۴-۱-۴- واحد Control |
| ۳۶ | ۴-۲- رجیستر های TWI |
| ۴۰ | ۴-۳- روش استفاده از TWI |
| ۴۲ | ۴-۴-۱- تحولات در Fast – Mode |
| ۴۲ | ۴-۴-۲- تحولات در Hi Speed – Mode (HS-Mode) |
| ۴۳ | ۴-۵- فرمت ارسال داده های سریال در HS-Mode |
| ۴۵ | ۴-۶- مدهای کاری TWI |
| ۴۵ | ۴-۶-۱- مد Master Transmitter |
| ۴۹ | ۴-۶-۲- مد Master Reciver |
| ۵۱ | ۴-۶-۳- مد Slave Reciver |
| ۵۴ | ۴-۶-۴- مد Slave Transmitter |

فصل پنجم : مقایسه و کاربردها

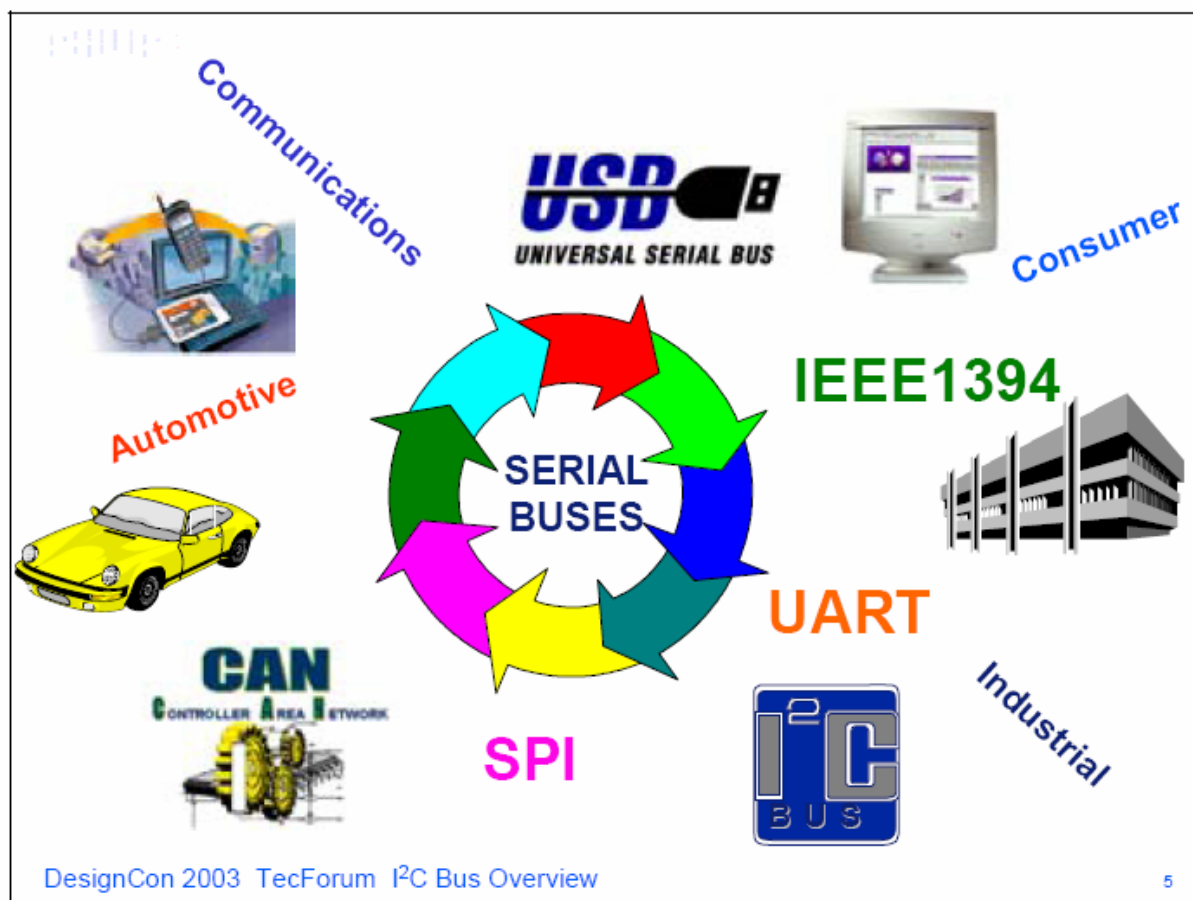
- ۵-۱- مقایسه I^2C با سایر پروتکل ها ۵۷
- ۵-۲- کاربردهای I^2C ۵۹
- ۵-۳-۱- I^2C و RS232 ۵۹
- ۵-۳-۲- ارتباط باس موازی با I^2C ۶۳

فصل ششم : نرم افزار

- ۶-۱- نرم افزار ۶۶
- ۶-۲- شماتیک مدار ۸۲
- پیشنهاد ۸۴
- نتیجه گیری ۸۵
- منابع ۸۶

این پروتکل توسط شرکت فیلیپس در دهه ۱۹۸۰ جهت ارتباط دستگاههای TV با پردازشگر ابداع شده است. که بدلیل سادگی و سرعت مناسب آن مورد توجه دیگر سازندگان قطعات الکترونیک قرار گرفت و هم اکنون به عنوان یکی از پروتکل های کاربردی در صنعت شناخته شده است.

Serial Bus Overview



فصل اول

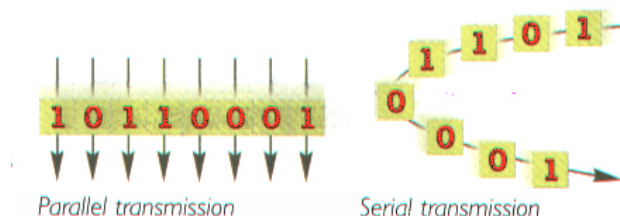
کلیات انتقال دیتا

۱-۱- چگونه تبادل دیتا انجام می پذیرد

هدف از تبادل دیتا، انتقال دیتا بین ۲ یا تعداد بیشتری واحد می باشد. به عنوان یک اصل، این کاراکترها می توانند دستورات باشند که نیاز به نمایش دارند. ساده ترین سطح زبان کامپیوتر، کاراکترهای باینری است که شامل ۷ یا ۸ عدد، صفر یا یک می باشد. اکثر کامپیوترها با این سطح کار می کنند.

یکی از استانداردهای معمول در کامپیوترها، استاندارد ASCII^۳ می باشد که شامل ۱۲۸ کاراکتر است که هر کدام از آنها از ۷ بیت تشکیل شده است. باید توجه داشت که ارتباطات در داخل کامپیوتر با سرعت زیادی انجام می شود و برای ارتباط با محیط خارج باید ارتباطات همزمان شوند و همچنین باید صحت تبادل دیتا، کنترل شود.

استانداردهای مختلفی از ASCII وجود دارد. به عنوان مثال Extended ASCII^۴ که از هشتمین بیت نیز برای انتقال data^۵ استفاده می کند.

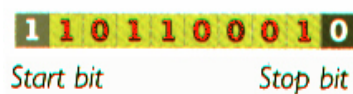


دو روش برای انتقال دیتا وجود دارد

۱- سریال

۲- موازی

در انتقال موازی، برای هر بیت یک مسیر در نظر گرفته شده است. بنابراین کاراکترها می توانند بطور همزمان ارسال شوند. با توجه به این مزیت، که سرعت بالای انتقال است این روش در سیستمهای ارتباطی کوتاه مورد استفاده قرار می گیرد. در مقابل، در روش سریال هر بیت در هر لحظه فرستاده می شود. بنابراین پروتکل ارتباطی، باید بتواند برای مقصد، ابتدا و انتها را مشخص کند. علاوه بر این، سرعت انتقال نیز با واحد bit/s^6 معرفی می شود.



شکل ۱-۲

^۳ - کد استاندارد آمریکایی
^۴ - کد استاندارد آمریکایی گسترش یافته
^۵ - داده
^۶ - بیت بر ثانیه

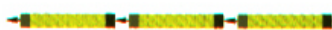
ما دو روش برای انتقال سریال داریم

۱- انتقال غیر همزمان (Asynchronous)

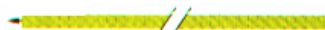
۲- انتقال همزمان (synchronous)

در انتقال غیر همزمان، فرستنده، کاراکترها را در یک لحظه با بیت شروع و توقف می فرستد. و گیرنده هر بیت شروع را که دریافت می کند، بقیه بیتها را به عنوان کاراکتر تفسیر می کند. و بیت توقف گیرنده را ریست می کند. در حدود ۹۰ تا ۹۵ درصد از انتقال نوع سریال داده بصورت غیر همزمان است.

در انتقال همزمان همه بیت های یک بایت در یک لحظه فرستاده می شود. سرعت انتقال توسط خط کلاک^۷ بر روی یک سیم جداگانه یا بصورت مدوله شده بر روی سیگنال دیتا، تعیین می شود. عیب روش غیر همزمان در مقابل روش همزمان این است که حدود ۲۰ الی ۲۵ درصد پیغام شامل بیتهای پرتی می باشد.



In asynchronous transmission, one byte is transmitted at a time. The byte starts with a start bit and ends with a stop bit.



In synchronous transmission, the whole set of data is transmitted at once, in a continuous stream.

شکل ۱-۳

۱-۲- فرستنده و گیرنده

در مبحث تبادل دیتا، سخت افزارهایی با نام فرستنده و گیرنده وجود دارد. مانند PC و ربات که می توانند هم به عنوان گیرنده و هم به صورت فرستنده در یک زمان عمل کنند.

این انتقال به سه روش می تواند انجام شود

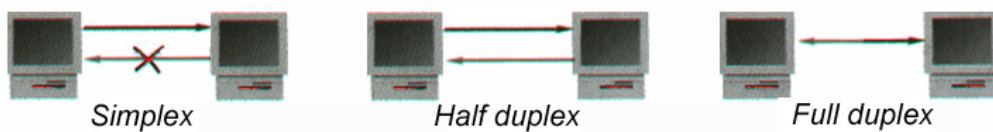
۱- simplex: انتقال دیتا تنها یک طرفه است و از جانب فرستنده به گیرنده، روی یک line می باشد.

۲- Half duplex: انتقال دیتا، به صورت دو طرفه می باشد ولی نه بصورت همزمان بلکه روی دو line جداگانه انجام

می پذیرد.

۳- Full duplex: انتقال دیتا، به صورت دو طرفه، همزمان روی یک line انجام می پذیرد. (مانند انتقال دیتا در

مکالمات تلفنی)



شکل ۱-۴: نمایی از تبادل دیتا به روش های مختلف

^۷ clock -

۳-۱- اتصال صحیح

DTE (data terminal equipment) و DCE (data communication equipment) از جمله اصطلاحاتی است که در



تبادل دیتا وجود دارد. کامپیوترها و ترمینالها معمولاً DTE هستند، مودم و سخت افزارهای ارتباطی معمولاً DCE هستند در حالی که تجهیزات دیگری نظیر مولتی پلکسرها و پرینترها می توانند هم DTE و هم DCE باشند. در DTE پهنای استفاده شده برای انتقال و دریافت دیتا متفاوت با پهنای کانکتور DCE می باشند. بدین ترتیب می توان DTE را مستقیماً به DCE متصل کرد. در صورتی که دو DCE را به هم متصل کنیم مجبوریم که فرمت اتصال را تغییر دهیم تا خط TD (Transmit Data) بر خط RD (receive data) منطبق شود.



شکل ۱-۵

۴-۱- تبادل شفاف (transparent communication)

در سیستمهای کامپیوتری که بوسیله تعدادی مودم با هم شبکه شده اند از ارتباط شفاف استفاده می کند. شفافیت به معنای این است که همه واحدها همه پیغامها را می شنوند.

۵-۱- ساختار Master-Slave^۸

بخش گسترده ای از شبکه های صنعتی از این ساختار استفاده می کنند بدین صورت که چندین Master پیغام ها را بطور متناوب به Slave هایی که پاسخ می دهند می فرستد. این توالی را ^۹پولینگ می نامند. در این سیستم هر Slave آدرس مخصوص به خود را دارد.

Master فرمان خود را به همراه آدرس Slave مورد نظر می فرستد. Slave مورد نظر پس از تشخیص آدرس، فرمان را انجام داده و در بعضی مواقع سیگنال تاییدی برای master می فرستد تا به کار خود ادامه دهد.

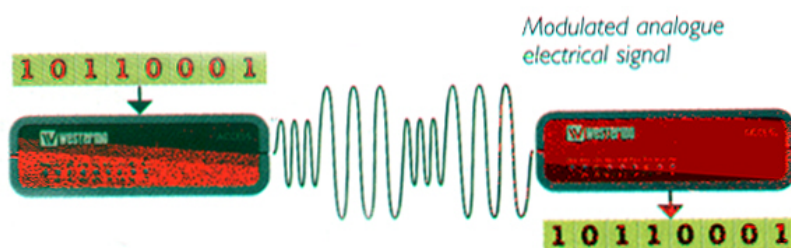
^۸ - ارباب و برده
^۹ - polling

ساختار و شکل آدرس و پیغام بستگی به نوع پروتکل ارتباطی که استفاده می شود، دارد. پیغامی که برای همه slave ها فرستاده می شود پیغام ¹⁰ broadcast نامیده می شود. این می تواند پیغامی باشد که توسط master به تمامی slave ها دستور داده می شود که آن وظیفه را انجام می دهند. به عنوان مثال می توان ¹¹ plc های کنترل کننده آژیر را نام برد. در هنگام خطر همه آژیرها باید به صدا درآیند بنابراین یک پیغام broadcast باید فرستاده شود.

سرعت انتقال

همواره بهینه ترین سرعت، بیشترین سرعت نیست بلکه باید خطای انتقال و ارتباطات را نیز در نظر گرفت. نوع کابل و فاصله سرعت بهینه را تعیین می کند. در این صورت ما به امنیت بالا و قابل اطمینان در انتقال دیتا دست می یابیم. برای انتقال دیتای دیجیتال به وسیله سیم های مسی باید در ابتدا تغییر شکل پیدا کند.

کابل ارتباطی سبب تضعیف و متغیر شدن سیگنال می شوند که در سرعت های بالا این اثرها می تواند بحرانی باشند. دو اصطلاح که در این مبحث وجود دارد bit/s و سرعت انتقال می باشند. سرعت انتقال با bit/s اندازه گیری می شود. بطور تقریبی برای انتقال هر کاراکتر ۱۰ بیت نیاز است بنابراین می تواند با سرعت 9600 bit/s تقریباً ۹۶۰ کاراکتر را در ثانیه انتقال داد. برای تغییر شکل سیگنال پیش از فرستادن به شبکه از مودم استفاده می شود. مودم، سیگنال و سرعت انتقال را تغییر می دهد. سرعت انتقال تعیین می کند سیگنال در هر ثانیه چند بار تغییر شکل پیدا می کند (مدوله می شود). هر تغییر شکل در سیگنال در واقع ایجاد بسته ای است که در طول خط به سوی مودم گیرنده فرستاده می شود و در آنجا کدگشایی شده و دوبار اطلاعات به دیجیتال تبدیل می شود.



شکل ۱-۶

در مودمهای short haul (برای مسیرهای کوتاه) سیگنال تغییر شکل پیدا نمی کند و همان چیزی که فرستاده می شود در مودم گیرنده دریافت می شود و به صورت ¹² Transparent ارتباط برقرار می کنند.

¹⁰ - انتشار

¹¹ - program logic control

¹² - شفاف

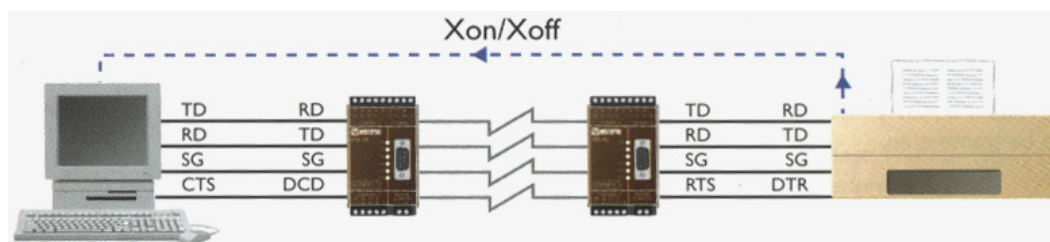
مودمهای PTT مانند مودمهای short-haul عمل می کنند با این تفاوت که بافری دارند که دیتا را قبل از فرستادن ذخیره می کند. با توجه به baud rate میزان سرعت انتقال دیتا مشخص می شود به عنوان مثال اگر مودم بتواند با 1400 baud کار کند و در هر انتقال ۴ بیت داشته باشیم باید سرعت انتقال 9600 bit/s باشد.

۷-۱-۱ Handshaking¹³

Handshaking روشی برای تجهیزات ارتباط دیتا است تا بتوانند جریان دیتا بین دستگاه هایی که به شبکه متصل هستند را کنترل کند. به خصوص در مواردی که یکی از دستگاه ها نسبت به بقیه کندتر باشند. دو نوع Handshaking وجود دارد: نرم افزاری و سخت افزاری. زمانی را در نظر بگیرید که بین کامپیوتر و پرینتر ارتباط برقرار کرده اید. حال اگر بخواهید اطلاعات را با سرعت بیشتری از آنچه پرینتر چاپ میکند، بفرستید. دستگاه پرینتر این قابلیت را دارد که اطلاعات اضافی را در یک بافر ذخیره کند. در اینجا هنگامی که بافر پر می شود با Handshaking نرم افزاری یا سخت افزاری، کامپیوتر را از این مساله آگاه کرد. مثال دیگر در استفاده از مودم می باشد. سرعت دیتا بین کامپیوتر و مودم معمولاً بیشتر از آن است که خطوط تلفن پشتیبانی می کند بنابراین مودم باید از این روش استفاده کند تا به کامپیوتر اطلاع دهد با سرعت کمتری دیتا را انتقال دهد.

۱-۷-۱-۱ Handshaking نرم افزاری

در مثال پرینتر با این روش وقتی بافر پر می شود کاراکتری را برای کامپیوتر ارسال میکند (Xoff). وقتی که بافر خالی شد کاراکتری برای کامپیوتر ارسال می شود (Xon) تا انتقال دیتا ادامه پیدا کند. کاراکترهای معمولی که در این پروتکل استفاده می شوند شماره ۱۷ اسکی (Xon) و شماره ۱۹ اسکی (Xoff) می باشد.



شکل ۷-۱

۱۳ - دست دهم

۱-۷-۲ - Handshaking سخت افزاری

به جای استفاده از کارکترهای اضافی در جریان دیتا، پروتکل RS-232¹⁴ خطوط سخت افزاری اضافی بدین منظور در نظر گرفته است. رایج ترین خطوط استفاده شده RTS(Requet to send) و CTS(Clear to Send) می باشند. به عنوان نمونه وقتی که کامپیوتر می خواهد با یک مودم ارتباط برقرار کند:

۱- اگر کامپیوتر بخواهد دیتا را انتقال دهد خط RTS را از ۳+ به ۱۵+ افزایش می دهد. (دیتا انتقال نیافته است)

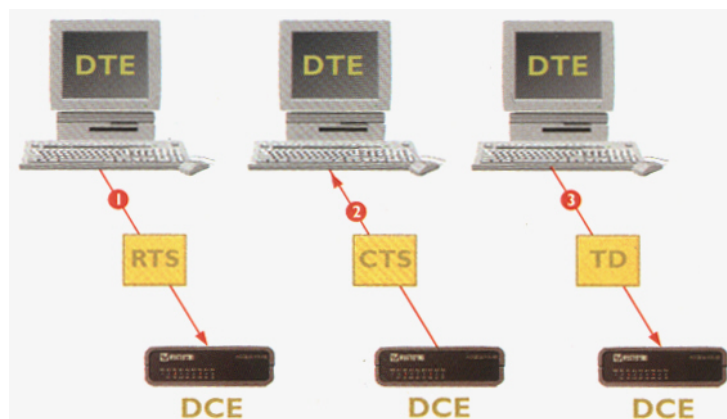
۲- مودم تغییر در خط RTS را تشخیص داده و هنگامی که آماده دریافت دیتا است خط CTS را تغییر می دهد.

۳- کامپیوتر منتظر میماند که اگر خط CTS به سطح بالا تغییر کرد دیتا را انتقال دهد.

در هر نقطه ای که خط CTS افت کند کامپیوتر انتقال دیتا را متوقف می کند.

خط سخت افزاری که غالباً برای پرینترهای سریال فوری استفاده می شود خط DTR است که به کامپیوتر اطلاع می دهد انتقال دیتا را به دلیل نبودن کاغذ متوقف کند.

سیگنالهای سخت افزاری تنها برای روش Handshaking استفاده نمی شوند بلکه کاربردهای دیگری نیز می توانند داشته باشند. هنگامی که دو قطعه از یک دستگاه به طور ویژه ای ترکیب شده و سوئیچ خط انجام می پذیرد برای اطمینان از اینکه هر قطعه سیگنال صحیح را در زمان صحیح دریافت کرده استفاده از این روش کارگشا می باشد.



شکل ۱-۸

¹⁴ - استاندارد انتقال دیتا ی سریال

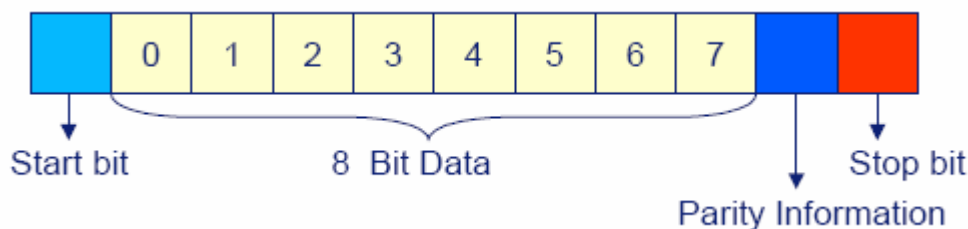
فصل دوم

معرفی مختصر پروتکل های دیگر

۱-۲- ارتباط USART

بخش ارتباط سریال USART در میکروهای AVR، قابلیت های متنوعی دارد که از جمله آنها می توان به موارد زیر اشاره کرد.

- عملکرد Full Duplex¹⁵ (رجیسترهای سریال مستقل برای دریافت و ارسال).
- عملکرد سنکرون و آسنکرون.
- عمل به صورت Master و Slave در حالت سنکرون.
- تولید کننده نرخ ارسال (Baudrate) دقیق.
- حمایت از فریم های سریال با ۵، ۶، ۷، ۸ یا ۹ بیت داده و یک یا دو بیت توقف.
- تولید Parity¹⁶ به صورت زوج یا فرد و امکان چک کردن سخت افزاری آن.
- تشخیص خطاهای سرریز و نوع فریم.
- فیلتر پایین گذر دیجیتال.
- تولید سه وقفه مجزا برای اتمام TX، خالی شدن رجیستر داده TX و اتمام RX.
- کار در حالت ارتباط چند پردازنده.
- امکان دو برابر کردن سرعت در حالت آسنکرون.

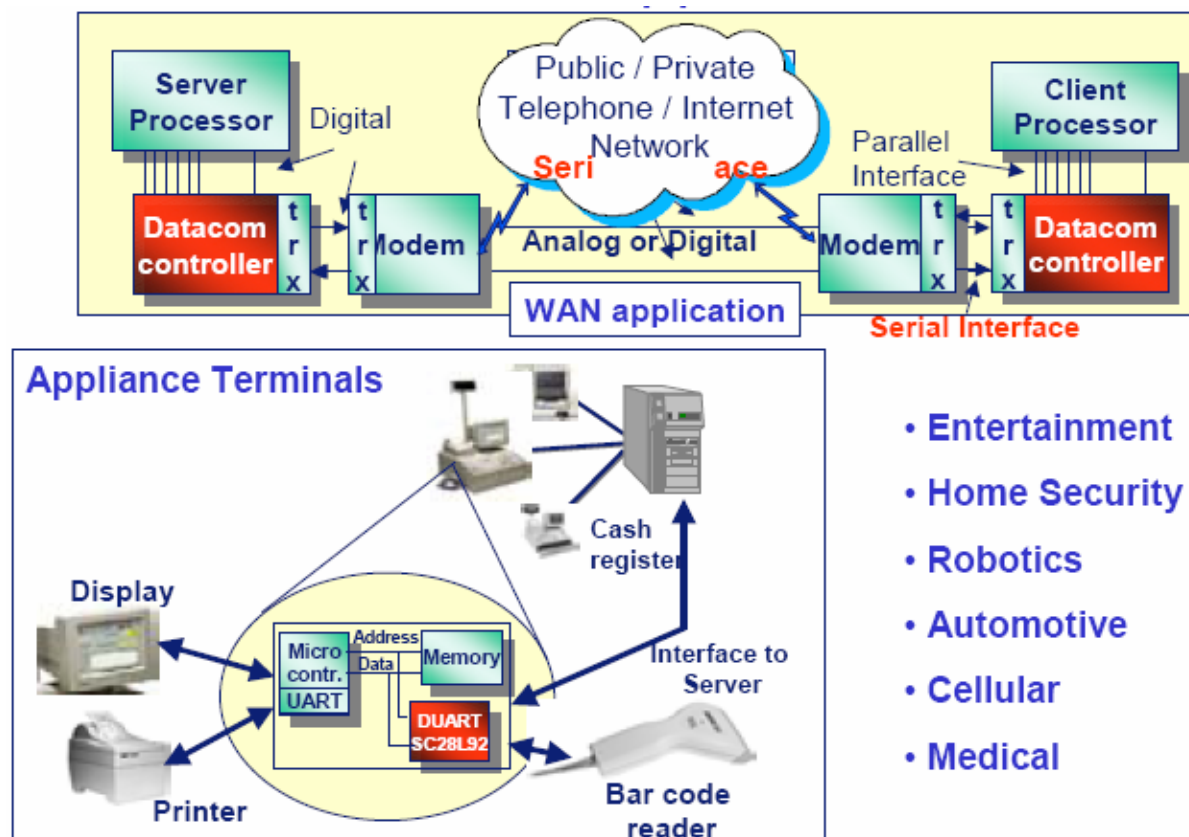


شکل ۱-۱۱: فرمت ارسال دیتا در USART

همانطوری که از شکل مشخص است، در این پروتکل هر فریم با بیت شروع، آغاز می شود و بعد از آن بیت های داده، از کم ارزش ترین بیت ارسال می شوند. بعد از بیت های داده بیت Parity و بعد از آن بیت توقف فرستاده می شود.

¹⁵ - انتقال دو طرفه همزمان

¹⁶ - بیت توازن



شکل ۲-۱: ابزارهای متصل به usart و کاربردهای آن

در شکل ۲-۱ کاربردهای این پروتکل نشان داده شده است. همانطوری که در شکل نشان داده شده است، از این پروتکل می توان در انتقال دیتا از میکرو کنترلر به کامپیوتر یا پرینتر یا دستگاه تشخیص دهنده کد های میله ای (bar code reader) و برعکس یا دستگاه های پزشکی یا در رباتیک برای انتقال دیتا به پردازنده روبات و یا در انتقال دیتا بین مودمها از طریق خط تلفن و استفاده می شود.

۲-۲- پروتکل SPI

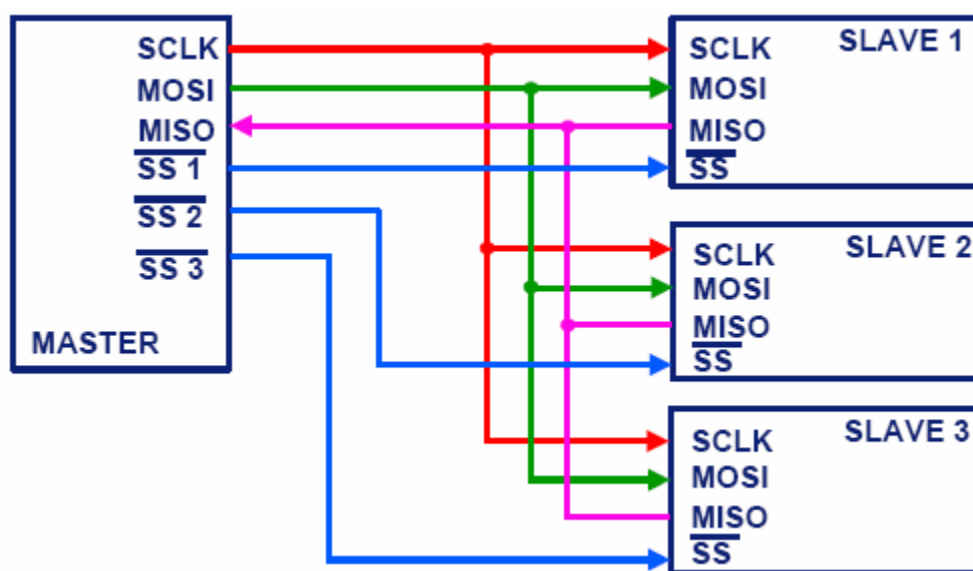
ارتباط سریال SPI (Serial Peripheral Interface)، یک پروتکل ارتباط سریال سنکرون با سرعت بالا است که می تواند برای ارتباط بین میکروکنترلرهای AVR مختلف و وسایل جانبی که در آنها تعریف شده باشند به کار رود. خصوصیات این ارتباط به صورت زیر است:

- Full – Duplex، ارسال داده به صورت سنکرون توسط سه سیم.
- عملکرد در حالت های Master و Slave.
- ارسال ابتدای بیت LSB یا MSB.

- هفت سرعت قابل برنامه ریزی.
- ایجاد وقفه در پایان ارسال.
- بیدار شدن در مد Idle.
- امکان دو برابر کردن سرعت ارسال.

در این پروتکل در هر زمان فقط یک Master فعال می باشد. و سرعت انتقال دیتا به سرعت Clock سیستم بستگی دارد. همچنین تعداد پین های میکروکنترلر که در این پروتکل استفاده می شود $3+n$ می باشد، که n تعداد Slave ها می باشد. به طور کلی کار چهار پین اصلی به قرار زیر می باشد.

SCK مربوط به کلاک بوده و توسط Master کنترل می شود.¹⁷ MOSI¹⁷ (Master Out Slave In) یعنی اینکه دیتا از Master خارج شده و به slave وارد شود.¹⁸ MISO¹⁸ (Master In Slave Out) یعنی اینکه دیتا از Slave خارج شده و به Master وارد گردد. زمانی که Master پایه SS¹⁹ (Slave Select) مربوط به Slave را زمین کند، سیکل ارتباطی آغاز می گردد. در این صورت Master، پالس کلاک لازم برای انتقال اطلاعات بین Master و Slave بر روی پایه SCK تولید می کند. داده ها همواره به کمک پایه های MOSI از Master به Slave و به کمک پایه MISO از Slave به Master شیفت پیدا می کند. در پایان هر بسته از داده ها نیز Master، Slave را با یک کردن پایه SS با خود سنکرون می کند. SPI در حالت ارسال یک بافر و در حالت دریافت دو بافر دارد.



شکل ۲-۲: نمایی از طرح spi

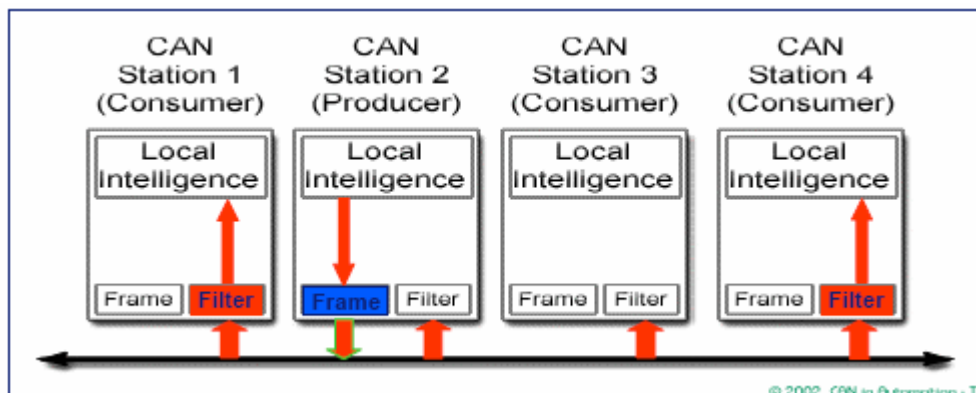
¹⁷ - از ارباب خارج و وارد برده شود.

¹⁸ - از برده خارج و وارد ارباب شود.

¹⁹ - انتخاب برده

۲-۳-۱- پروتکل CAN

- کد گزاری نسبتاً پیچیده اطلاعات.
- مخایره صحیح و با زمان معین.
- تمام ماژول ها در هر ارتباطی دخالت دارند.



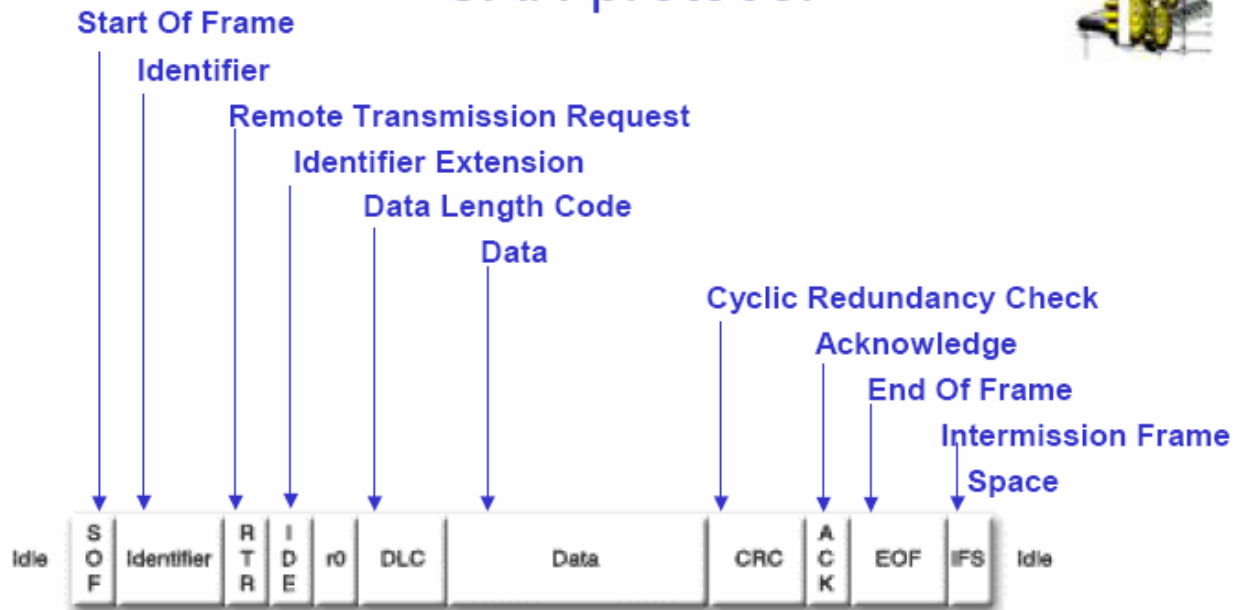
شکل ۲-۳

هدف CAN دستیابی به اطلاعات معتبر در کاربرد سیستم های کنترل نسبتاً بحرانی است. این پروتکل در محیط های نویزی استفاده می شود. وقتی اطلاعات مهمی نیاز است تا فرستاده شود، امکان تداخل نویز در باس به صورت تداخل الکتریکی و مکانیکی در سیم ها وجود دارد بنابراین چندین جنبه قابل دسترس معتبر برای باس وجود خواهد داشت.

برای تولید زمان بندی دقیق، نیاز به مقاومت سرامیکی و کریستال کوارتز خواهد بود. در اینجا کلاک دیتا با هم ترکیب شده و ۶ بیت hi به صورت پی در پی شبیه یک خطای باس تفسیر می شود. بنابراین کلاک و بیت زمان بندی مهم می باشند. تمام ماژول هایی که متصل شده اند باید در همان زمان بندی استفاده شوند. تمام ماژول ها هر نوع خطایی را در دیتا در هر نقطه از سیم بندی جستجو و خطا را گزارش می کنند، بنابراین دیتا می تواند چند بار فرستاده شود.

سیم های باس CAN باید توسط مقاومت 20 Pull-up شوند.

CAN protocol



شکل ۲-۴ : فرمت انتقال دیتا در can

۲-۳-۲- مزایای باس CAN

- ✓ برای انتخاب سخت افزار مناسب آزاد است.
- باس تفاضلی یا یک سیمه.
- ✓ ارتباط منابع، سطح بالایی از شناخت خطا را ممکن می سازد.
- گزارش/ قطع کردن.
- ابزارهای خراب می توانند خودشان را از مجموعه جدا کنند.
- زمان دیر کرد کم.
- ✓ درجه بالایی از ایمنی EMC (با استفاده از تکنولوژی ایزوله کننده Si-on).

۲-۴-۱- پروتکل USB

- استانداردهای کامپیوترهای جدید بر مبنای کاهش اسلات ها و کاهش استفاده از پورت های سری و موازی قرار گرفته است. به همین جهت پورت های جدیدی به نام ²¹USB (Universal Serial Bus) ساخته شده است. از مزایای این پورت عبارت اند از:
- اهداف استاندارد های جدید را کاملاً در بر می گیرد.

²¹ - باس سریال دو طرفه

- دستگاه های خارجی را وقتی که کامپیوتر یا دستگاه روشن هستند می توان به کامپیوتر وصل یا از آن قطع کرد.
- امکان استفاده از 127 دستگاه جانبی.
- عدم نیاز به تنظیم وقفه ها یا جامپر ها، برای دستگاه های جانبی.
- سرعت این پورت 1.5 Mbit/s یا 12 Mbit/s است که سرعت های بسیار بالایی است.
- حداکثر طول سیم برای 12 Mbit/s ، 3 متر است البته در حداکثر ارسال 1.5 Mbit/s

این پورت از جریان اطلاعات ترتیبی استفاده می کند. کامپیوتر مانند یک مدیر عامل عمل می کند و از دستگاه های متصل شده به کامپیوتر نمونه برداری می کند. این کار در زمان های منظم و تنظیم شده انجام می شود. هر پاسخ محیطی که دستگاه به کامپیوتر بدهد و اطلاعات را بخواهد ارسال کند، کامپیوتر آن را در کمتر از 1ms دریافت و شناسایی می کند. به همین دلیل است که دستگاه هایی که به USB متصل می شوند، بلافاصله شناسایی می شوند. کامپیوتر این کار را برای ماکزیمم 127 دستگاه می تواند انجام دهد.

در این پورت اطلاعات در بسته هایی ارسال و دریافت می شوند. این بسته ها ²² Transaction نامیده می شوند.

۲-۴-۲- مزایای باس USB

- شناسایی اتوماتیک.
- نیازی به به باز کردن دستگاه وجود ندارد.
- 127 وسیله می تواند با هم ارتباط داشته باشند.
- این پروتکل خیلی سریع است.
- واسطی برای کانالهای ارتباطی دیگر وجود دارد.
- USB به پورت سریال.



۲-۵- پروتکل IEEE 1394

- یک ابزار استاندارد باس تا دیتا را از میان DVD و MPEG-2 جایجا کند.
- ویدئو نیاز به سرعت انتقال ثابت با پهنای باند ضمانت شده دارد.
- نرخ انتقال دیتا 400 , 200 , 100 مگا بیت بر ثانیه است.

²² - انتقال

- به صورت اتوماتیک خودش را مثل هر ابزار اضافه شده بازیابی می کند.
- تعداد 63 وسیله و همچنین 4.5 متر کابل 'hops' با ماکزیمم 'hops' 16 را پشتیبانی می کند.
- پهنای باند تضمین شده.

1394 مانند باس هایی که به دستگاه هایی مثل DVD و تلویزیون های دیجیتالی متصل شده اند، توسط شرکت فیلیپس ساخته شده است. ورژن 'a' برای 1394 سرعتی معادل 400 Mb/s دارد و اخیراً ورژن 'b' برای سرعت های بالاتر و طول کابل بیشتر ساخته شده اند.

کلاک به راحتی از دیتا و سیگنال های خط ²³strobe بازیابی می شوند. همچنین در این پروتکل نیازی به هیچ گونه ²⁴PLL نیست. سیم های تغذیه می توانند تا 30 - 8 ولت و 1 آمپر (تقریباً) به بعضی از ابزارهای متصل شده برقرار کنند. نرم افزار 1394 یا همان فرمت فرستادن دیتا شامل نوعی زمان بندی است که اطلاعات در بلوک یا کانال فرستاده شود. برای انتقال دیتا به فرم ²⁵Real - Time برای ضمانت قابل دسترس از یک کانال یا کانال های بیشتر، برای تضمین نرخ دیتای ویژه امکان آن وجود خواهد داشت. برای ویدئوها آن مهم است زیرا آن خوب نیست که یک بسته از دیتای تصحیح شده بعد از یک فضای خالی فرستاده شود.

1394 IEEE USB متهم می باشد، به طور خواص برای متصل کردن ابزار های چند کاره دیجیتالی و ابزارهای ذخیره سازی با سرعت بالا برای کامپیوتر، بهینه سازی شده است. با اتصال برای ذخیره سازی، اسکن کردن، چاپ کردن و، 1394 IEEE به کاربران خود امکان اتصال ²⁶Plug&Play را می دهد.

²³ - سیگنال تائید

²⁴ - phase lack loop

²⁵ - زمان حقیقی

²⁶ - شناسایی اتوماتیک

فصل سوم

پروتکل I^2C

۳-۱- تاریخچه I^2C

پروتکل I^2C در اوایل دهه ۱۹۸۰ توسط شرکت Philips ابداع گردید که هدف ابتدایی آن فراهم کردن راهی ساده جهت ارتباط یک CPU با تراشه های جانبی در یک دستگاه تلویزیون بود زیرا باسهای سابق و موجود دارای تعداد خطوط زیاد بود که سبب ازدحام در PCB مربوطه می گردید.

I^2C طبق تعریف شرکت فیلیپس مخفف Inter-IC می باشد که بیانگر هدف آن یعنی فراهم آوردن یک لینک ارتباطی بین مدارات مجتمع می باشد.

امروزه این پروتکل به صورت عمومی در صنعت پذیرفته شده است و کاربرد آن از سطح تجهیزات صوتی و تصویری نیز فراتر رفته است. به گونه ای که امروزه در بیش از ۱۰۰۰ نوع IC مختلف به کار گرفته شده است.

۳-۲- مزایای باس برای طراح

پروتکل I^2C سبب سهولت و سرعت در طراحی مدارات می گردد زیرا :

۱- بلوک دیاگرام عملیاتی کاملاً با IC های واقعی مطابقت دارد و طراح به سرعت می تواند به شماتیک نهایی دست پیدا کند.

۲- نیاز به طراحی رابط (interface) اضافی ندارد زیرا به صورت on-chip²⁷ وجود دارد و محاسبات مربوط به تطبیق امپدانس و ... حذف می گردد.

۳- هم از لحاظ نرم افزاری و هم سخت افزاری قابل کنترل می باشد.

۴- IC های مربوطه به راحتی قابل اضافه کردن و یا کم کردن می باشند.

۵- زمان طراحی نرم افزاری به دلیل وجود کتابخانه های آماده کاهش می یابد.

همچنین با توجه به تکنولوژی ساخت آنها وسیله های سازگار با i2c دارای ویژگیهای زیر می باشد:

۱- مصرف بی نهایت کم جریان

۲- امنیت در برابر نویز بسیار خوب

۳- محدوده ولتاژ تغذیه گسترده :

۲,۵ تا ۵ ولت یا ۲,۷ تا ۵,۵ ولت و در وسایل جدید ۲,۳ تا ۵,۵ ولت یا ۳ تا ۳,۶ ولت

²⁷ - بر روی بورد

۴- رنج گرمایی کاری گسترده :

از ۴۰- تا ۸۵ درجه سانتیگراد و در بعضی موارد ۰ تا ۷۰ درجه و یا ۰ تا ۱۲۰ درجه

مزایای باس I²C برای تولید کنندگان :

این باس دارای مزایای زیر برای تولید کنندگان می باشد .

- دو سیمه بودن آن سبب سادگی و کوچک شدن PCB ها شد.

- حذف decoder²⁸ های آدرس

- قابلیت ارائه در بسته های (Package) ریز و مناسب موجود می باشد.

۳-۳- سخت افزار باس I²C

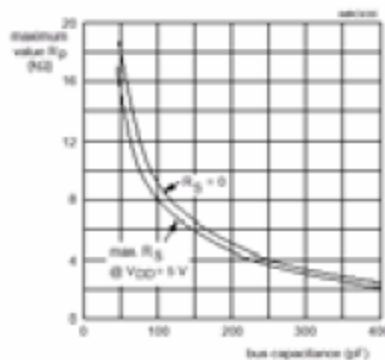
این باس به طور فیزیکی شامل دو خط فعال می باشد:

- خط داده سریال (SDA) serial data line

- خط پالس ساعت سریال (SCL) serial clock line

این خطوط هر دو به صورت دو جهت عمل می کنند به همین دلیل می توان چند خدمات رسان Master داشت یا اینکه هر وسیله به عنوان فرستنده یا گیرنده عمل کند.

در ساخت این وسایل از تکنیک open-collector²⁹ استفاده شده است. در این صورت هرگاه چند خروجی به یک سطح متصل شوند نتیجه آن سطح AND شده این چند خروجی خواهد بود. همچنین در این باس خطوط SDA و SCL از طریق مقاومتهای pull-up و یا منابع جریان به یک منبع ولتاژ مثبت متصل هستند که نتیجه آن نگه داشتن خط در سطح HIGH است.



شکل ۳-۱

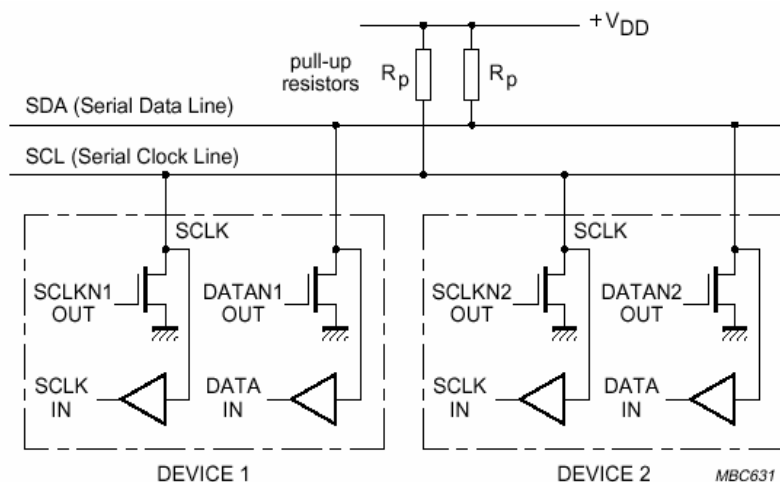
البته مقاومت pull-up که در شکل بالا نشان داده شده از طریق فرمول زیر بدست می آید.

²⁸ - رمز گشا

²⁹ - کلکتور باز

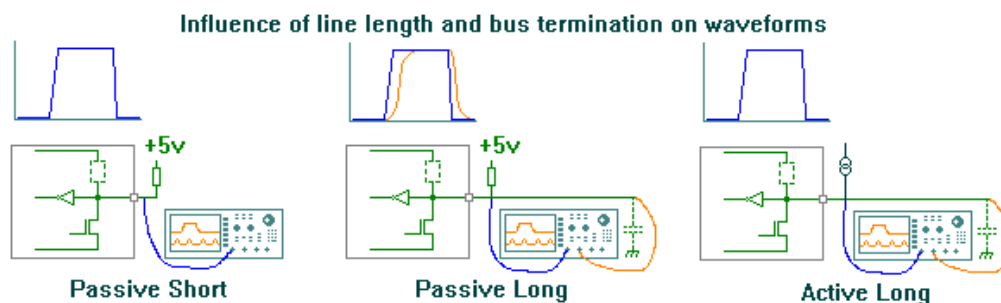
$$R = \frac{V_{dd(min)} - 0.4(V)}{0.3}$$

ماکزیمم جریان بار که خروجی ترانزیستور می تواند بدهد، که در اینجا 0.3 در نظر گرفته شده است. ماکزیمم میزان ³⁰Rise Time برای ³¹Standard mode برابر با 1μs و برای ³²Fast mode برابر با 0.3μs می باشد. و همچنین بار دینامیک به وسیله تعداد وسایل جانبی که به Bus متصل است تعریف می شود. با وجود V_{dd}=5v آنگاه R_{min}=1.3kΩ خواهد بود.



شکل ۳-۲: نمایی از مقاومت pull-up

هر چند تکنیک ارائه شده در مورد کلکتور باز بودن و مقاومت های بالا کشنده دارای مزیت ³³wired-and می باشد ولی این موضوع در مورد خطوط طولانی که دارای یک ظرفیت خازنی می باشند ایجاد یک ثابت زمانی RC می گردد که برای رفع این موضوع به جای مقاومت از منابع جریان می توان استفاده کرد.



شکل ۳-۳: مقایسه مقاومت های بالا کشنده

³⁰ - زمان خیز
³¹ - مد استاندارد
³² - مد سرعت
³³ - and-سیمی

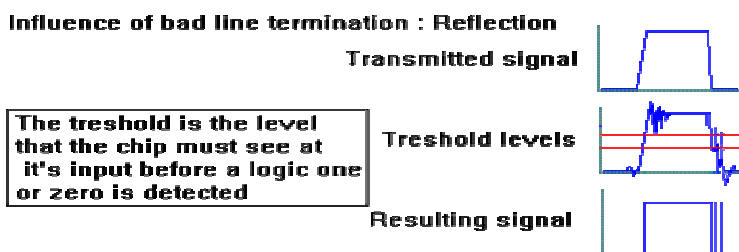
با توجه به تکنیکهای به کار گرفته شده و با توجه به امپدانس موجود در خط که باید محدود به 400pf گردد. این نوع باس در سه سرعت زیر قادر به جابجایی داده ها می باشد:

۱- حالت Standard-mode: تا حداکثر 100kbit/s

۲- حالت Fast-mode: تا حداکثر 400kbit/s

۳- حالت High Speed-mode(HS-mode): تا حداکثر 3.4Mbit/s

همان طور که دیده می شود در حالاتی سرعت انتقال داده ها به قدری بالا می رود که ممکن است اثرات نا مطلوبی بر روی سیگنال ارسالی داشته باشد از جمله سوار شدن نویزهای سوزنی بر روی سیگنال که می تواند با توجه به منطق موجود ما را دچار مشکلات سازد.



شکل ۳- ۴: حذف نویز سوزنی

برای رفع این مشکل در ابزارهایی که با سرعت بالا عمل می کنند از فیلترهای ویژه ای استفاده شده است. همان طور که اشاره شد هر وسیله باید در این پروتکل به صورت منحصر بفرد آدرس دهی گردد که قسمتی از آدرس آن به صورت داخلی در IC موجود می باشد و قسمت دیگر آن توسط پینهای آدرس که بر روی این ICها در نظر گرفته شده تعیین می گردد.

فرضاً در ICهایی که بصورت ۷ بیتی آدرس دهی می شوند معمولاً سه پایه (A0,A1,A2) موجود می باشد که اجازه می دهد $2^3 = 8$ IC قابل شناسایی از یک مدل در این باس وجود داشته باشد.

۳-۴- مشخصات رابط سریال I2C

I2C ارتباط ساده، قوی و قابل انعطافی را با استفاده از دو باس فراهم کرده است که می تواند به عنوان فرستنده و گیرنده در دو حالت master و slave کار کند. این رابط با استفاده از فضای آدرس دهی هفت بیتی قابلیت اتصال ۱۲۸ وسیله را به یکدیگر فراهم می کند و در هنگام وجود چندین master با روش خاصی یکی از آنها را به عنوان master نهایی انتخاب می کند. I2c

قابلیت آدرس دهی یک slave منحصر به فرد یا آدرس دهی تمامی slave ها در حالت ³⁵ General call داراست. آدرس دهی یک slave منجر به ³⁶ wake up شدن CPU از حالت ³⁷ sleep می شود.

I2C روش مناسبی برای برقراری ارتباطات میکروکنترلرهاست. این پروتکل با استفاده از دو باس، پالس (SCL) و دیتا (SDA) امکان برقراری ارتباط را فراهم می کند. تنها المان خارجی به کار برده شده در این روش، دو مقاومت Pull up است که با آنها را به VCC متصل می کند.

Master تجهیزاتی است که پس از آغاز به کار، شروع به ارسال اطلاعات کرده و پالس SCL را تولید می کند. slave نیز تجهیزاتی است که توسط master آدرس دهی می شود. درایورهای باس در I2C به صورت درین باز یا کلکتور باز هستند. توجه شود که تمامی تجهیزات در هنگام اتصال به باس باید تغذیه شده باشند. تعداد تجهیزاتی که به باس وصل می شوند توسط محدودیت خازنی باس که حدود 400pf است و هفت بیت آدرس دهی، محدود می شود.

۳-۵- شرایط ارسال STOP و START

Master وظیفه شروع و به پایان رساندن انتقال داده را به عهده دارد. انتقال اطلاعات زمانی آغاز می شود که Master شرط ³⁸ START را بر روی باس قرار دهد و پایان انتقال اطلاعات با قرار دادن شرط ³⁹ STOP اعلام می شود. بین شرایط STOP و STSRT باس به صورت ⁴⁰ Busy در نظر گرفته می شود و Master دیگری نباید سعی در اشغال باس داشته باشد. شرایط ویژه زمانی رخ می دهد که یک شرط STSRT جدید بین دو شرط STOP و STSRT ارسال شود. این شرط تحت عنوان شرط ⁴¹ REPEATED شناخته شده و زمانی است که Master قصد دارد یک انتقال جدید را بدون از دست دادن کنترل باس آغاز نماید. بین زمان ارسال REPEATED STSRT تا زمان ارسال STOP بعدی، باس ممکن است در حال ارسال اطلاعات بوده و اصطلاحاً اشغال شده باشد. مطابق شکل زیر شرایط STOP و STSRT با تغییر سطح باس SDA زمانی که با High است، ارسال می شوند.

³⁵ فراخوانی عمومی

³⁶ - بیدار شدن

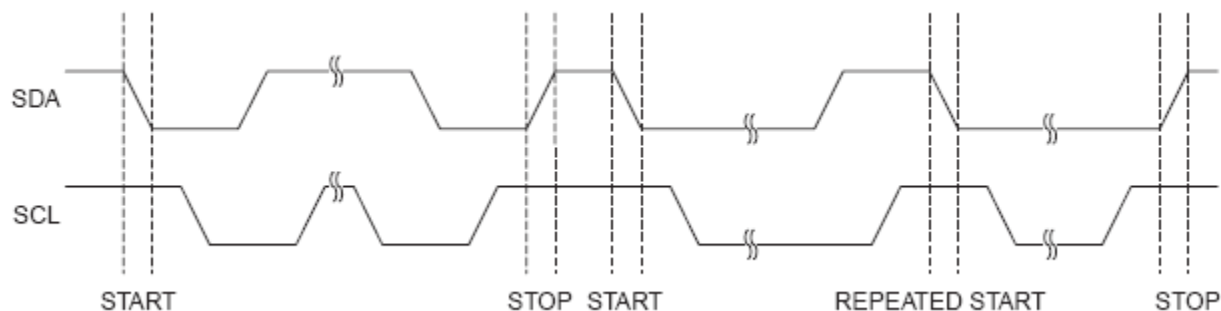
³⁷ - خواب

³⁸ - شروع

³⁹ - توقف

⁴⁰ - مشغول

⁴¹ - تکرار شده



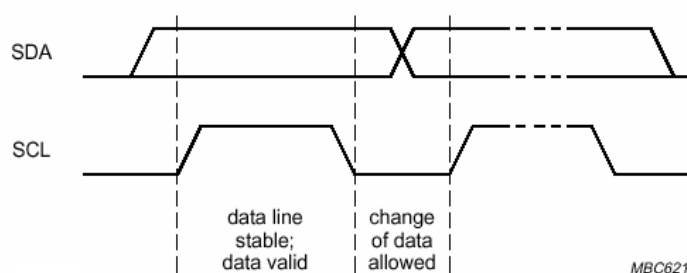
شکل ۳-۵: وضعیت باس در هنگام انتقال دیتا و آدرس با هم

چنانچه در شکل بالا دیده می شود، در زمان High بودن SCL، تغییر سطح باس SDA از High به Low شرط START و تغییر سطح باس SDA از Low به High شرط STOP تلقی می شود. در نتیجه تغییر دیتا فقط در زمان Low بودن باس SCL صورت می گیرد.

۳-۶- فرمت انتقال داده ها

هر بایت داده بر روی خط SDA باید ۸ بیت طول داشته باشد. و همچنین هیچ محدودیتی در مورد تعداد بایتهای ارسالی توسط یک فرستنده بر روی SDA وجود ندارد. باید توجه داشت که در هنگام انتقال داده ها زمانی که clock در سطح high⁴² است نباید خط SDA تغییر کند مگر در دو حالت که نشان دهنده حالت شروع و پایان می باشد.

بیت START: تغییر سطح منطقی SDA از high به low زمانی که clock در سطح high قرار دارد.
بیت STOP: تغییر سطح منطقی SDA از low به high زمانی که clock در سطح high قرار دارد.



شکل ۳-۶: فرمت انتقال دیتا

⁴² -بیت منطقی

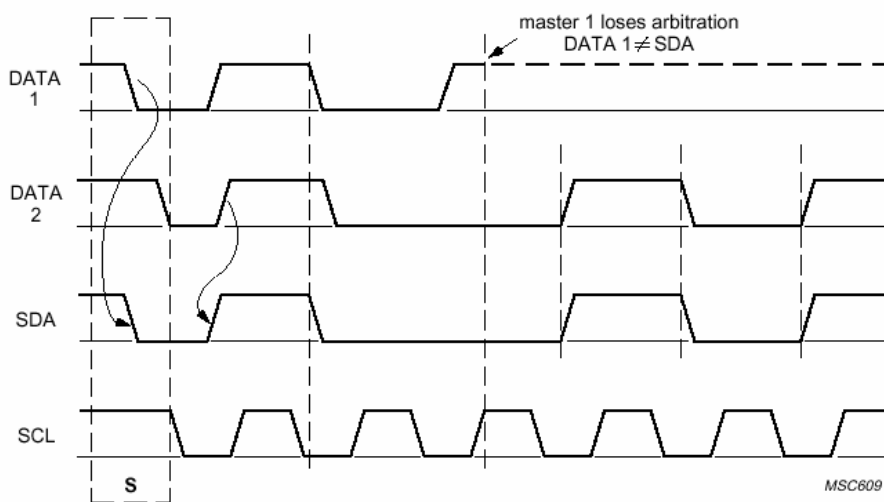
بعد از هر بایت ارسال شده جهت تعیین اینکه این بایت توسط گیرنده پذیرش شده است یا نه یک بیت دیگر در پالس بعدی ارسال می گردد که به ⁴³Acknowledge bit معروف است. اگر در این بیت SDA در سطح high قرار بگیرد به این معنی است که پذیرش صورت نگرفته است و اگر SDA به سطح ⁴⁴low برود به این معنی است که پذیرش صورت گرفته است.

۳-۷- مساله همزمان سازی پالس ساعت

پالس ساعت توسط Master ها تولید می گردد. هر Master پالس ساعت خود را بر روی SCL قرار می دهد و با توجه به خاصیت wired-AND در این گونه باس پالس ساعت ها با هم AND شده و باعث تولید یک پالس ساعت مشترک می گردد.

۳-۸- مساله داوری و حاکمیت یک Master

هر Master تنها در زمانی می تواند به باس دسترسی پیدا کند که خط SDA آزاد باشد. در اینجا نیز وجود خاصیت wired-AND باعث حل مشکل می گردد یعنی چند Master بطور همزمان داده هایشان را بر روی خط SDA به صورت سریال ارسال می دارند و با هم AND شده و بر روی باس یک دیتای واحد قرار می گیرد در اولین مکانی که خط SDA با خط داده مربوط به یک Master مطابقت نداشت آن Master خط داده سریال را در سطح یک منطقی رها می کند (حالت پیش فرض با توجه به وجود pull-up سطح high می باشد) تا بر روی کار دیگر Master ها تاثیر نداشته باشد.



شکل ۳-۷: مشخص کردن حاکم

همان طور که دیده می شود مساله ⁴⁵Arbitration تنها در مورد حالتی معنی دارد که چند Master داشته باشیم زیرا

⁴³ - بیت تصدیق

⁴⁴ - صفر منطقی

⁴⁵ - حاکم شدن

۱- در مورد Slave ها با توجه به اینکه در هر زمان یک Slave آدرس دهی می شود و حق دسترسی به SDA را دارد معنی نخواهد داشت.

۲- یک Master دیگر رقیبی برای دسترسی به خط SDA ندارد.

همچنین باید توجه داشت که در موارد زیر Arbitration بکار گرفته نمی شود :

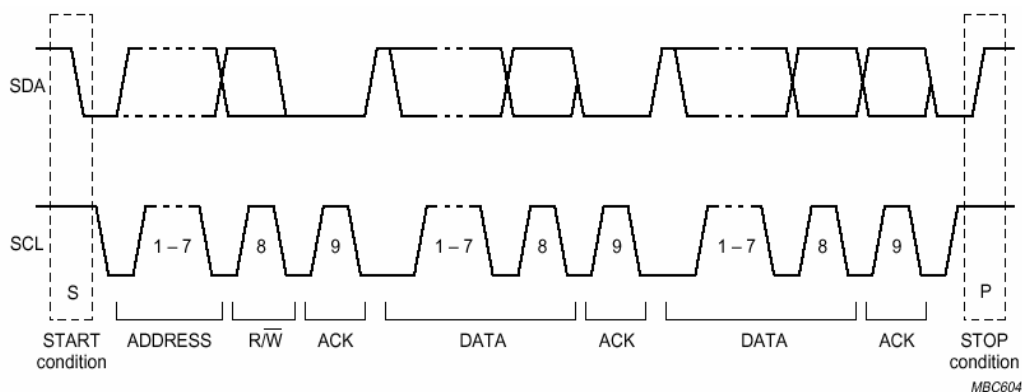
- بین وضعیت repeated Start (Sr) و بیت دیتا
- بین وضعیت Stop و بیت دیتا
- بین یک وضعیت repeated Start (Sr) و وضعیت Stop

۳-۹-۹- آدرس دهی

برای شناسایی هر وسیله در این پروتکل نیاز به یک آدرس داریم که در مورد هر وسیله تعدادی از بیت‌های آن به صورت on-chip آدرس دهی می شود و مابقی از طریق پین‌های آدرس سخت افزاری مشخص می گردد. در ابتدا آدرسی که به هر وسیله اختصاص می یافت یک آدرس ۷ بیتی بود ولی با گسترش این باس و تعداد وسیله های بکار رفته در آن نیاز به آدرس دهی با تعداد بیت بالاتر احساس شد و آدرس دهی به صورت ۱۰ بیتی بوجود آمد.

۳-۹-۱- آدرس دهی ۷ بیتی

در این حالت بعد از وضعیت START(S)، آدرس یک slave فرستاده می شود که ۷ بیت طول دارد. سپس در بیت ۸ جهت انتقال داده (R/\bar{W}) مشخص می گردد. صفر بیانگر فرستادن داده ($WRITE$)^{۴۶} و یک بیانگر درخواست دیتا (READ) می باشد. هر ارسال داده نیز با یک وضعیت STOP خاتمه می یابد. اگر master همچنان نیاز به دسترسی به باس داشته باشد از یک وضعیت شروع مجدد Repeated Start (Sr) استفاده می کند و سپس یک slave دیگر را آدرس دهی می کند، بدون اینکه ابتدا نیاز به وضعیت STOP داشته باشد.

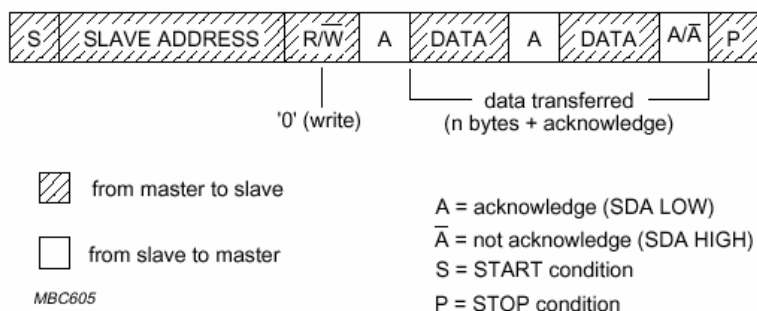


A complete data transfer.

شکل ۳-۸: نمایی از انتقال دیتا

با توجه به این نوع آدرس دهی سه حالت زیر موجود می باشد:

۱- یک master-transmitter داده هایش را به یک slave-receiver بدون اینکه جهت ارسال تغییر کند، منتقل می کند.

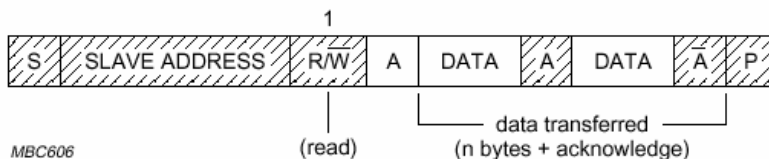


A master-transmitter addressing a slave receiver with a 7-bit address.

The transfer direction is not changed.

شکل ۳-۹

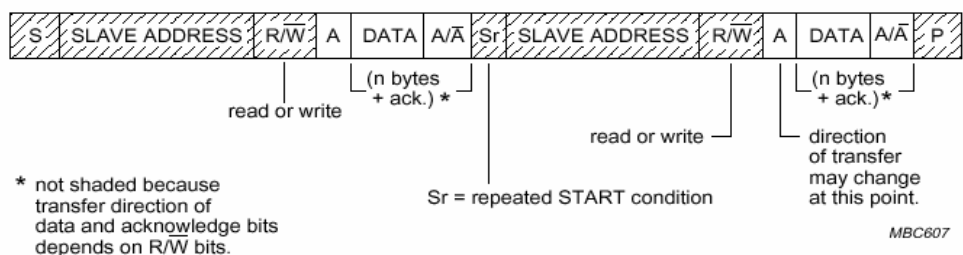
۲- یک master داده ها را بلافاصله بعد از اولین بایت از slave می خواند.



A master reads a slave immediately after the first byte.

شکل ۳-۱۰: master دیتا را از slave می خواند

۳- حالت ترکیبی: ترکیبی از دو حالت قبل است یعنی جهت ارسال قابل تغییر است.



شکل ۳-۱۱: ترکیبی از حالت های قبل

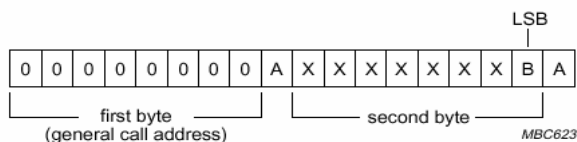
اما باید توجه داشت که در بایت اول تعدادی از آدرسها برای مقاصد خاصی ذخیره شده اند که در جدول زیر به آنها اشاره می گردد

Definition of bits in the first byte

| SLAVE ADDRESS | R/W BIT | DESCRIPTION |
|---------------|---------|-----------------------------------|
| 0000 000 | 0 | General call address |
| 0000 000 | 1 | START byte |
| 0000 001 | X | CBUS address |
| 0000 010 | X | Reserved for different bus format |
| 0000 011 | X | Reserved for future purposes |
| 0000 1XX | X | Hs-mode master code |
| 1111 1XX | X | Reserved for future purposes |
| 1111 0XX | X | 10-bit slave addressing |

شکل ۳-۱۲: آدرس های مخصوص

⁴⁷General call: برای این است که پس از شروع کار باس و ارسال این بایت تمام وسیله ها آدرسهای مربوط به خود را تنظیم کنند.



General call address format.

شکل ۳-۱۳

اگر وسیله ای نیاز به آدرس دهی داشته باشد بعد از این کد به عنوان ⁴⁸slave-receiver عمل می کند.

اما بایت دوم دو حالت دارد:

- هنگامی که بیت کم ارزش آن صفر باشد.

- هنگامی که یک باشد.

در حالتی که B صفر است چند حالت داریم :

- ریست کردن و نوشتن قسمت قابل برنامه ریزی آدرس slave بوسیله سخت افزار. 00000110(06H)

- نوشتن قسمت قابل برنامه ریزی slave بوسیله سخت افزار. در این حالت دستگاه ریست نمی

شود.

- 00000000(00H) : به عنوان بایت دوم نباید استفاده شود.

باید از باقی کدها صرف نظر کرد.

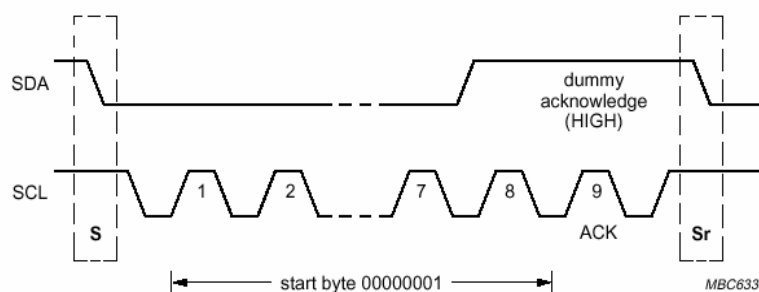
هنگامی که بیت B یک است به ⁴⁹Hardware general call معروف است و به این معناست که توالی توسط سخت افزار

مانند ⁵⁰keyboard scanner نمی تواند برای ارسال یک آدرس slave مورد نظر برنامه ریزی شوند ، ارسال می گردد.

هفت بیت دیگر شامل آدرس ⁵¹hardware master است که بوسیله یک میکروکنترلر تشخیص داده می شود. در بعضی از

سیستم ها این hardware master به صورت slave-receiver عمل می کند که توسط یک master پیکربندی کننده، آدرس

slave که باید به آن داده ارسال گردد ، تعیین می شود.



START byte procedure.

Start byte : برای کاهش میزان

دسترسی میکروها به این باس از این بایت

استفاده می شود. ابتدا یک میکرو با سرعت

کم از SDA نمونه برداری می کند تا یکی

از این ۷ بیت را (که نسبت به حالت عادی

زمان طولانی تری را می گیرند) تشخیص

دهد. سپس سرعت نمونه برداری خود را

افزایش می دهد تا بتواند داده های روی

SDA را تشخیص دهد. در این حالت رویه شروع به صورت زیر است:

- وضعیت START (S)

48 - برده دریافت کننده باشد

49 - فراخوانی عمومی سخت افزاری

50 - اسکن کننده صفحه کلید

51 - سخت افزار ارباب

- بایت START (00000001)
- پالس ساعت مربوط به Acknowledge
- وضعیت شروع مجدد (Sr) Repeated start

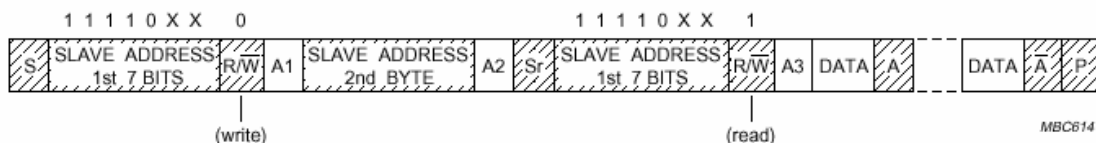
۳-۹-۲- آدرس دهی ۱۰ بیتی

همان طور که گفته شد حالت 1111XXX برای این مقصود نگه داشته شده است. اما باز هم تنها از حالت 11110XX برای این مقصود استفاده شده است و حالت 11111XX برای مقاصد آتی رزرو شده است. بیت هشتم نیز مانند حالت ۷ بیتی مشخص کننده Read/Write می باشد. بایت دوم پس از این بایت بیان گر ادامه آدرس Slave مورد نظر می باشد. مانند حالت ۷ بیتی در این حالت نیز وضعیتهای مختلفی وجود دارد، که در شکل های زیر می توان به آنها اشاره کرد:



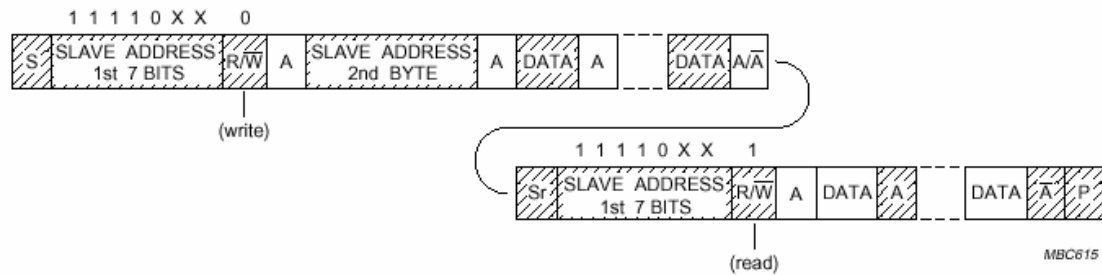
A master-transmitter addresses a slave-receiver with a 10-bit address.

شکل ۳-۱۴: فرمت آدرس دهی ۱۰ بیتی



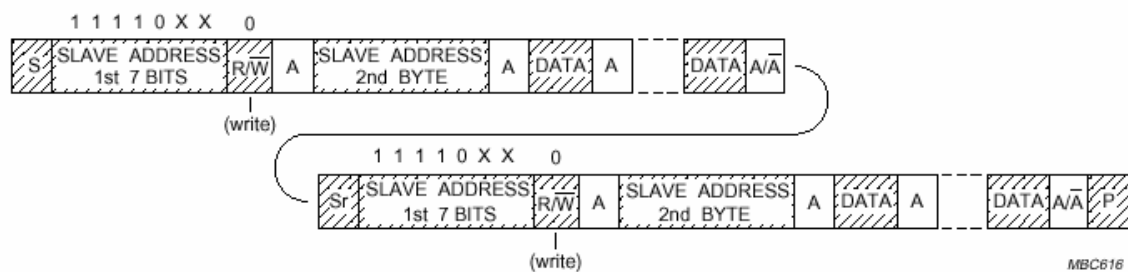
A master-receiver addresses a slave-transmitter with a 10-bit address.

شکل ۳-۱۵: فرمت انتقال دیتا از slave به master به فرم ۱۰ بیتی



Combined format. A master addresses a slave with a 10-bit address, then transmits data to this slave and reads data from this slave.

شکل ۱۶-۳



Combined format. A master transmits data to two slaves, both with 10-bit addresses.

شکل ۱۷-۳ : ترکیبی از انتقال دیتا بین master و slave

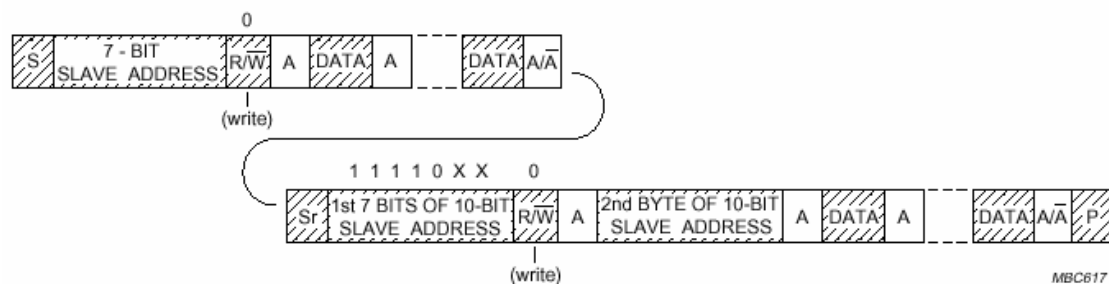


Fig.30 Combined format. A master transmits data to two slaves, one with a 7-bit address, and one with a 10-bit address.

شکل ۱۸-۳ : ترکیبی از آدرس دهی master و slave به فرم ۷ و ۱۰ بیتی

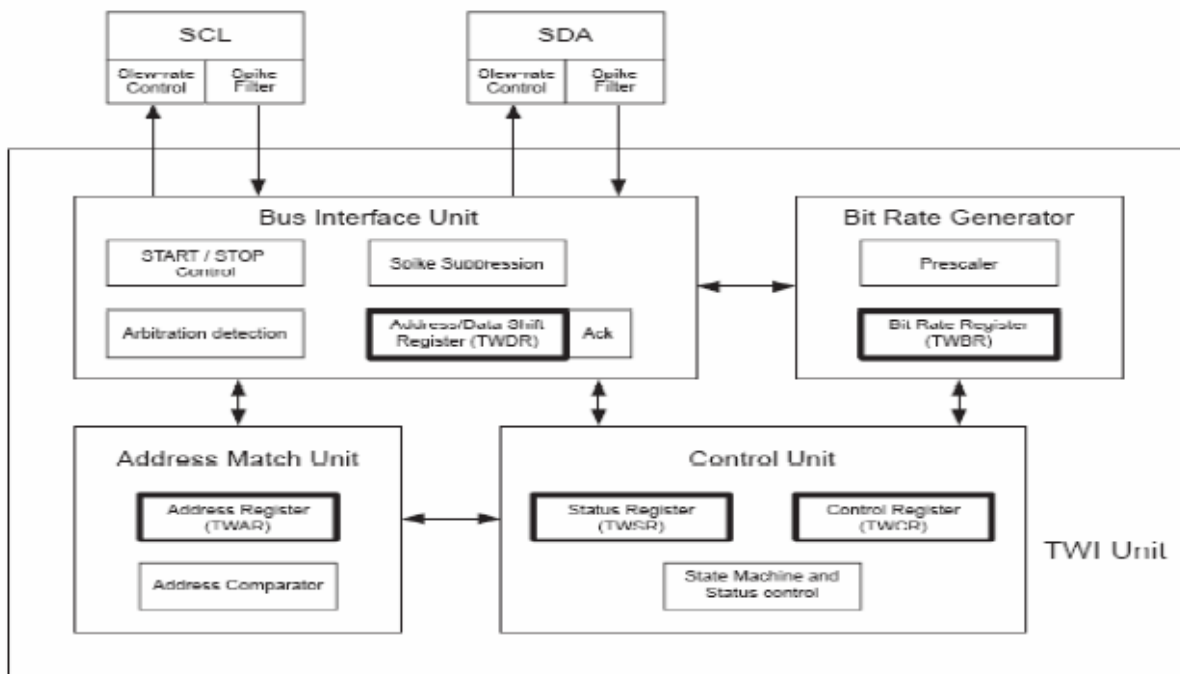
فصل چهارم

ساختار داخلی I2C

۴-۱- ساختار داخلی ماژول TWI

مطابق شکل زیر، ماژول TWI از چند قسمت تشکیل شده است. رجیستر هایی که درون مستطیل پر رنگ نشان داده شده است توسط باس دیتای CPU قابل دسترسی هستند.

پایه های SCL و SDA، رابط TWI با بقیه MCU ها می باشند. راه انداز های خروجی دارای محدود کننده Slew Rate بوده و واحد ورودی شامل حذف کننده نویز های باپریود کمتر از ۵۰ ns می باشند. مقاومت های Pull - Up برای پایه های SDA و SCL با تنظیم بیت های PORTx می توانند فعال شوند. در بعضی مواقع مقاومت های Pull - Up داخلی این پایه ها، نیاز به مقاومت های خروجی را حذف می کنند.



شکل ۴-۱: شمایی از ساختار داخلی twi

۴-۱-۱- واحد تنظیم⁵² Bit Rate

⁵² - سرعت انتقال بیت

این واحد فرکانس SCL را در مد Master کنترل می کند. فرکانس پایه SCL با تنظیم کردن بیت های رجیستر TWBR و بیت های رجیستر TWBR کنترل می شود. عملکرد Slave هیچگونه وابستگی به این بیت ها ندارد اما فرکانس CPU در Slave باید ۱۶ برابر بیشتر از فرکانس SCL باشد. فرکانس SCL تولید شده توسط Master از رابطه زیر به دست می آید.

$$SCL \text{ frequency} = \frac{CPU \text{ Clock frequency}}{16 + 2(TWBR) \cdot 4^{TWPS}}$$

در رابطه بالا، TWBR مقدار رجیستر TWBR و TWPS مقدار بیت های TWPS₁₀ در رجیستر TWBR است. توجه به این نکته ضروری است که مقدار TWBR در مد Master باید ۱۰ یا بیشتر باشد. اگر در این مد، TWBR کمتر باشد، Master ممکن است خروجی های اشتباه بر روی باس های SDA و SCL ایجاد نماید. این مشکل زمانی که سیگنال SLA+RW+START ارسال می شود شکل حادثی به خود می گیرد.

۴-۱-۲- واحد^{۵۳} Bus Interface

واحد Bus Interface دارای شیفت رجیستر های دیتا و آدرس TWDR، کنترل کننده START/STOP و سخت افزار تشخیص دهنده Arbitration می باشد. رجیستر TWDR در حین انتقال اطلاعات، شامل اطلاعات آدرس یا دیتا برای انتقال و در مواقع گیرنده بودن، شامل اطلاعات آدرس یا دیتای دریافتی است. علاوه بر هشت بیت TWDR، واحد فوق دارای رجیستری برای ذخیره بیت (ACK) N برای ارسال و دریافت نیز می باشد. این رجیستر به طور مستقیم توسط نرم افزار قابل دسترسی نیست. اما در هنگام دریافت این بیت میتواند توسط رجیستر TWDR نوشته یا پاک شود. در مد انتقال مقدار بیت (ACK) N با توجه به مقدار رجیستر TWDR مشخص میشود.

کنترل کننده START/STOP تولید کننده و تشخیص دهنده شرایط START، REPEATED START STOP، می باشد. این واحد شرط START/STOP راحتی در مد Sleep تشخیص داده و می تواند MCU را در صورتی که آدرس دهی شده باشد، به حالت Wake Up ببرد.

اگر TWI به عنوان Master انتقال اطلاعات را آغاز نماید، سخت افزار تشخیص Arbitration به^{۵۴} Monitor کردن انتقال برای تشخیص Arbitration می پردازد.

۴-۱-۳- واحد^{۵۵} Address Match

^{۵۳} - رابط باس

^{۵۴} - نمایش

^{۵۵} - تطبیق آدرس

واحد Address Match Unit، وظیفه بررسی مطابقت داشتن آدرس دریافتی با مقدار رجیستر TWAR را به عهده دارد. اگر TWI حالت General Call را با فعال کردن بیت TWGCE در رجیستر TWAR، فعال کرده باشد، تمام آدرس ها به جز آدرس General Call مقایسه می شود. در صورت تطابق یک آدرس عمل خواسته شده انجام می شود. TWI با توجه به تنظیمات رجیستر TWCR ممکن است یک آدرس را دریافت یا رد نماید. در حالت Sleep این واحد با بررسی کردن آدرس میتواند MCU را به حالت Wake Up ببرد.

۴-۱-۴- واحد Control^{۵۶}

واحد Control وظیفه Monitor کردن باس های TWI و تولید پاسخ مناسب بر اساس تنظیمات رجیستر TWCR را بر عهده دارد. وقتی رخدادی نیاز به انجام کار بر روی باس TWI را داشته باشد از پرچم TWINT استفاده می کند. در سیکل بعدی، مقادیر جدید متناسب با حالت های جدید باس در رجیستر TWSR نوشته می شود. این رجیستر هنگام یک بودن پرچم TWINT حالت های باس را بیان می کند و در بقیه موارد کاربردی ندارد. تا زمانی که پرچم TWINT فعال است باس SCL، Low نگاه داشته شده و اجازه انجام وظایف مرتبط با وقفه را قبل از ارسال مجدد اطلاعات را به نرم افزار را می دهد. پرچم TWINT در شرایط زیر یک می شود

- پس از ارسال شرط START/ STOP
- هنگام از دست دادن SLA+R/W
- پس از ارسال هر بایت آدرس یا پس از ارسال Arbitration
- پس از آدرس دهی به صورت General Call یا آدرس دهی Slave
- پس از دریافت دیتا یا پس از دریافت STOP و REPEATED STSRT
- پس از وقوع خطای باس که در اثر ارسال شرط STOP و START اشتباهی رخ داده است.

۴-۲- رجیستر های TWI

TWI Bit Rate Register – TWBR

| Bit | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | |
|---------------|-------|-------|-------|-------|-------|-------|-------|-------|------|
| | TWBR7 | TWBR6 | TWBR5 | TWBR4 | TWBR3 | TWBR2 | TWBR1 | TWBR0 | TWBR |
| Read/Write | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W | |
| Initial Value | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | |

• Bits 7..0 – TWI Bit Rate Register

شکل ۴-۲: رجیستر TWBR

^{۵۶} - کنترل

این بیت ها ضریب تقسیم فرکانس را برای مولد Bit-Rait مشخص می کنند. عدد مشخص شده در این رجیسترسر برای تعیین فرکانس CLS در رابطه بالا و مد Master به کار می رود.

TWI Control Register – TWCR

این رجیستر برای کنترل عملکرد TWI به کار می رود. این رجیستر برای فعال کردن TWI، برای شروع ارسال اطلاعات توسط Master با استفاده از شرط START، برای دریافت ACK گیرنده، ارسال STOP و کنترل توقف پالس به هنگام نوشته شدن اطلاعات در رجیستر TWDR به کار می رود. همچنین شرایط Collision^{۵۷} را هنگام در دسترس نبودن TWDR بیان می کند.

| Bit | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | |
|---------------|-------|------|-------|-------|------|------|---|------|------|
| | TWINT | TWEA | TWSTA | TWSTO | TWWC | TWEN | – | TWIE | TWCR |
| Read/Write | R/W | R/W | R/W | R/W | R | R/W | R | R/W | |
| Initial Value | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | |

• Bit 7 – TWINT: TWI Interrupt Flag

شکل ۴-۳: رجیستر TWCR

زمانی که TWI کار فعلی خود را به پایان می رساند و منتظر عکس العمل برنامه است، این بیت توسط سخت افزار یک می شود. اگر بیت ۱ و بیت TWIE در رجیستر TWCR یک باشد، برنامه سرویس وقفه TWI اجرا می شود. تا زمانی که TWINT یک باشد، SCL، Low نگاه داشته می شود. پرچم TWINT توسط نرم افزار و با نوشتن یک در آن پاک می شود. توجه به این نکته الزامی است که این بیت پس از اجرای برنامه سرویس وقفه پاک نمی شود. با صفر کردن این بیت TWI کار خود را مجدداً آغاز می کند. بنابر این باید قبل از صفر کردن TWINT و شروع به کار TWI، تنظیمات رجیسترهای TWSR، TWAR و TWDR انجام شده باشد.

• Bit 6 – TWEA: TWI Enable Acknowledge Bit

بیت TWEA تولید بیت ACK را کنترل می کند. با یک شدن این بیت، ACK در زمان های خاصی نظیر، پس از دریافت آدرس توسط Slave، پس از دریافت آدرس General Call هنگام یک بودن بیت TWCGE، پس از دریافت بایت دیتا در مد های MR یا SR ارسال می شود. با صفر شدن بیت TWEA، تجهیز موقتاً از TWI جدا می شود. تشخیص آدرس با نوشتن بیت TWEA مجدداً امکان پذیر است.

• Bit 5 – TWSTA: TWI START Condition Bit

⁵⁷ -تلاقی

این بیت توسط نرم افزار و زمانی که میکرو کنترلر قصد Master شدن داشته باشد، یک می شود. سخت افزار TWI در صورت وجود باس آزاد، شرط START را ارسال می کند. در صورت آزاد نبودن باس، TWI منتظر شرایط STOP می ماند و سپس START جدیدی ارسال می کند. بیت TWSTA توسط نرم افزار و پس از انتقال START باید صفر شود.

• Bit 4 – TWSTO: TWI STOP Condition Bit

بایک شدن این بیت در مد Master، شرط STOP بر روی باس ارسال می شود. پس از ارسال شرط STOP بر روی باس، این بیت به طور خودکار پاک می شود. در مد Slave یک نمودن این بیت می تواند برای تشخیص شرایط خطا به کار رود. در این حالت شرط STOP ایجاد نمی شود ولی باس های SCL و SDA به حالت امپدانس بالا تغییر حالت می دهند. TWI نیز به مد Slave آدرس دهی نشده تغییر حالت می دهد.

• Bit 3 – TWWC: TWI Write Collision Flag

هنگامی که بیت TWINT صفر است، اگر کاربر بخواهد مقداری را در رجیستر TWDR بنویسد، بیت TWWC یک می شود تا از بروز Collision جلوگیری نماید. این پرچم با نوشتن رجیستر TWDR، هنگامی که پرچم TWINT یک است، پاک می شود.

• Bit 2 – TWEN: TWI Enable Bit

یک کردن این بیت TWI را فعال می کند. با یک شدن این بیت TWI کنترل پورت های SCL و SDA را در اختیار گرفته، فیلتر، محدود کننده Slew Rate را فعال می کند. صفر شدن این بیت منجر به غیر فعال شدن TWI و متوقف شدن کلیه عملیات در حال انجام می گردد.

• Bit 0 – TWIE: TWI Interrupt Enable

با یک کردن بیت TWIE و بیت، وقفه مربوط به TWI فعال شده، زمانی که بیت TWINT یک می شود، برنامه سرویس وقفه می تواند اجرا شود.

TWI Status Register – TWSR

| Bit | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | |
|---------------|------|------|------|------|------|---|-------|-------|------|
| | TWS7 | TWS6 | TWS5 | TWS4 | TWS3 | - | TWPS1 | TWPS0 | TWSR |
| Read/Write | R | R | R | R | R | R | R/W | R/W | |
| Initial Value | 1 | 1 | 1 | 1 | 1 | U | U | U | |

• Bits 7..3 – TWS: TWI Status

شکل ۴-۴: رجیستر TWSR

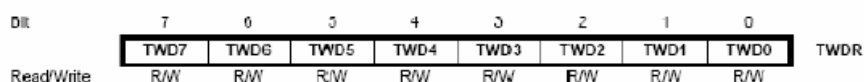
این پنج بیت، وضعیت TWI را مشخص می کنند. کدهای مختلف در ادامه فصل بررسی می شوند. مقدار خوانده شده از این رجیستر دارای پنج بیت حالت و دو بیت TWPSI..0 است. هنگام بررسی بیت های حالت، بیت های TWPSI..0 به صفر⁵⁸ Mask می شوند، تا بررسی کردن بیت های حالت مستقل از مقدار بیت های TWPSI..0 باشد.

مطابق جدول زیر، مقادیر مختلف بیت ها عددی را برای کنترل Bit Rate یا به عبارت دیگر کنترل فرکانس باس SCL در مد Master، مشخص می کنند. این عدد در رابطه ۹-۱ مقدار TWPS را تعیین می کند.

Table 73. TWI Bit Rate Prescaler

| TWPS1 | TWPS0 | Prescaler Value |
|-------|-------|-----------------|
| 0 | 0 | 1 |
| 0 | 1 | 4 |
| 1 | 0 | 16 |
| 1 | 1 | 64 |

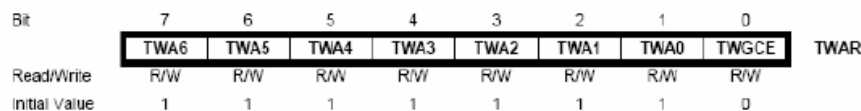
TWI Data Register – TWDR



شکل ۴-۵: رجیستر TWDR

در مد انتقال رجیستر TWDR شامل دیتایی است که قرار است فرستاده شود و در مد دریافت، شامل آخرین دیتایی است که دریافت شده است. در حالی که TWI در حال ارسال اطلاعات نباشد، پرچم TWINT یک بوده و مقدار دلخواه در این رجیستر نوشته می شود. به عبارت دیگر تا زمانی که پرچم TWINT یک نشود نمی توان مقداری در رجیستر TWDR نوشت یا مقدار آن را خواند. مقدار رجیستر TWDR تا زمانی که بیت TWINT یک باشد ثابت می ماند. وقتی دیتا از رجیستر TWDR به بیرون فرستاده می شود از طرف دیگر دیتای جدید به داخل شیفت داده می شود. به عبارت دیگر رجیستر TWDR حاوی آخرین اطلاعات باس است، مگر این که TWI از حالت Sleep به Wake Up تغییر حالات داده باشد. بیت ACK توسط CPU به طور مستقیم قابل دسترسی نیست و توسط خود TWI تست می شود.

TWI (Slave) Address Register – TWAR



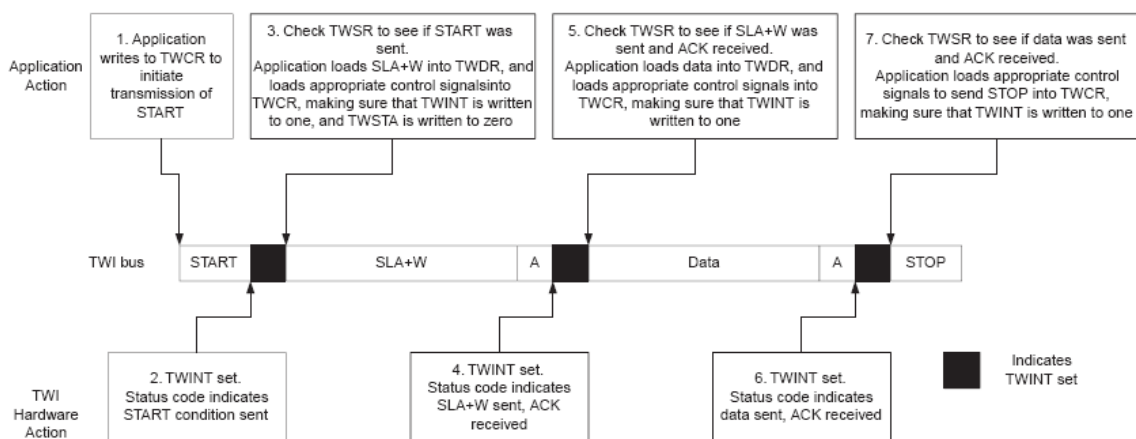
شکل ۴-۶: رجیستر TWAR

آدرس TWI پیکر بندی شده در یکی از مدهای SR یا ST توسط هفت بیت پرارزش رجیستر TWAE مشخص می شود. بیت TWGCE نیز برای تشخیص حالت General Call به کار می رود. هنگامی که Master اطلاعات آدرس را بر روی باس SDA

قرار می دهد، تمام Slave ها، اطلاعات باس را با محتویات رجیستر TWAR خود مقایسه می کنند. Slave ای که مقدار رجیستر TWAR آن با اطلاعات باس یکسان باشد. توسط Master انتخاب شده است.

۴-۳- روش استفاده از TWI

عملکرد TWI مبتنی بر ارسال و دریافت بایت و وقفه است. به این معنا که پس از هر کاری بر روی باس، نظیر دریافت یا انتقال بایت، بیت TWINT یک می شود. با توجه به این که TWI مبتنی بر وقفه است برنامه نرم افزاری قادر به انجام بسیاری از کارهاست. در این شرایط اجرای برنامه سرویس وقفه به مقدار بیت TWIE و بیت ۱ بستگی دارد. به عبارت دیگر در صورت صفر بودن TWIE، بیت TWINT فقط برای کنترل و نحوه کار TWI به کار می رود. وقتی بیت TWINT یک می شود سیستم TWI کار خود را تمام کرده و منتظر پاسخ برنامه می ماند. در این حالت رجیستر TWSR دارای مقداری است که وضعیت باس را مشخص می کند. کاربر با توجه به مقدار رجیستر TWSR مقدار رجیستر های TWCR و TWDR را برای عملکرد TWI، در سیکل بعدی مشخص می کند. شکل 7-4 مثال ساده ای نحوه عملکرد متقابل رابط TWI و نرم افزار را نشان می دهد. مربع های سیاه رنگ در این شکل زمانی را نشان می دهد که بیت TWINT یک شده است. در این مثال Master قصد ارسال یک بایت دیتا به Slave دارد. مراحل مختلف انجام این کار و عکس العمل TWI به شرح زیر است.



شکل 7-4

۱- مرحله اول ارسال شرط START است که این عمل با نوشتن مقدار مشخص در رجیستر TWCR انجام می شود. مقادیری که در هر مرحله مثال باید در رجیستر TWCR نوشته شود در ادامه بحث بررسی می شوند. مقدار نوشته شده در رجیستر TWCR، سخت افزار TWI را مجبور به ارسال START می کند. همچنین باید در مقدار نوشته شده، مقدار بیت TWINT یک باشد تا باعث صفر شدن آن در سیکل بعدی شود. زیرا تا زمانی که TWINT یک باشد TWI هیچ عملی را انجام نمیدهد. بلافاصله پس از پاک شدن TWI، TWINT شروع به ارسال شرط START می کند.

۲- زمانی که شرط START فرستاده شد پرچم TWINT یک شده و مقدار رجیستر TWSR در این حالت نشان دهنده موفقیت یا عدم موفقیت در ارسال شرط START، خواهد بود.

۳- در این مرحله برنامه، مقدار رجیستر TWSR را به منظور اطمینان از صحت ارسال شرط START بررسی می کند. در صورتی که رجیستر TWSR شرایط صحیح ارسال START را اعلام نکند برنامه ممکن است کارهای مختلفی نظیر صدا زدن Error Rountione^{۵۹} را انجام دهد. اگر ارسال شرط START صحیح انجام شده باشد، در این صورت برنامه SLA+W را در رجیستر TWDR، می نویسد. توجه شود که رجیستر TWDR برای ارسال آدرس و دیتا استفاده می شود. پس از نوشتن SLA+W در رجیستر TWDR، مقدار مشخصی در رجیستر TWCR نوشته می شود تا سخت افزار را مجبور به ارسال SLA+W کند. در مقدار نوشته شده حتماً باید بیت TWINT را یک کرده باشد تا آن را در سیکل بعدی صفر کند، در غیر این صورت TWI هیچ عملی را انجام نخواهد داد. بلافاصله پس از پاک شدن این بیت، TWI اطلاعات آدرس را انتقال می دهد.

۴- پس از ارسال آدرس، پرچم TWINT در رجیستر TWCR یک می شود و رجیستر TWSR به منظور نشان دادن موفقیت یا عدم موفقیت در ارسال صحیح آدرس تغییر می کند. این مقدار رجیستر TWSR، ارسال شدن ACK یا ارسال نشدن آن را نیز مشخص می کند.

۵- در این مرحله مقدار TWSR به منظور حصول اطمینان از ارسال صحیح آدرس و مقدار بررسی می شود. در صورت عدم ارسال صحیح، کار خواص مورد نظر برنامه نویس اجرا می شود. اگر ارسال آدرس صحیح صورت گرفته باشد، برنامه دیتای مورد نظر برای ارسال را در رجیستر TWDR، می نویسد و سپس مقدار مشخص، در رجیستر TWCR نوشته می شود تا TWINT ارسال دیتا را آغاز نماید. در مقدار نوشته شده در رجیستر TWCR، مقدار TWINT نیز یک میشود که برای پاک کردن آن به کار رفته است. بلافاصله پس از پاک شدن این بیت انتقال دیتا آغاز می شود.

۶- پس از ارسال دیتا، پرچم TWINT در رجیستر TWCR یک می شود و مقدار رجیستر TWSR نشان دهنده صحت یا عدم صحت ارسال دیتا خواهد بود. رجیستر TWSR همچنین بیانگر ارسال یا عدم ارسال ACK نیز می باشد.

۷- برنامه کاربردی به منظور حصول اطمینان از صحت ارسال دیتا و همچنین ارسال یا عدم ارسال مقدار رجیستر TWSR را بررسی می کند. اگر ارسال درست انجام شده باشد برنامه با نوشتن مقدار مشخصی در رجیستر TWCR، سخت افزار را ملزم به ارسال STOP می کند. همچنین به منظور انجام این عمل و پاک شدن TWINT، مقدار این بیت باید یک شود. بلافاصله پس از پاک شدن بیت TWINT، STOP ارسال می شود ولی در این حالت باس هیچ بررسی برای ارسال صحیح STOP انجام نمی دهد.

مراحل مختلف این مثال را می توان به صورت زیر خلاصه کرد.

- وقتی TWI کاری را به اتمام می رساند و منتظر پاسخ برنامه است، پرچم TWINT یک می شود. باس SCL تا زمانی که TWINT پاک نشود TWI باقی می ماند و TWINT هیچ کاری انجام نمی دهد.

⁵⁹ - زیر برنامه خطا

- وقتی پرچم TWINT یک می شود، کاربر باید مقادیر تمامی رجیستر ها را برای انجام عمل بعدی TWI، تنظیم نماید. به عنوان مثال نوشتن رجیستر TWDR با دیتایی که قرار است بعداً فرستاده شود.
- پس از تنظیم رجیستر ها، مقدار مناسب در رجیستر TWCR نوشته شده و TWINT باید یک شود تا منجر به پاک شدن خودش در سیکل بعدی شود.

۴-۴-۱- تحولات در Fast-mode

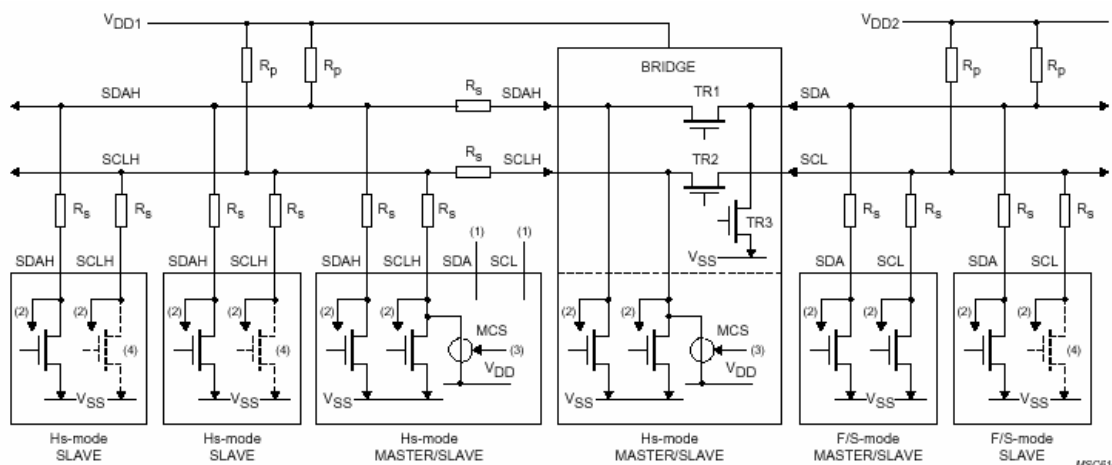
- بعد از حالت استاندارد با توجه به نیاز به سرعت بالاتر حالت Fast-mode ابداع گردید که دارای ویژگی های زیر بود:
- حداکثر سرعت 400 kbit/s
- زمانبندی سیگنالهای SDA و SCL تطبیق داده شد.
- در نظر گرفتن سیستم حذف نویزهای سوزنی و Schmitt trigger⁶⁰ در ورودی دستگاههای Fast-mode
- در بافرهای خروجی از کنترل شیب برای لبه پایین رونده استفاده شد.
- دستگاههای pull-up خارجی با زمان خیز کم برای این باس تطبیق داده شد.
- برای کمتر از 200pf از pull-upهای مقاومتی و برای بیشتر از آن از منابع جریان (حداکثر 3mA) یا مدارات مقاومتی سوئیچینگ استفاده شد.

۴-۴-۲- تحولات در High Speed-mode (HS-mode)⁶¹

- در این گونه وسایل :
- یک بافر خروجی Open-Drain برای سیگنال SDAH (یک ترکیب از مدارات open-drain pull down و current-source pull-up بر روی خروجی SCLH است که زمان خیز را برای SCLH کاهش می دهد.
- Arbitration و همزمان سازی clock وجود ندارد بلکه این عمل در زمانی که از حالت Fast به High تغییر وضعیت می دهیم صورت می گیرد.
- دارای پلهای داخلی بودند که برای اتصال SDAH و SCLH به SDA و SCL در حالت Fast-mode استفاده می شوند. که معمولاً در دو سطح ولتاژ متفاوت عمل می کنند.
- مقاومتی (اختیاری) RS باعث حفاظت سطوح I/O از ضربه های سوزنی ولتاژ بالا و تداخل می شود.

⁶⁰ - راه انداز
⁶¹ - مد سرعت بالا

- مقاومت‌های پول آپ (RP) نیز وجود دارند ولی برای بالاتر از 100pf از منابع جریان پول آپ خارجی رسیدن به زمان خیز مورد استفاده می شود.



- (1) Bridge not used. SDA and SCL may have an alternative function.
- (2) To input filter.
- (3) Only the active master can enable its current-source pull-up circuit.
- (4) Dotted transistors are optional open-drain outputs which can stretch the serial clock signal SCL or SCLH.

Bus system with transfer at Hs- and F/S-mode speeds.

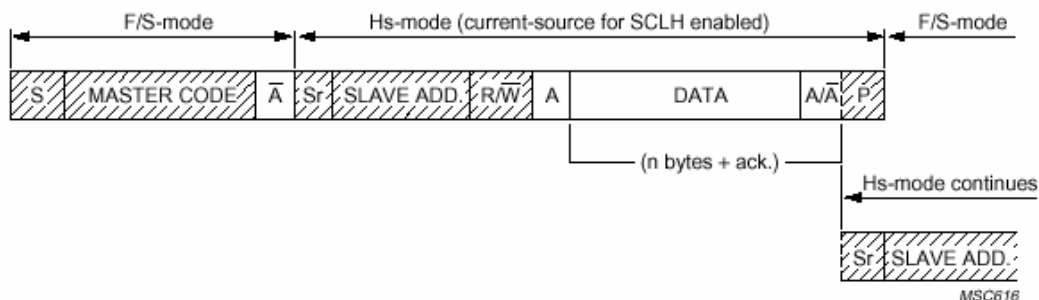
شکل ۴-۸: نمایشی از باس در حالت HS-mode

۴-۵- فرمت ارسال داده های سریال در HS-mode

تمام وسایلی که در حالت HS-mode باید کار کنند در ابتدا در حالت Fast-mode قرار دارند و تنها بعد از وضعیتهای زیر وارد حالت HS-mode می گردند:

- ۱- وضعیت Start (s)
- ۲- کد به صورت ۸ بیتی (00001XXX)
- ۳- بیت Not-Acknowledge (\bar{A})

بعد از این وضعیتهای وارد حالت HS-mode شده و با توجه به نوع آدرس دهی ۷ بیتی و یا ۱۰ بیتی آدرس دهی آغاز می گردد.



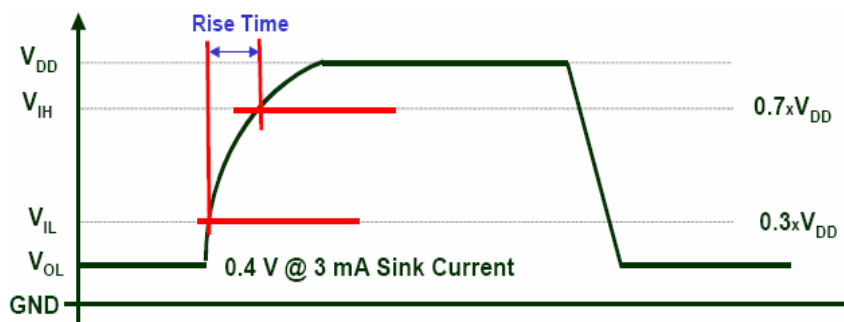
شکل ۴-۹: فرمت انتقال دیتا در HS-mode

جدول زیر حداکثر سرعت انتقال داده و ماکزیمم ظرفیت خازنی و rise time^{62} و تعداد بیت آدرس را در مورد مدهای مختلف I^2C مورد مقایسه قرار می دهد.

| | Standard-Mode | Fast-Mode | High-Speed-Mode | |
|---------------------|---------------|-----------|-----------------|-----------|
| Bit Rate (kbits/s) | 0 to 100 | 0 to 400 | 0 to 1700 | 0 to 3400 |
| Max Cap Load (pF) | 400 | 400 | 400 | 100 |
| Rise time (ns) | 1000 | 300 | 160 | 80 |
| Spike Filtered (ns) | N/A | 50 | 10 | |
| Address Bits | 7 and 10 | 7 and 10 | 7 and 10 | |

شکل ۴-۱۰: مقایسه مدهای TWI

در شکل زیر شمایی از Rise Time را مشاهده می کنید.



شکل ۴-۱۱: زمان خیز

⁶² -زمان خیز

۴-۶- مد های کاری TWI

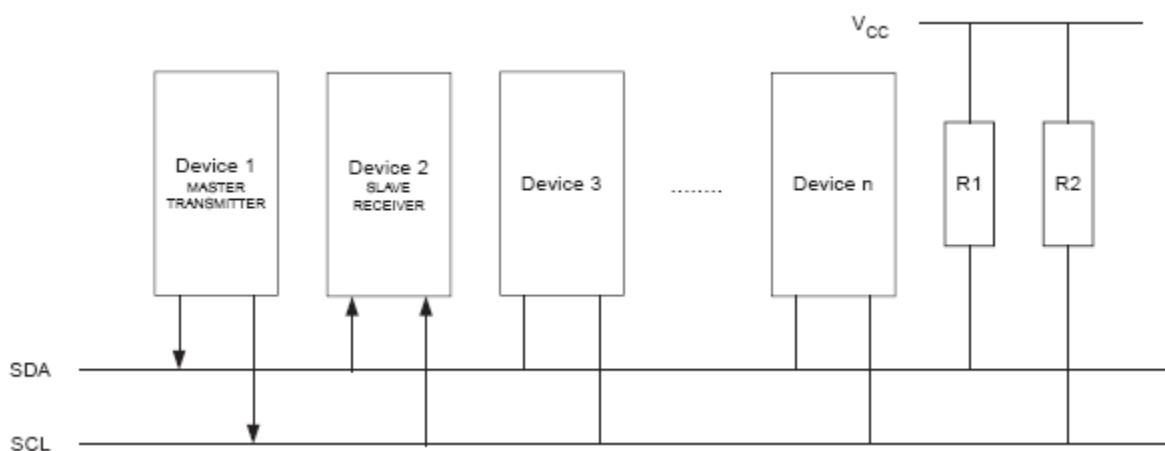
برای کار کردن TWI، چند مد از مد های فوق باید همزمان کار کنند. به عنوان مثال TWI از مد های MR^{63} و MT^{64} برای نوشتن و خواندن EEPROM استفاده می کند. در ادامه مد های مختلف بررسی و با شکل هایی حالت های هر مد نشان داده می شود. در این شکلها از حروفی استفاده شده است که این حروف ابتدای کلمات مشخص شده در زیر هستند.

| | | |
|-------------|------------------------------------|---------------|
| S:START | RS:REPEATED START | R:Read bit |
| | SLA:Slave Address \bar{A} : NACK | P:STOP |
| W:Write bit | | A:Acknowledge |

در شکل های ادامه، دایره ها به منظور نشان دادن یک شدن پرچم TWINT و اعداد نشان داده شده در آن ها؛ مقدار رجیستر TWSR است به شرط آن که بیت های TWPSI..0 صفر در نظر گرفته شوند. هنگامی که بیت TWINT یک است، عدد نوشته شده در رجیستر TWSR مشخص کننده وضعیت TWI است. برای هر عدد مشخص شده در رجیستر TWSR، عملی که هر مد باید انجام شود، در جدول ها آورده شده است. برای مقادیر ارائه شده در تمام جدول ها فرض بر این است که بیت های TWPSI..0 یا صفر هستند یا به صفر Mask شده اند.

۴-۶-۱- مد Master Transmitter⁶⁵

در مد MT، مطابق شکل زیر، اطلاعات از فرستنده Master به گیرنده Slave (مد SR) ارسال می شود.



شکل ۴-۱۲

چنانچه در شکل زیر دیده می شود، در این حالت دو مد مختلف با یکدیگر کار می کنند. نحوه عملکرد TWI در مد SR در ادامه فصل بررسی شده است. به منظور وارد شدن به مد MT، ابتدا شرط START فرستاده می شود. پس از آن فرمت آدرس آرسالی

⁶³ master receive-

⁶⁴ master transmit-

⁶⁵ - آریاب ارسال کند

مشخص کننده مد MT یا MR است. اگر سیگنال SLA+W (آدرس Slave و بیت کنترل عمل نوشتن) ارسال شود مد MT و اگر SLA+R ارسال شود مد MR فعال می شود. به عبارت دیگر عمل R/W، مد MR یا MT را مشخص می کند. ارسال START با نوشتن مقدار زیر در رجیستر TWCR انجام می شود.

| TWCR | TWINT | TWEA | TWSTA | TWSTO | TWWC | TWEN | - | TWIE |
|-------|-------|------|-------|-------|------|------|---|------|
| Value | 1 | X | 1 | 0 | X | 1 | 0 | X |

در جدول بالا، بیت TWEN برای فعال کردن TWI، بیت TWSTA به منظور ارسال START و بیت TWINT به منظور پاک کردن خودش یک نوشته می شود. پس از این مرحله رابط TWI، باس را تست کرده و بلافاصله پس از آزاد شدن باس، شرط START را ارسال می کند. پس از ارسال START بیت TWINT توسط سخت افزار یک و مقدار رجیستر TWSR مطابق جدول زیر برابر ۰۸ می شود. به منظور وارد شدن به مد MT، باید SLA+W منتقل شود. این عمل با نوشتن SLA+W در رجیستر TWDR و مقدار زیر در رجیستر TWCR انجام می شود. پس از پاک شدن بیت TWINT در سیکل بعدی، SLA+W ارسال می شود.

| TWCR | TWINT | TWEA | TWSTA | TWSTO | TWWC | TWEN | - | TWIE |
|-------|-------|------|-------|-------|------|------|---|------|
| Value | 1 | X | 0 | 0 | X | 1 | 0 | X |

پس از ارسال SLA+W و دریافت ACK از Slave آدرس دهی شده، بیت TWINT مجدداً یک می شود و مقدار رجیستر TWSR قابل دسترسی است. مقدار های ممکن برای این رجیستر در مد MT یکی از مقادیر ۱۸، ۲۰ و ۳۸ است. کار مورد نیاز برای هر کدام از مقادیر فوق در جدول زیر بیان شده است.

پس از انتقال موفق SLA+W، باید دیتا ارسال شود. این عمل با نوشتن دیتا در TWDR انجام می شود. نوشتن دیتا فقط زمانی امکان پذیر است که بیت TWINT یک باشد. در غیر این صورت نوشتن امکان پذیر نبوده و بیت TWWC یک می شود. پس از نوشتن اطلاعات مورد نیاز در رجیستر TWDR، بیت TWINT باید صفر شود تا انتقال اطلاعات آغاز شود. این کار با نوشتن مقدار زیر در رجیستر TWCR انجام می شود.

| TWCR | TWINT | TWEA | TWSTA | TWSTO | TWWC | TWEN | - | TWIE |
|-------|-------|------|-------|-------|------|------|---|------|
| Value | 1 | X | 0 | 0 | X | 1 | 0 | X |

پس از انتقال کامل دیتا، مقدار زیر در رجیستر TWCR نوشته می شود تا شرط STOP ارسال شود.

| TWCR | TWINT | TWEA | TWSTA | TWSTO | TWWC | TWEN | - | TWIE |
|-------|-------|------|-------|-------|------|------|---|------|
| Value | 1 | X | 0 | 1 | X | 1 | 0 | X |

پس از ارسال REPEATED STSRT، TWCR می تواند همان Slave یا Slave دیگری را انتخاب نماید. به عبارت دیگر این سیگنال، Master را قادر به سوئیچ بین Slave ها کرده یا تغییر مد از MT به MR را ممکن می سازد.

شکل زیر حالت های مختلفی را که ممکن است در مد MT رخ دهد را بیان کرده است. عدد های نوشته شده در داخل بیضی ها بیانگر مقادیری است که رجیستر TWSR در هر مرحله دارا خواهد بود. دیتاهای که در شکل به صورت خاکستری نشان داده شده اند ، دیتایی است که توسط Master ارسال می شود و بقیه دیتا ها توسط Slave ارسال می شود.

چنانچه در جدول زیر دیده می شود ، پس از ارسال شرط START مقدار رجیستر TWSR برابر ۰۸\$ خواهد بود. پس از ارسال شرط START باید سیگنال SLA+W ارسال شود. برای انجام این کار باید مقدار SLA+W در رجیستر TWDR و مقداری که در جدول زیر نشان داده شده است، در رجیستر TWCR نوشته شود. پس از ارسال SLA+W ، چندین حالت ممکن است رخ دهد. حالت اول این که Slave آدرس را دریافت نموده و سیگنال ACK در پاسخ به دریافت آدرس ارسال شود. در این حالت مقدار رجیستر TWSR برابر ۱۸\$ و پس از آن در صورت نیاز ، دیتا ارسال میشود. در صورت دریافت سیگنال ACK دیتا، مقدار رجیستر TWSR برابر ۲۸\$ و پس از آن شرط REPEATED START یا STOP ارسال می شود یا Master دیگری باس را در اختیار می گیرد.

حالت دوم اینکه سیگنال ACK دریافت نشود ، در این حالت اگر مقدار رجیستر TWSR برابر ۲۰\$ باشد، پس از آن شرط STOP ارسال می شود و اگر مقدار رجیستر TWSR برابر ۳۸\$ باشد ، ممکن است Master دیگری باس را در اختیار بگیرد.

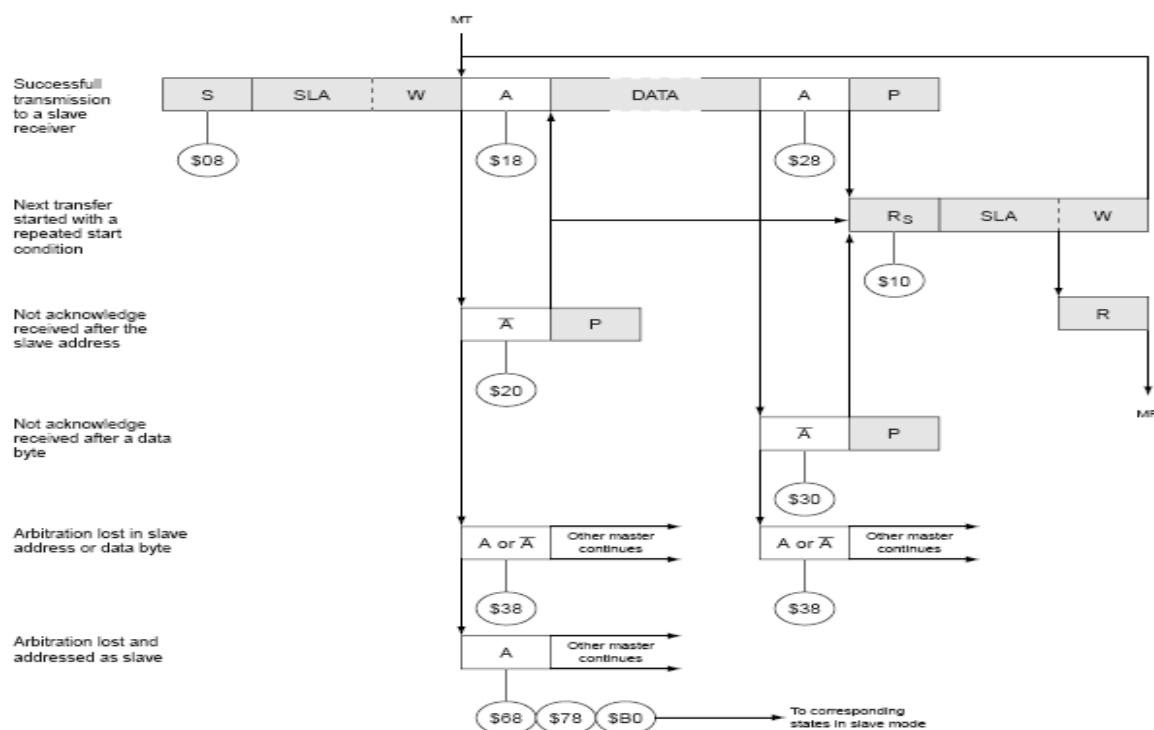
Table 74. Status Codes for Master Transmitter Mode

| Status Code (TWSR) Prescaler Bits are 0 | Status of the Two-wire Serial Bus and Two-wire Serial Interface Hardware | Application Software Response | | | | | Next Action Taken by TWI Hardware |
|---|--|-------------------------------|---------|-----|-------|------|---|
| | | To/From TWDR | To TWCR | | | | |
| | | | STA | STO | TWINT | TWEA | |
| \$08 | A START condition has been transmitted | Load SLA+W | 0 | 0 | 1 | X | SLA+W will be transmitted; ACK or NOT ACK will be received |
| \$10 | A repeated START condition has been transmitted | Load SLA+W or | 0 | 0 | 1 | X | SLA+W will be transmitted; ACK or NOT ACK will be received; SLA+R will be transmitted; Logic will switch to Master Receiver mode |
| | | Load SLA+R | 0 | 0 | 1 | X | |
| \$18 | SLA+W has been transmitted; ACK has been received | Load data byte or | 0 | 0 | 1 | X | Data byte will be transmitted and ACK or NOT ACK will be received Repeated START will be transmitted STOP condition will be transmitted and TWSTO Flag will be Reset STOP condition followed by a START condition will be transmitted and TWSTO Flag will be Reset |
| | | No TWDR action or | 1 | 0 | 1 | X | |
| | | No TWDR action or | 0 | 1 | 1 | X | |
| | | No TWDR action | 1 | 1 | 1 | X | |
| \$20 | SLA+W has been transmitted; NOT ACK has been received | Load data byte or | 0 | 0 | 1 | X | Data byte will be transmitted and ACK or NOT ACK will be received Repeated START will be transmitted STOP condition will be transmitted and TWSTO Flag will be reset STOP condition followed by a START condition will be transmitted and TWSTO Flag will be reset |
| | | No TWDR action or | 1 | 0 | 1 | X | |
| | | No TWDR action or | 0 | 1 | 1 | X | |
| | | No TWDR action | 1 | 1 | 1 | X | |
| \$28 | Data byte has been transmitted; ACK has been received | Load data byte or | 0 | 0 | 1 | X | Data byte will be transmitted and ACK or NOT ACK will be received Repeated START will be transmitted STOP condition will be transmitted and TWSTO Flag will be reset STOP condition followed by a START condition will be transmitted and TWSTO Flag will be reset |
| | | No TWDR action or | 1 | 0 | 1 | X | |
| | | No TWDR action or | 0 | 1 | 1 | X | |
| | | No TWDR action | 1 | 1 | 1 | X | |
| \$30 | Data byte has been transmitted; NOT ACK has been received | Load data byte or | 0 | 0 | 1 | X | Data byte will be transmitted and ACK or NOT ACK will be received Repeated START will be transmitted STOP condition will be transmitted and TWSTO Flag will be reset STOP condition followed by a START condition will be transmitted and TWSTO Flag will be reset |
| | | No TWDR action or | 1 | 0 | 1 | X | |
| | | No TWDR action or | 0 | 1 | 1 | X | |
| | | No TWDR action | 1 | 1 | 1 | X | |
| \$38 | Arbitration lost in SLA+W or data bytes | No TWDR action or | 0 | 0 | 1 | X | Two-wire Serial Bus will be released and not addressed Slave mode entered A START condition will be transmitted when the bus becomes free |
| | | No TWDR action | 1 | 0 | 1 | X | |

جدول 1-4 : رجیستر TWSR در مد MT

حالت دیگری که پس از ارسال شرط START ممکن است رخ دهد، زمانی است که مقدار رجیستر TWSR برابر $\$10$ باشد. در این حالت یک شرط REPEATED STSRT ارسال شده و بعد از آن بسته بسته به نظر کاربر دو وضعیت مختلف ممکن است رخ دهد. اول آن که کاربر نخواهد مد کاری را عوض نماید. در این حالت با نوشتن مقدار مشخص در رجیستر TWCR، مقدار SLA+W را برای باقی ماندن در مد MT ارسال می نماید. در صورت نیاز به تغییر مد کاری به مد SR، با نوشتن SLA+R در رجیستر TWDR و مقدار مورد نیاز در رجیستر TWCR این مقدار ارسال می شود. پس از ارسال SLA+R سخت افزار TWI، مد کاری را به مد SR تغییر خواهد داد. همچنین زمانی که مقدار رجیستر TWSR برابر $\$38$ است، زمانی است که باس Arbitration راز دست داده است. در این شرایط اعمال عنوان شده در جدول بالا انجام می شود. حالت های مختلف در شکل زیر نشان داده شده است. با توجه به این که کلیه حالت ها با همین روش تحلیل می شود، بررسی بقیه حالت ها به خواننده واگذار می شود.

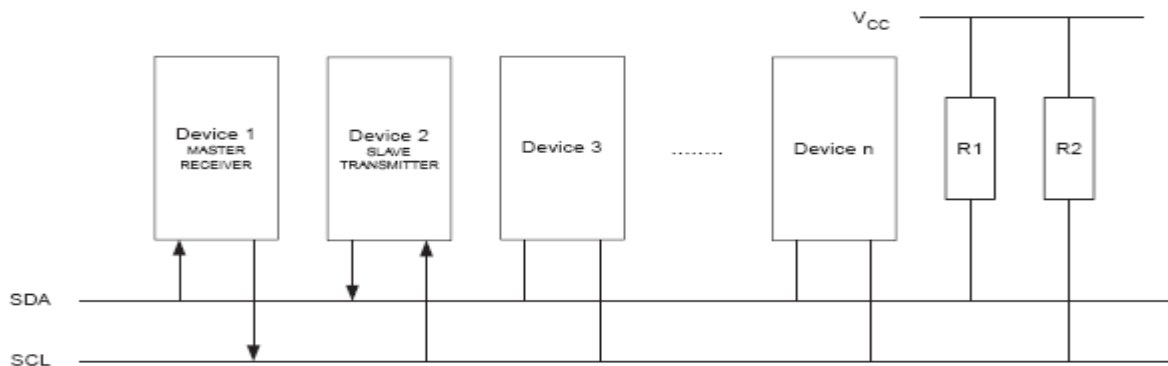
توجه به این نکته ضروری است که اطلاعات ارائه شده توسط جدول بالا و شکل زیر یکسان است. چنانچه در این شکل نشان داده شده است، پس از ارسال شرط START برای وارد شدن به مد MT باید SLA+W ارسال شود. حالت های مختلف ممکن پس از این مرحله به راحتی در شکل به فلش هایی قابل پیگیری است. اطلاعات ارسال شده توسط Master در شکل با زمینه خاکستری نمایش داده شده است.



شکل 4-13: مربوط به مد master transmit

۴-۶-۲- مد Master Recive⁶⁶

مطابق شکل زیر در مد MR، گیرنده Master اطلاعاتی را از یک فرستنده Slave دریافت می کند. به منظور وارد شدن به مد MR، پس از ارسال سیگنال START، مد آدرس دهی مشخص کننده مد MR یا MT است. اگر SLA+W ارسال شود مد MT و اگر SLA+R ارسال شود مد MR فعال می شود.



شکل ۴-۱۴

در این مد مشابه حالت قبل، ابتدا سیگنال START ارسال میشود. برای وارد شدن به مد MR باید SLA+R در رجیستر TWDR نوشته شود. به عبارت دیگر آدرس Slave ای که قرار است اطلاعات آن خوانده شده مشخص می شود. سپس برای ارسال اطلاعات آدرس مقدار زیر در رجیستر TWCR نوشته میشود.

| TWCR | TWINT | TWEA | TWSTA | TWSTO | TWWC | TWEN | - | TWIE |
|-------|-------|------|-------|-------|------|------|---|------|
| Value | 1 | X | 1 | 0 | X | 1 | 0 | X |

پس از ارسال اطلاعات آدرس یا SLA+R، بیت ACK از Slave آدرس دهی شده دریافت و پرچم TWINT یک می شود. مقادیر رجیستر TWSR مطابق جدول ۴-۱ برابر یکی از مقادیر \$۳۸، \$۴۰ و \$۴۸ خواهد بود. عملکرد متناظر با هر کدام از این مقادیر در جدول زیر ذکر شده است. پس از این مرحله بسته به نحوه برنامه ریزی فرستنده Slave، ممکن است دیتا ارسال شود. پس از دریافت دیتا توسط Master، حالت های مختلفی ممکن است رخ دهد. مقدار دیتای دریافتی توسط رجیستر TWDR در زمانی که بیت TWINT یک است خوانده می شود. این عمل تا رسیدن آخرین بایت ادامه می یابد. پس از رسیدن آخرین بایت، MR با فرستادن NACK، به مد ST تغییر حالت میدهد.

فرستنده با فرستادن STOP یا REPEATED STSRT به ارسال اطلاعات خاتمه می دهد. ارسال STOP و REPEATED STSRT مطابق حالت قبل (مد MT) صورت می گیرد.

⁶⁶ - ارباب دریافت کند

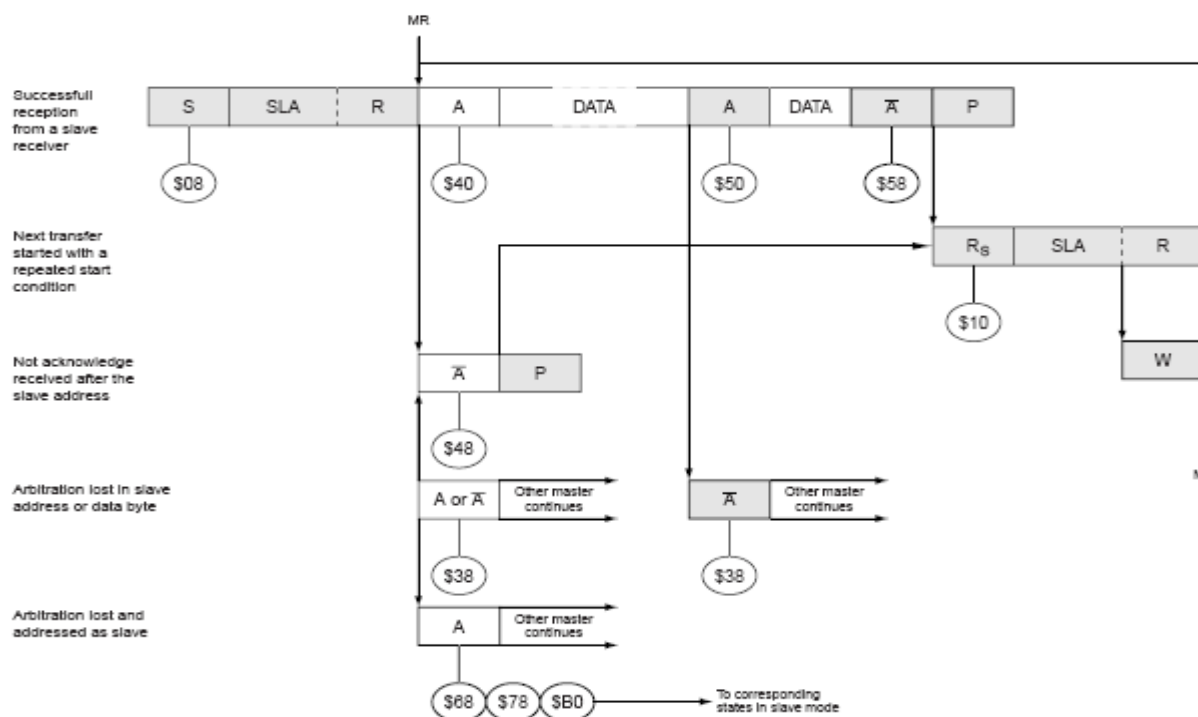
پس از ارسال REPEATED STSRT، Master می تواند همان Slave یا Slave دیگری را بدون ارسال STOP انتخاب نماید. به عبارت دیگر سیگنال REPEATED STSRT، Master را قادر به سوئیچ بین Slave ها کرده یا تغییر از مد MT به MR را ممکن می سازد.

شکل زیر حالت های مختلفی را که ممکن است در مد MR رخ دهد بیان کرده است. عدد های نوشته شده در داخل بیضی ها بیان گر مقادیری است که رجیستر TWSR در هر مرحله دارا خواهد بود.

Table 75. Status Codes for Master Receiver Mode

| Status Code (TWSR) Prescaler Bits arc 0 | Status of the Two-wire Serial Bus and Two-wire Serial Inter- facc Hardware | Application Software Response | | | | | Ncxt Action Taken by TWI Hardware |
|--|--|-------------------------------|---------|-----|-------|------|--|
| | | To/from TWDR | To TWCR | | | | |
| | | | STA | STO | TWINT | TWEA | |
| \$08 | A START condition has been transmitted | Load SLA+R | 0 | 0 | 1 | X | SLA+R will be transmitted ACK or NOT ACK will be received |
| \$10 | A repeated START condition has been transmitted | Load SLA+R or | 0 | 0 | 1 | X | SLA+R will be transmitted ACK or NOT ACK will be received |
| | | Load SLA+W | 0 | 0 | 1 | X | SLA+W will be transmitted Logic will switch to masTer Transmitter mode |
| \$38 | Arbitration lost in SLA+R or NOT ACK bit | No TWDR action or | 0 | 0 | 1 | X | Two-wire Serial Bus will be released and not addressed Slave mode will be entered |
| | | No TWDR action | 1 | 0 | 1 | X | A START condition will be transmitted when the bus becomes free |
| \$40 | SLA+R has been transmitted; ACK has been received | No TWDR action or | 0 | 0 | 1 | 0 | Data byte will be received and NOT ACK will be returned |
| | | No TWDR action | 0 | 0 | 1 | 1 | Data byte will be received and ACK will be returned |
| \$48 | SLA+R has been transmitted; NOT ACK has been received | No TWDR action or | 1 | 0 | 1 | X | Repeated START will be transmitted |
| | | No TWDR action or | 0 | 1 | 1 | X | STOP condition will be transmitted and TWSTO Flag will be reset |
| | | No TWDR action | 1 | 1 | 1 | X | STOP condition followed by a START condition will be transmitted and TWSTO Flag will be reset |
| \$50 | Data byte has been received; ACK has been returned | Read data byte or | 0 | 0 | 1 | 0 | Data byte will be received and NOT ACK will be returned |
| | | Read data byte | 0 | 0 | 1 | 1 | Data byte will be received and ACK will be returned |
| \$58 | Data byte has been received; NOT ACK has been returned | Read data byte or | 1 | 0 | 1 | X | Repeated START will be transmitted |
| | | Read data byte or | 0 | 1 | 1 | X | STOP condition will be transmitted and TWSTO Flag will be reset |
| | | Read data byte | 1 | 1 | 1 | X | STOP condition followed by a START condition will be transmitted and TWSTO Flag will be reset |

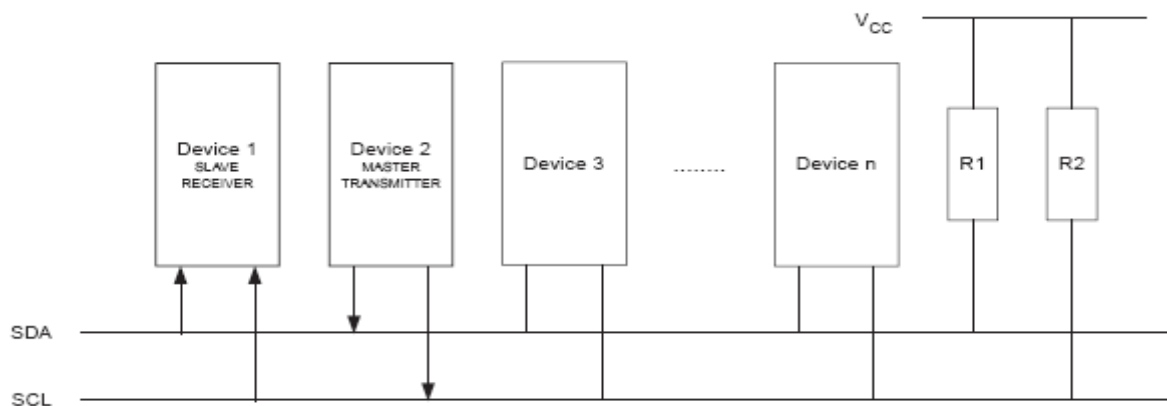
جدول ۴-۲: رجیستر TWSR در مد master receive



شکل ۱۵-۴: مد MR

۴-۶-۳- مد Slave Receiver⁶⁷

مطابق شکل زیر در مد SR، اطلاعات از فرستنده Master به گیرنده Slave منتقل می شود.



چنانچه در مد MT بیان شد، فرستنده Master پس از ارسال START، آدرس گیرنده Slave را ارسال می کند. در نتیجه آدرس گیرنده Slave باید قبل از این مرحله تنظیم شده باشد تا Slave آدرس دهی شده تشخیص داده شود. در نتیجه در مد SR آدرس Slave به صورت زیر در رجیستر TWAR نوشته می شود.

⁶⁷ -برده دریافت کند

| | | | | | | | | |
|-------|----------------------------|------|------|------|------|------|------|-------|
| TWAR | TWA6 | TWA5 | TWA4 | TWA3 | TWA2 | TWA1 | TWA0 | TWGCE |
| Value | Device's Own Slave Address | | | | | | | |

در مقدار فوق، اگر بیت صفر یک باشد فراخوانی عمومی صورت می گیرد. پس از تنظیم آدرس، مقدار رجیستر TWCR باید به صورت زیر تنظیم شود.

| | | | | | | | | |
|-------|-------|------|-------|-------|------|------|---|------|
| TWCR | TWINT | TWEA | TWSTA | TWSTO | TWWC | TWEN | - | TWIE |
| Value | 0 | 1 | 0 | 0 | 0 | 1 | 0 | X |

پس از تنظیم رجیستر های TWAR و TWCR، Slave منتظر آدرس دهی شدن توسط Master و بیت های جهت (R/W) می شود. پس از تطابق آدرس دریافتی با مقدار رجیستر TWAR، با توجه به یک بودن بیت TWEA در رجیستر TWCR، سیگنال ACK توسط Slave ارسال می شود. در این حالت اگر مقدار بیت های R/W صفر باشد، TWI در مد SR و در غیر این صورت در مد ST کار خواهد کرد. پس از دریافت آدرس و بیت R/W، بیت TWINT یک شده، مقدار رجیستر TWSR قابل خواندن خواهد بود. این مقدار رجیستر TWSR برای تصمیم گیری برنامه به کار میرود. مقادیر رجیستر TWSR در این مد در جدول ۴-۲ و عملکرد مورد نیاز بیان شده است. مد SR در هنگام از دست دادن نیز ممکن است رخ دهد.

اگر بیت TWEA در حین انتقال صفر شود، TWI بعد از دریافت دیتا، سیگنال NACK را ارسال میکند. در این حالت Slave قادر به دریافت اطلاعات قبلی نخواهد بود. همچنین هنگام صفر بودن بین TWEA، TWI قادر به مقایسه اطلاعات آدرس قرار گرفته بر روی باس با مقدار رجیستر TWAR خود نبوده، تشخیص آدرس Slave ممکن نیست. با یک کردن بیت TWEA این مشکل رفع میشود.

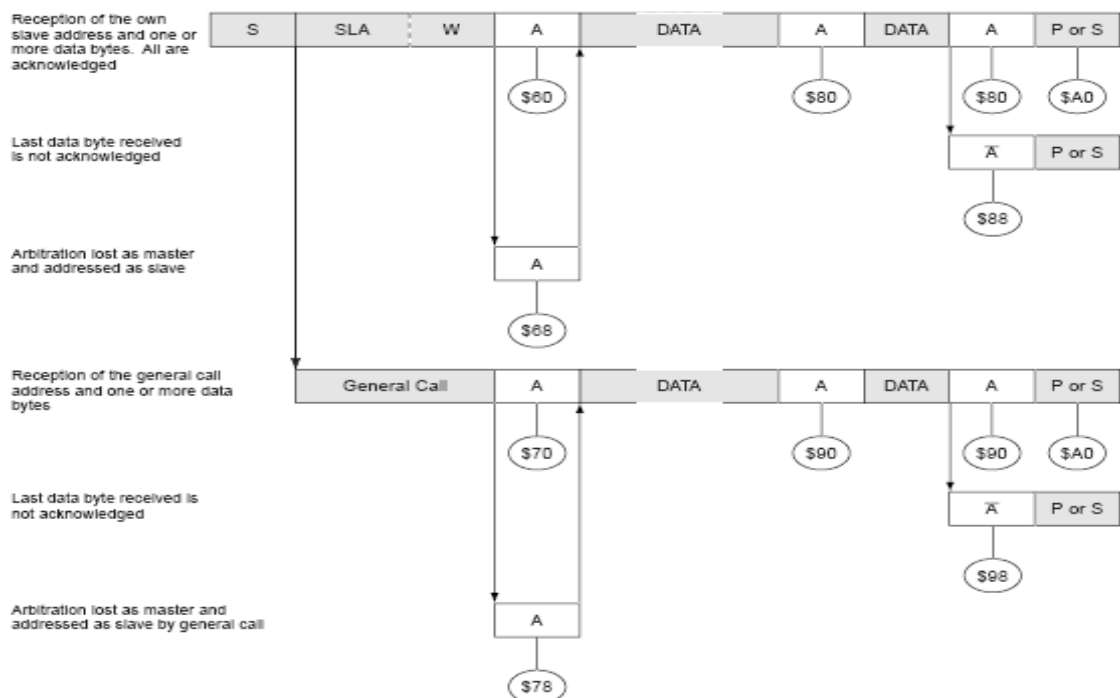
در تمام مد های Sleep به جز Idle، پالس سیستم TWI غیر فعال می شود. در این مد ها که پالس سیستم TWI یا CLK_{1/0} غیر فعال است، اگر بیت TWEA یک باشد، TWI می تواند از پالس SCL به عنوان منبع پالس استفاده کرده و در صورت آدرس دهی شدن توسط Master یا تشخیص حالت General Call، میکرو کنترلر را به حالت Wake Up منتقل کند. هنگام Wake Up شدن باس SCL، Low نگه داشته می شود تا بیت TWINT نیز پاک شود. پس از Wake Up شدن، پالس CLK_{1/0} فعال و عملکرد نرمال TWI آغاز می شود. اگر در این حالت زمان START up طولانی باشد، به دلیل Low نگه داشتن SCL به مدت طولانی، مدتی انتقال اطلاعات دچار مشکل می شود. اطلاعات رجیستر TWDR نیز، پس از Wake Up شدن معتبر نیست.

Table 76. Status Codes for Slave Receiver Mode

| Status Code (TWSR) Prescaler Bits are 0 | Status of the Two-wire Serial Bus and Two-wire Serial Interface Hardware | Application Software Response | | | | | Next Action Taken by TWI Hardware |
|--|--|-------------------------------|---------|-----|-------|------|--|
| | | To/from TWDR | To TWCR | | | | |
| | | | STA | STO | TWINT | TWEA | |
| \$60 | Own SLA+W has been received; ACK has been returned | No TWDR action or | X | 0 | 1 | 0 | Data byte will be received and NOT ACK will be returned |
| | | No TWDR action | X | 0 | 1 | 1 | Data byte will be received and ACK will be returned |
| \$68 | Arbitration lost in SLA+R/W as Master; own SLA+W has been received; ACK has been returned | No TWDR action or | X | 0 | 1 | 0 | Data byte will be received and NOT ACK will be returned |
| | | No TWDR action | X | 0 | 1 | 1 | Data byte will be received and ACK will be returned |
| \$70 | General call address has been received; ACK has been returned | No TWDR action or | X | 0 | 1 | 0 | Data byte will be received and NOT ACK will be returned |
| | | No TWDR action | X | 0 | 1 | 1 | Data byte will be received and ACK will be returned |
| \$78 | Arbitration lost in SLA+R/W as Master; General call address has been received; ACK has been returned | No TWDR action or | X | 0 | 1 | 0 | Data byte will be received and NOT ACK will be returned |
| | | No TWDR action | X | 0 | 1 | 1 | Data byte will be received and ACK will be returned |
| \$80 | Previously addressed with own SLA+W; data has been received; ACK has been returned | Read data byte or | X | 0 | 1 | 0 | Data byte will be received and NOT ACK will be returned |
| | | Read data byte | X | 0 | 1 | 1 | Data byte will be received and ACK will be returned |
| \$88 | Previously addressed with own SLA+W; data has been received; NOT ACK has been returned | Read data byte or | 0 | 0 | 1 | 0 | Switched to the not addressed Slave mode; no recognition of own SLA or GCA |
| | | Read data byte or | 0 | 0 | 1 | 1 | Switched to the not addressed Slave mode; own SLA will be recognized; GCA will be recognized if TWGCE = "1" |
| | | Read data byte or | 1 | 0 | 1 | 0 | Switched to the not addressed Slave mode; no recognition of own SLA or GCA; a START condition will be transmitted when the bus becomes free |
| | | Read data byte | 1 | 0 | 1 | 1 | Switched to the not addressed Slave mode; own SLA will be recognized; GCA will be recognized if TWGCE = "1"; a START condition will be transmitted when the bus becomes free |
| \$90 | Previously addressed with general call; data has been received; ACK has been returned | Read data byte or | X | 0 | 1 | 0 | Data byte will be received and NOT ACK will be returned |
| | | Read data byte | X | 0 | 1 | 1 | Data byte will be received and ACK will be returned |
| \$98 | Previously addressed with general call; data has been received; NOT ACK has been returned | Read data byte or | 0 | 0 | 1 | 0 | Switched to the not addressed Slave mode; no recognition of own SLA or GCA |
| | | Read data byte or | 0 | 0 | 1 | 1 | Switched to the not addressed Slave mode; own SLA will be recognized; GCA will be recognized if TWGCE = "1" |
| | | Read data byte or | 1 | 0 | 1 | 0 | Switched to the not addressed Slave mode; no recognition of own SLA or GCA; a START condition will be transmitted when the bus becomes free |
| | | Read data byte | 1 | 0 | 1 | 1 | Switched to the not addressed Slave mode; own SLA will be recognized; GCA will be recognized if TWGCE = "1"; a START condition will be transmitted when the bus becomes free |
| \$A0 | A STOP condition or repeated START condition has been received while still addressed as Slave | No action | 0 | 0 | 1 | 0 | Switched to the not addressed Slave mode; no recognition of own SLA or GCA |
| | | | 0 | 0 | 1 | 1 | Switched to the not addressed Slave mode; own SLA will be recognized; GCA will be recognized if TWGCE = "1" |
| | | | 1 | 0 | 1 | 0 | Switched to the not addressed Slave mode; no recognition of own SLA or GCA; a START condition will be transmitted when the bus becomes free |
| | | | 1 | 0 | 1 | 1 | Switched to the not addressed Slave mode; own SLA will be recognized; GCA will be recognized if TWGCE = "1"; a START condition will be transmitted when the bus becomes free |

جدول ۴-۳: رجیستر TWSR در مد slave receive

شکل زیر حالت های مختلفی را که ممکن است در مد MR رخ دهد را بیان کرده است. عدد های نوشته شده در داخل بیضی ها بیان گر مقادیری است که در رجیستر TWSR در هر مرحله دارا خواهد بود. دیتاهایی که در شکل به صورت خاکستری نشان داده شده اند، دیتایی است که توسط Master ارسال می شود.

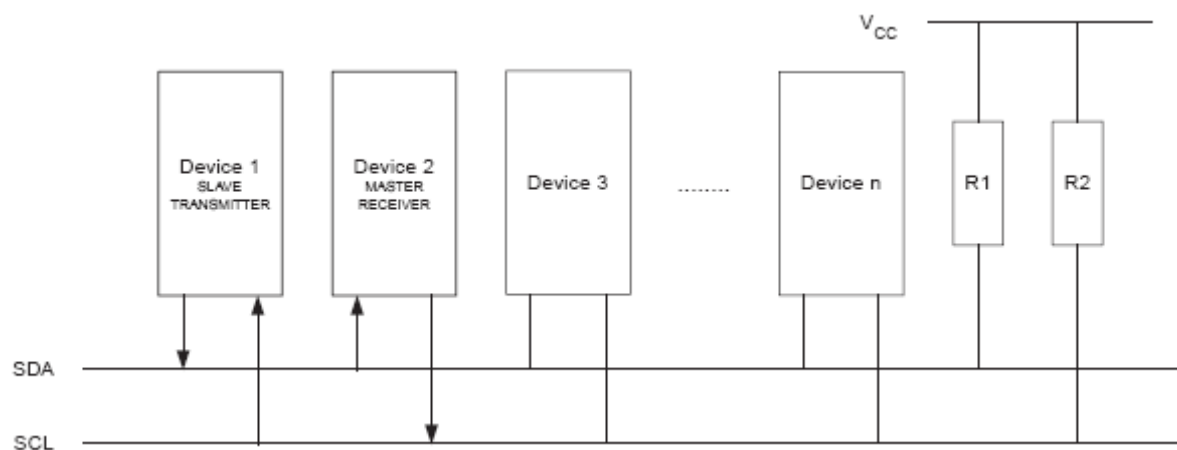


شکل ۴-۱۶: مد slave receive

۴-۶-۴- مد Slave Transmitter⁶⁸

مطابق شکل زیر در مد ST یک گیرنده Master اطلاعاتی را از یک فرستنده Slave دریافت می کند. در این حالت برای مشخص کردن آدرس فرستنده Slave از رجیسترهای TWAR و TWCR دقیقاً مشابه حالت قبل استفاده می شود. پس از تکمیل رجیسترهای فوق، Slave منتظر آدرس دهی شدن توسط Master به همراه بیت های جهت می ماند. اگر مقدار بیت R/W یک باشد، TWI در مد ST و در غیر این صورت در مد SR خواهد بود. پس از رسیدن آدرس و بیت R/W، پرچم TWINT یک شده، رجیستر TWSR مبین وضعیت TWI، مطابق جدول زیر خواهد بود. عملی که قرار است پس از این مرحله انجام شود با توجه به مقدار رجیستر TWSR انجام می شود. عدم موفقیت در پروسه Arbitration نیز می تواند منجر به وارد شدن TWI به این مد شود.

⁶⁸ -برده ارسال کند



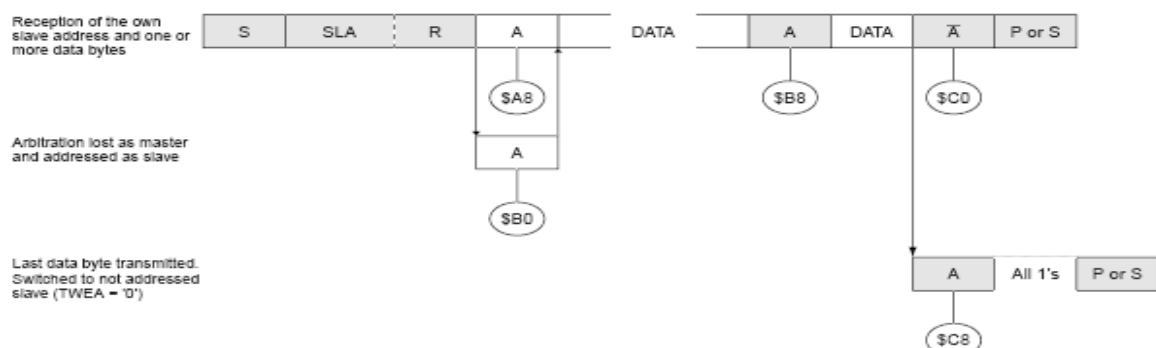
اگر بیت TWEA در حین انتقال صفر شود، TWI اطلاعات در حال انتقال را ارسال کرده و بسته به دریافت یا عدم دریافت سیگنال ACK بعد از آخرین بایت اطلاعات، وارد یکی از مراحل \$C0 یا \$C8 می شود. سپس TWI در مد Slave آدرس دهی نشده قرار گرفته و از اطلاعات Master در صورتی که در حال انتقال اطلاعات باشد، صرف نظر میکند. در این حالت Master تعدادی بیت ۱ به صورت سریال دریافت می کند. حالت \$C8 نیز زمانی رخ میدهد که با صفر بودن TWEA، Master انتظار دریافت دیتاهای دیگر دارد. همچنین هنگام صفر بودن بیت TWEA، TWI قادر به مقایسه اطلاعات آدرس قرار گرفته بر روی باس با مقدار رجیستر TWAR خود نبوده، تشخیص آدرس Slave ممکن نیست. با یک کردن بیت TWEA این مشکل رفع می شود. با توجه به این نکات می توان گفت بیت TWEA برای ایزوله کردن موقت TWI از باس ها به کار می رود.

Table 77. Status Codes for Slave Transmitter Mode

| Status Code (TWSR) Prescaler Bits are 0 | Status of the Two-wire Serial Bus and Two-wire Serial Interface Hardware | Application Software Response | | | | | Next Action Taken by TWI Hardware |
|--|---|-------------------------------|---------|-----|-------|------|--|
| | | To/from TWDR | To TWCR | | | | |
| | | | STA | STO | TWINT | TWEA | |
| \$A8 | Own SLA+R has been received; ACK has been returned | Load data byte or | X | 0 | 1 | 0 | Last data byte will be transmitted and NOT ACK should be received Data byte will be transmitted and ACK should be received |
| | | Load data byte | X | 0 | 1 | 1 | |
| \$B0 | Arbitration lost in SLA+R/W as Master; own SLA+R has been received; ACK has been returned | Load data byte or | X | 0 | 1 | 0 | Last data byte will be transmitted and NOT ACK should be received Data byte will be transmitted and ACK should be received |
| | | Load data byte | X | 0 | 1 | 1 | |
| \$B8 | Data byte in TWDR has been transmitted; ACK has been received | Load data byte or | X | 0 | 1 | 0 | Last data byte will be transmitted and NOT ACK should be received Data byte will be transmitted and ACK should be received |
| | | Load data byte | X | 0 | 1 | 1 | |
| \$C0 | Data byte in TWDR has been transmitted; NOT ACK has been received | No TWDR action or | 0 | 0 | 1 | 0 | Switched to the not addressed Slave mode; no recognition of own SLA or GCA Switched to the not addressed Slave mode; own SLA will be recognized; GCA will be recognized if TWGCE = "1" Switched to the not addressed Slave mode; no recognition of own SLA or GCA; a START condition will be transmitted when the bus becomes free Switched to the not addressed Slave mode; own SLA will be recognized; GCA will be recognized if TWGCE = "1"; a START condition will be transmitted when the bus becomes free |
| | | No TWDR action or | 0 | 0 | 1 | 1 | |
| | | No TWDR action or | 1 | 0 | 1 | 0 | |
| | | No TWDR action | 1 | 0 | 1 | 1 | |
| \$C8 | Last data byte in TWDR has been transmitted (TWEA = "0"); ACK has been received | No TWDR action or | 0 | 0 | 1 | 0 | Switched to the not addressed Slave mode; no recognition of own SLA or GCA Switched to the not addressed Slave mode; own SLA will be recognized; GCA will be recognized if TWGCE = "1" Switched to the not addressed Slave mode; no recognition of own SLA or GCA; a START condition will be transmitted when the bus becomes free Switched to the not addressed Slave mode; own SLA will be recognized; GCA will be recognized if TWGCE = "1"; a START condition will be transmitted when the bus becomes free |
| | | No TWDR action or | 0 | 0 | 1 | 1 | |
| | | No TWDR action or | 1 | 0 | 1 | 0 | |
| | | No TWDR action | 1 | 0 | 1 | 1 | |

جدول ۴-۵: رجیستر TWSR در مد slave transmit

شکل زیر حالت‌های مختلفی را که در مد ST رخ می‌دهد بیان کرده است. مراحل نهایی نشان داده شده در شکل مربوط به زمانی است که بیت TWEA در حین انتقال صفر شده است. در صورتی که در این حالت سیگنال ACK از Master دریافت نشود، باید شرط STOP/STRAT بسته به نظر برنامه نویس و توسط Master ارسال شود.



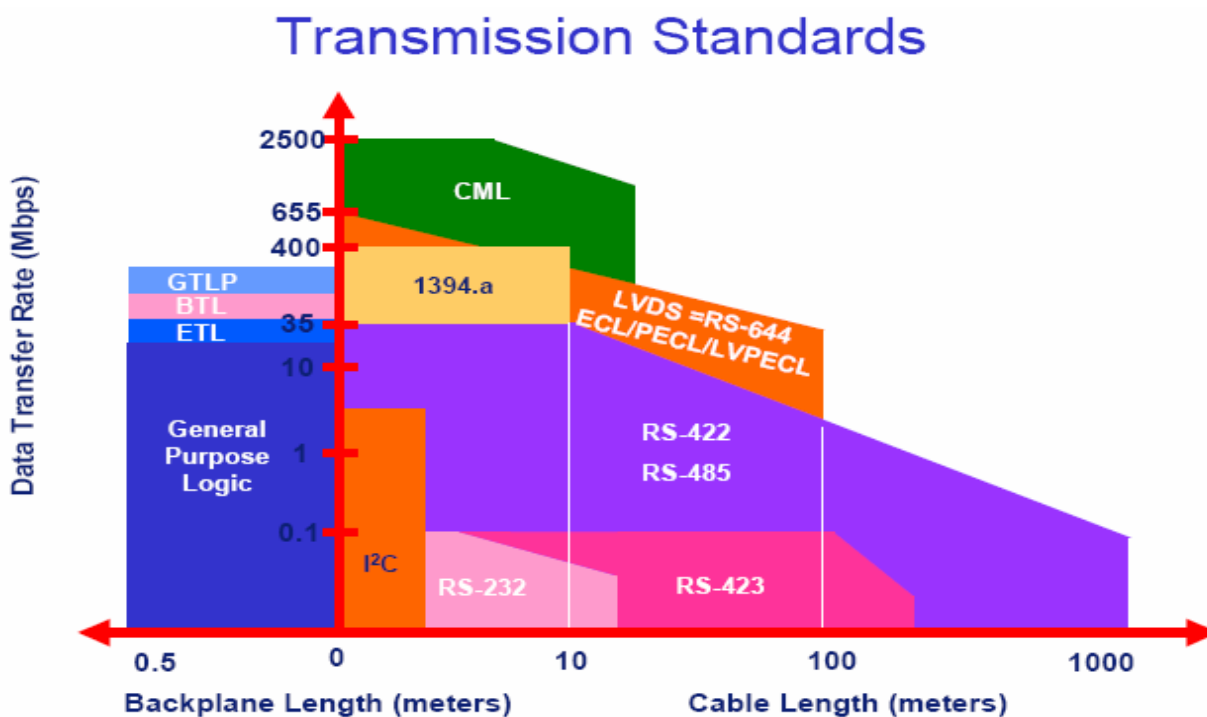
شکل ۴-۱۷: مربوط به مد slave transmits

فصل پنجم

مقایسه و کاربرد

۱-۵- مقایسه I²C با سایر پروتکل ها

شکل پایین سرعت انتقال دیتا را بر حسب طول کابل در برخی از پروتکل ها نشان می دهد.



شکل ۱-۵: سرعت انتقال دیتا بر حسب طول کابل در برخی از پروتکل ها

در جدول زیر سرعت انتقال دیتا را برای تمام پروتکل های معرفی شده با هم مقایسه می کنیم.

| | |
|---|---------------------------------|
| CAN (1 Wire) | 33 kHz (typ) |
| I²C ('Industrial', and SMBus) | 100 kHz |
| SPI | 110 kHz (original speed) |
| CAN (fault tolerant) | 125 kHz |
| I²C | 400 kHz |
| CAN (high speed) | 1 MHz |
| I²C 'High Speed mode' | 3.4 MHz |
| USB (1.1) | 1.5 MHz or 12 MHz |
| SCSI (parallel bus) | 40 MHz |
| Fast SCSI | 8-80 MHz |
| Ultra SCSI-3 | 18-160 MHz |
| Firewire / IEEE1394 | 400 MHz |
| Hi-Speed USB (2.0) | 480 MHz |

جدول ۵-۱: مقایسه سرعت انتقال در برخی از پروتکل ها

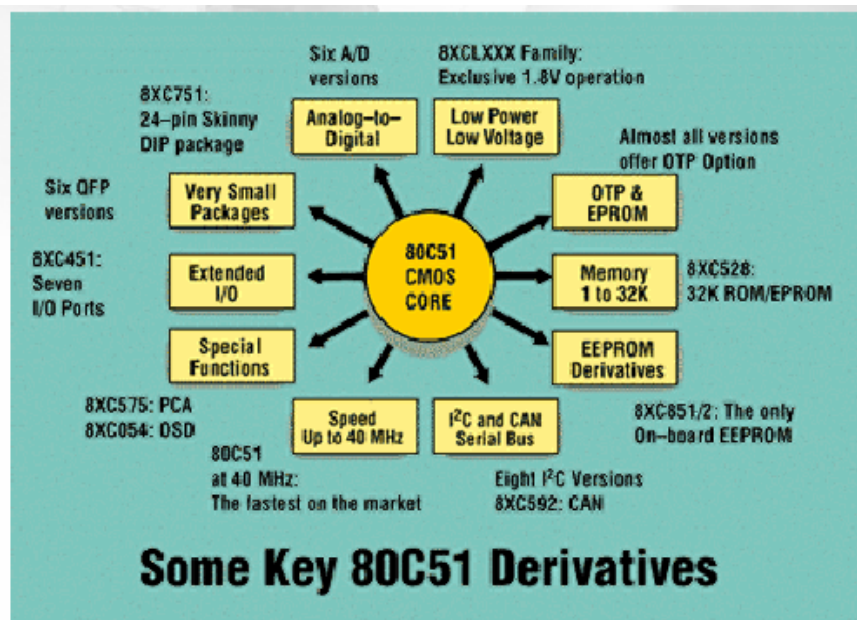
جدول زیر مقایسه برخی از پارامتر های این پروتکل ها را از قبیل سرعت انتقال، طول کابل استفاده شده و ماکزیمم ظرفیت خازنی و یک سری از محدودیت ها نشان می دهد.

| Bus | Data rate (bits / sec) | Length (meters) | Length limiting factor | Nodes Typ.number | Node number limiting factor |
|------------------------------|---------------------------|--------------------|---|---------------------|---|
| I ² C | 400k | 2 | wiring capacitance | 20 | 400pF max |
| I ² C with buffer | 400k | 100 | propagation delays | any | no limit |
| I ² C high speed | 3.4M | 0.5 | wiring capacitance | 5 | 100pF max |
| CAN 1 wire | 33k | 100 | total capacitance | 32 | load resistance and transceiver current drive |
| CAN differential | 5k | 10km | propagation delays | 100 | |
| | 125k | 500 | | | |
| | 1M | 40 | | | |
| USB (low -speed, 1.1) | 1.5M | 3 | cable specs | 2 | bus specs |
| USB (full -speed, 1.1) | 1.5/12M | 25 | 5 cables linking 6 nodes (5m cable node to node) | 127 | bus and hub specs |
| H-Speed USB (2.0) | 480M | | | | |
| IEEE-1394 | 100 to 400M+ | 72 | 16 hops, 4.5M each | 63 | 6-bit address |

جدول ۵-۲: مقایسه برخی از پارامترها

۲-۵- کاربردهای I²C

شرکت فیلیپس پایه و اساس میکرو های خود را بر معماری 80c51 بنا نهاده است. با توجه به ساختار کوچک و ارزان این تراشه می توان از آن در اکثر سیستم های کنترلی ارزان قیمت استفاده کرد. شرکت مذکور تراشه هایی در کاربردهای متنوع ارائه داده است. در مجموع این تراشه ها شامل ROM(OTP/Flash) و RAM قابل افزایش، پورت I²C، I/O گسترده، ADC و... می باشند.



شکل ۲-۵: نمایی از کاربردهای I²C

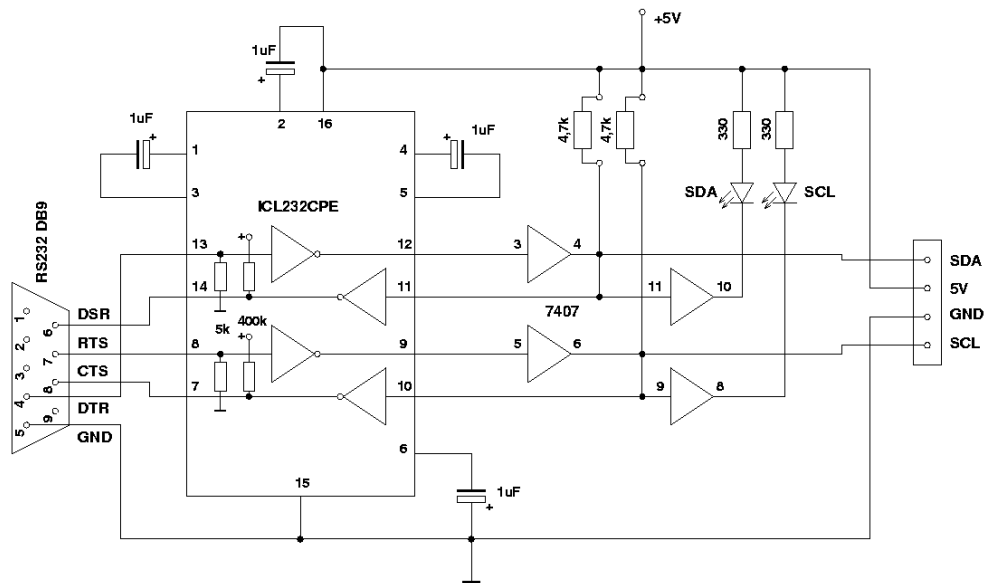
۱-۳-۵ RS-232 و I²C

با توجه به کاربرد گسترده RS-232 در ارتباط دستگاه های مختلف، وجود رابطی که RS-232 را به I²C تبدیل کند، می تواند زمینه های جدیدی را پیش پای طراحان بگذارد. در زیر نمونه ای از مدار آن را می بینید.

RS232 serial Interface adapter for the I2C bus

'2000 Stefan Rutzinger (rutzi@fs.tum.de)

(after a drawing of Frederic Rible F10AT)



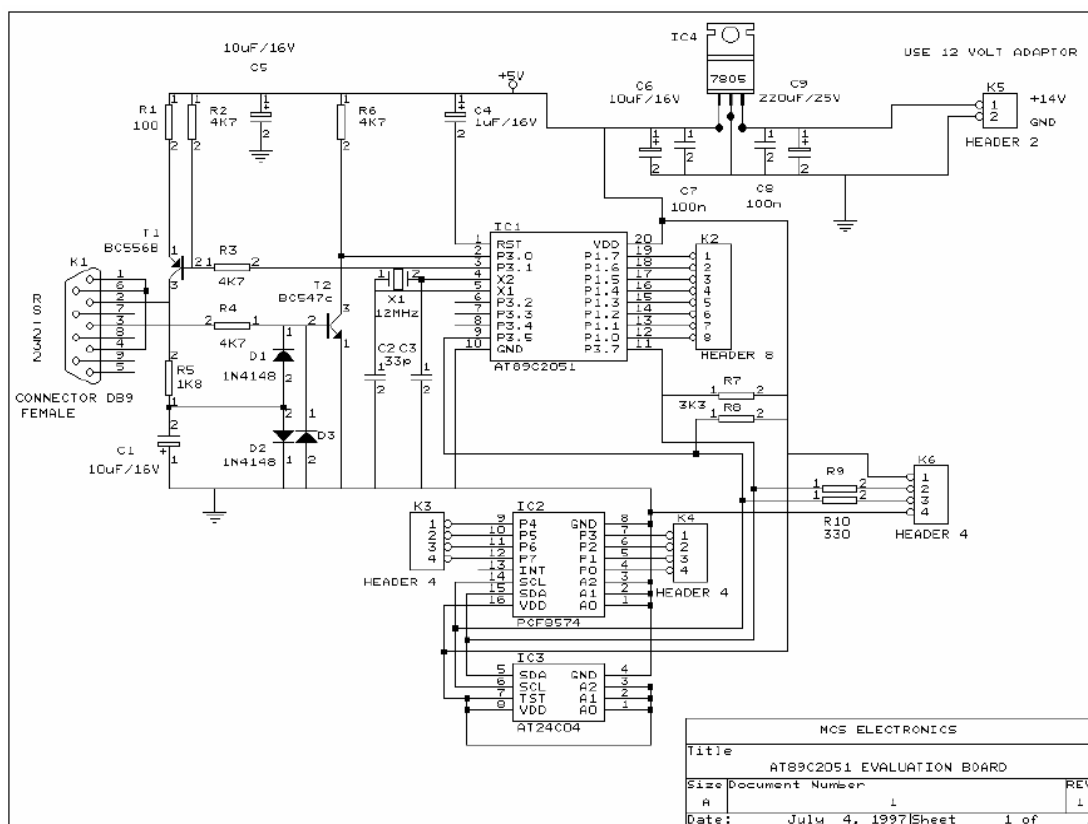
شکل ۵-۴: ارتباط RS232 با I2C

مثال ۱: استفاده از میکروهای AT89C2051/AT89C4051 در ارتباط با قطعاتی با رابط I2C

قطعات مورد نیاز در این مثال: رابطهای RS-232 و DB9، Header برای نمایش LCD، I/O PCF8574،

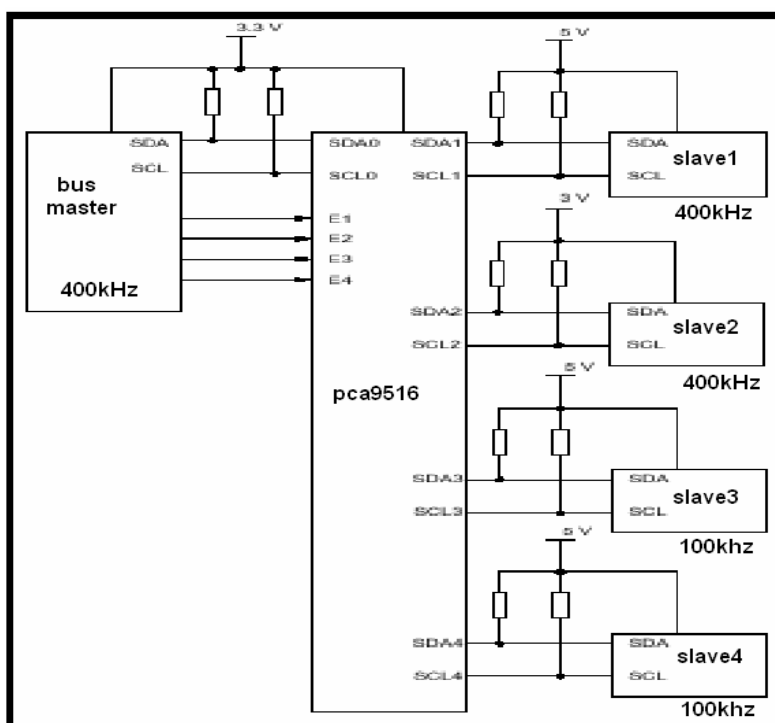
Extender (AT24C04 (I²C EEPROM)).

البته قابل ذکر است که این ارتباط با برنامه نویسی مناسب میکروکنترلر ۴۰۵۱/۲۰۵۱ تکمیل می شود.



شکل ۵-۵: نمایی از ارتباط RS232 با I2C

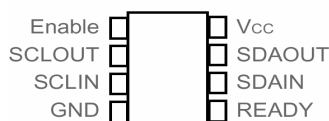
مثال ۲: استفاده از HUB



شکل ۵-۸

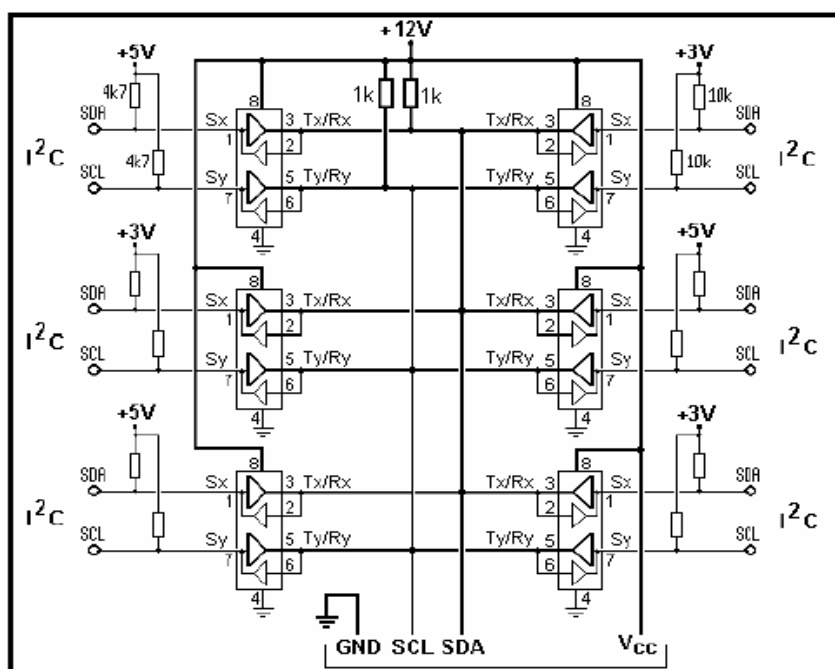
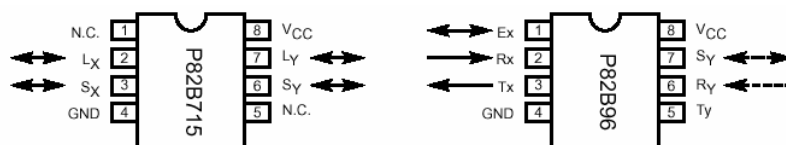
مثال ۳: I²C Hot swap Buffer⁶⁹

از این بافرها برای اضافه کردن وسایل جانبی به باس استفاده می شود. علاوه بر ایزولاسیون دو جهت، امکان وجود ظرفیت حداکثر ۴۰۰ PF را در هر انشعاب می دهد. همچنین برای ایمنی در مقابل نویز سطح ولتاژ خطوط SDA و SCL را تا حد ۱ ولت کاهش داده است. خروجی درین باز با امپدانس خروجی بالا و جریان دهی بهتر از مزیت های این IC می باشد.



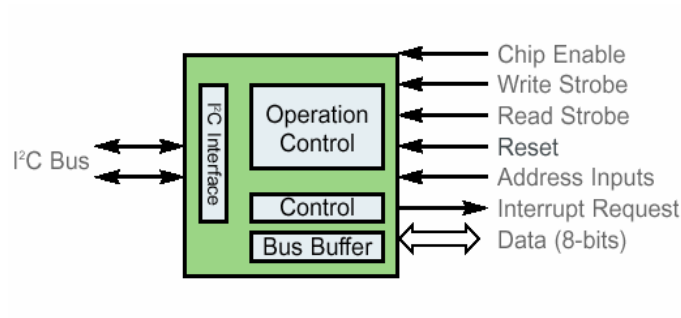
شکل ۵-۹: نمایی از بافر برای اضافه کردن وسایل جانبی به باس

توجه: استفاده از I²C Bus Extenders امکان وجود ظرفیت حداکثر ۴۰۰ PF را در طرف دیگر فراهم می کند.



⁶⁹ - بافر گسترش دهنده باس

۲-۳-۵- ارتباط باس موازی با I²C Controller

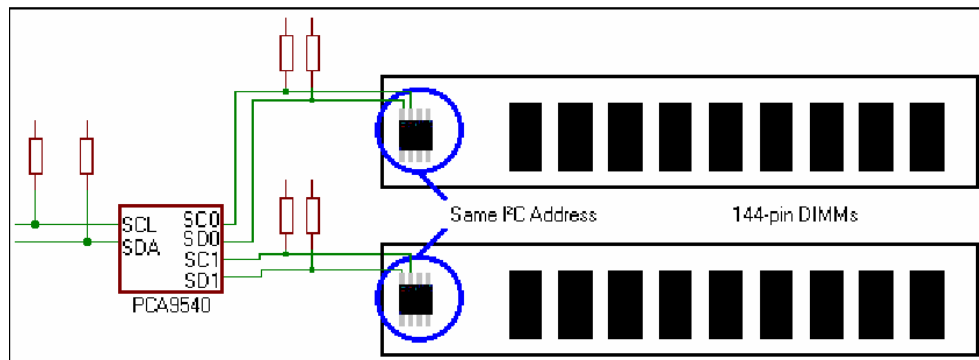


| | Voltage range | Max I ² C freq | Clock source | Parallel interface |
|---------|---------------------------|---------------------------|--------------|--------------------|
| PCA8584 | 4.5 - 5.5V | 90 kHz | External | Slow |
| PCA9564 | 2.3 - 3.6V w/5V tolerance | 360 kHz | Internal | Fast |

شکل ۵-۱۱: ارتباط باس موازی با I2C

مثال: کاربرد مالتی پلکسر

در اکثر RAM های کامپیوتری از این IC استفاده می شود.



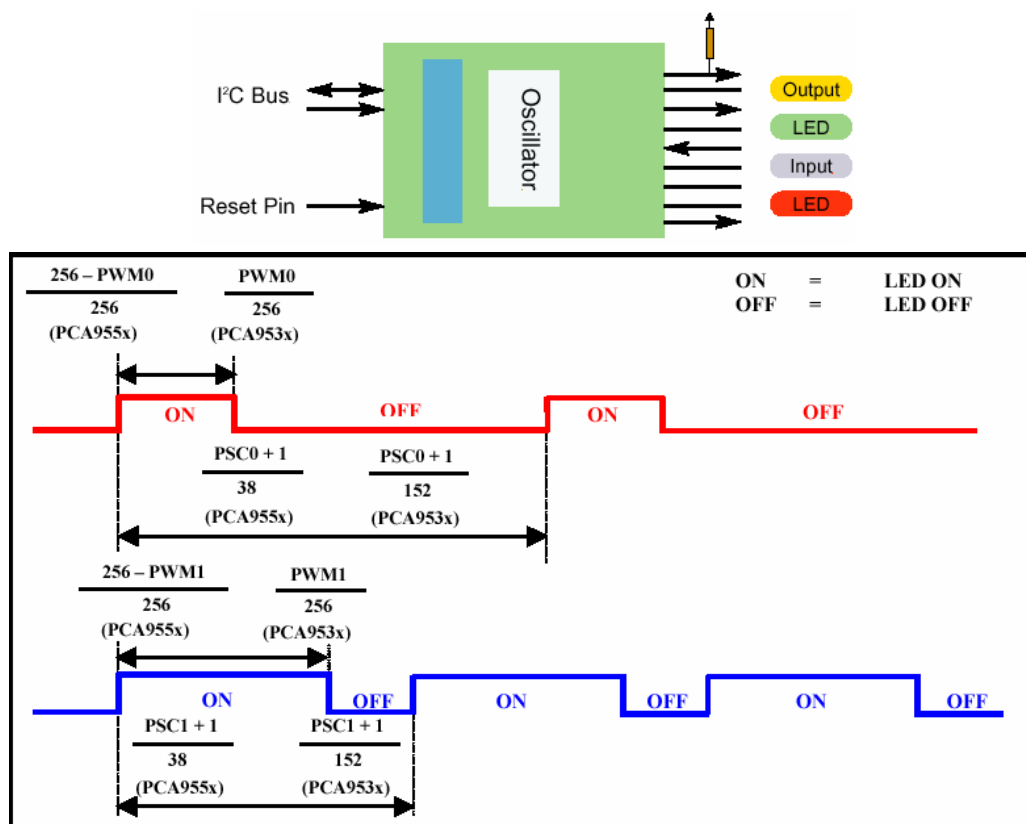
شکل ۵-۱۳: نمایی از اسلات ram و نحوه اتصال I2C به آن

I²C Device for LED Display Control⁷⁰

از جمله: PCA9530-33 , PCA9550-53 , SAM064

- دارای کریستال و اسیلاتور داخلی می باشند.
- دارای ۲ حالت برای چشمک زدن (blinking) می باشند.
- جریان بالای خروجی ها (open drain)

⁷⁰ - ایزلر های i2c برای کنترل نور LED



شکل ۵-۱۴: نمایی از کنترل نور LED توسط I2C

مبحث دیگر در مورد LED ها، مربوط به کنترل شدت نور می باشند. با تغییر ⁷¹duty cycle و همچنین تنظیم متوسط جریان که به LED ها می رسد می توان شدت نور آنها را کنترل کرد.

سایر کاربردها

این پروتکل ارتباطی در سنسورها نیز کاربرد گسترده ای دارد نظیر IC های LM75A(Philips), LM82(National Semiconductor), AD7416(Analog Device) CMOS Image در همچنین می شوند. همچنین در Sensors مانند MB86S02A(Fujitsu)، کارتهای Server Management، Motorola Handheld Computer کاربرد دارد.

⁷¹ -سیکل وظیفه

در ضمن اکثر IC های شرکت Xicor که برای ارتباط با کامپیوتر و نرم افزار Labview می باشند، از پروتکل ارتباطی I^2C استفاده می کنند.

در یک دسته بندی خواص ابزار هایی که با I^2C می توانند ارتباط برقرار کنند عبارتند از:

- گیرنده های تلویزیونی : تولید وفق دهنده ها و دریافت کننده های تلویزیون
- گیرنده های رادیویی : تولید وفق دهنده ها و دریافت کننده های رادیویی
- پردازش صدا
- کنترل کننده مادون قرمز
- (Dual Tone Multiple Frequency) DTMF
- کنترل نمایش LCD : تولید تغذیه برای 72^{th} segment های یک LCD که به وسیله باس I^2C کنترل می شوند.
- کنترل نمایش LED : تولید تغذیه برای segment های یک LED که به وسیله باس I^2C کنترل می شوند.
- اهداف کلی ورودی ها و خروجی های دیجیتالی : نمایش اطلاعات "yes" یا "no" شبیه به کنترل روشن کردن LED یا خاموش کردن رله، شروع یا متوقف کردن موتور یا خواندن شماره های دیجیتالی از یک پورت.
- مبدل های آنالوگ به دیجیتال : اندازه گیری میزان کمیت فیزیکی مثل (دما و فشار و ...) ، کنترل خواص ، تبدیل داده های آنالوگ به مقادیر دیجیتالی برای محاسبه.
- مبدل های دیجیتال به آنالوگ : تولید ولتاژ کنترل مخصوص برای کنترل کردن موتور DC یا شدت نور LCD.
- (Random Access Memory) RAM
- (Electrically Erasable Programmable Read Only Memory) EEPROM
- نمایش سخت افزاری : نمایش دما و ولتاژ سیستم ها.
- میکروپرسور ها

فصل ششم

نرم افزار

۶-۱- بخش اول نرم افزار

برنامه زیر مربوط به master می باشد.

ابتدا توابع میکرو کنترلر را به کامپایلر معرفی کرده سپس سر فایل Stdio که مربوط به توابع lcd است را تعریف نموده و سر فایل بعدی مربوط به تابع تاخیر می باشد.

```
#include <mega8.h>
#include<stdio.h>
#include<delay.h>
#define Slave1 10
#define Slave2 20
#define Slave3 30
```

در اینجا پورتی که lcd به آن متصل است را به کامپایلر معرفی می کنیم. که در این برنامه Lcd به پورت d متصل است.

```
#asm          //LCD port D
.equ __lcd_port=0x12
#endasm
```

```
#include <lcd.h>
```

متغیر زیر مربوط به توابع lcd است به این فرم که کاراکتری که قرار است در Lcd نوشته شود در این متغیر ذخیره شده و سپس در Lcd نوشته می شود.

```
char data_lcd[15];
```

برنامه صفحه کلید

```
/////////--- key function ---/////////
```

اعدادی که در صفحه کلید قرار است نشان داده شود در این تابع ذخیره شده است.

```
int code[4][4]={ {5,1,4,7},{0,2,5,8},{14,3,6,9},{3,11,1,2}};
```

صفحه کلید به پورت B متصل می باشد. در این برنامه ابتدا چهار بیت کم ارزش این پورت که به صورت ورودی در نظر

گرفته شده، را صفر و چهار بیت با ارزش را یک میکنیم. که چهار بیت با ارزش به عنوان خروجی در نظر گرفته شده است.

```
int scan_key(void){
    int i,data,num_key=0xFF,zz=0x10;
    PORTB=0xF0;
```

در این خط برنامه چهار بیت کم ارزش یعنی ورودی از صفحه کلید به میکرو، را دریافت کرده و منتظر می ماند که کاربر کلیدی را فشار دهد. چنانچه کلیدی فشرده شود برنامه به خط بعدی رفته و در غیر این صورت منتظر فشردن کلید می ماند.

```
m1: data=((PINB) & (0x0F));    // wait for press key
    if(data==0x00) goto m1;
```

تاخیر ۲۰ میلی ثانیه ای برای گرفتن لرزه های ناشی از صفحه کلید یا نویز استفاده می شود.. به این فرم که دوباره کلید فشرده شده را از صفحه کلید می خواند و چنانچه همان کلید قبلی باشد به خط بعدی رفته و در غیر این صورت نویز می باشد. و برنامه دوباره منتظر فشردن صفحه کلید می ماند.

```
delay_ms(20);
PORTB=0xF0;
data=((PINB) & (0x0F));    // for debounce
if(data==0x00) goto m1;
```

در این حلقه هر بار یکی از بیت های خروجی (سطر) را یک کرده و در خط بعدی ورودی صفحه کلید (ستون) را می خواند و در متغیر Data ذخیره می کند.. چنانچه کلیدی در آن ستون فشرده نشده باشد، ستون بعدی را یک کرده و این سیکل را تکرار کرده تا data با یکی از اعداد زیر برابر شود. در این صورت برنامه به تابع code رفته و بر اساس عدد که به این تابع ارجاع داده می شود، کلید فشرده شده را پیدا می کند و در متغیر num_key می ریزد.

```
for(i=0;i<4;i++) {
    PORTB=zz;
    data=((PINB) & (0x0F));
    if(data==0x01) num_key=code[0][i];
    if(data==0x02) num_key=code[1][i];
    if(data==0x04) num_key=code[2][i];
    if(data==0x08) num_key=code[3][i];
    delay_ms(20);
    zz=zz<<1; }
}
```

در این خطوط برنامه به منظور جلوگیری از چند بار خوانده شدن صفحه کلید، منتظر برداشتن دست از روی صفحه کلید می شود. و در پایان کلید فشرده شده را بر می گرداند.

```
m2: PORTB=0xF0;
    data=((PINB) & (0x0F));
    if(data != 0x00) goto m2;
    return num_key; }
```

برنامه نوشتن در Slave

```
//////////-- write i2c --//////////
```

این تابع دو مقدار را به عنوان ورودی دریافت کرده که آدرس و دیتایی که قرار است نوشته شود، می باشد. سپس برای تعریف کردن سرعت انتقال رجیستر TWBR را مقدار دهی می کنیم.

```
void Master_Send(unsigned int address,unsigned int dat){
```

```
    TWBR=0x02;
```

برای فرستادن شرط شروع مقدار زیر در رجیستر کنترلی نوشته شده و برنامه منتظر پاسخ Slave به آن می ماند.

```
    TWCR=0xA4;
```

```
    while (!(TWCR & 0x80));
```

آدرس Slave را در رجیستر TWDR ریخته و آن را بر روی باس می نویسیم. و در خط بعدی منتظر پاسخ از طرف Slave می مانیم.

```
    TWDR=address;
```

```
    TWCR=0x84;
```

```
    while (!(TWCR & 0x80));
```

سپس دیتا را در رجیستر TWDR ریخته و آن را بر روی باس می نویسیم. و منتظر پاسخ دریافت این دیتا از طرف slave می مانیم. و در نهایت شرط توقف را ارسال می کنیم.

```
    TWDR=dat;
```

```
    TWCR=0x84;
```

```
    while (!(TWCR & 0x80));
```

```
    TWCR=0x94;
```

```
}
```

این تابع مربوط به نوشتن دیتا در lcd می باشد. به این نحو که دو مقدار C1 و C2 را برای قرار دادن مکان نما در lcd و مقدار بعدی را به عنوان دیتا دریافت می کند.

```
//////////LCD DISPLAY DATA-//////////
```

```
void lcd_data(int c1,int c2,int deta){
```

در این خط مکان نما را به نقطه مورد نظر انتقال داده می شود. و در خط بعدی دیتا را به فرم دسی مال در متغیر data_lcd ذخیره کرده و در نهایت آنرا بر روی Lcd می نویسد.

```
    lcd_gotoxy(c1,c2);
```

```
    print(data_lcd,"%d",deta);
```

```
    lcd_puts(data_lcd); }
```

این زیر برنامه مربوط به تبدیل آنالوگ به دیجیتال می باشد.

```
//////////ADC -//////////
```

```
#define ADC_VREF_TYPE 0x60
```

```
unsigned char read_adc(unsigned char adc_input)
```

```
{
```

```
    ADMUX=adc_input|ADC_VREF_TYPE;
```

```
    // Start the AD conversion
```

```
    ADCSRA|=0x40;
```

```
// Wait for the AD conversion to complete
while ((ADCSRA & 0x10)==0);
ADCSRA|=0x10;
return ADCH;
}
```

برنامه main در این قسمت نوشته شده است که بعد از مشخص کردن پایه های میکرو به عنوان ورودی یا خروجی، دستور العمل های لازم را بر روی lcd می نویسد. سپس منتظر می ماند تا کاربر کد slave را وارد کرده و در صورت درست بودن کد، منتظر دریافت دیتا از کاربر می شود. ولی اگر چنانچه کد slave اشتباه وارد شود پس از اطلاع دادن به کاربر دوباره منتظر دریافت کد slave می شود. کد Slave اولی ۱۰، کد Slave دومی ۲۰ و کد Slave سومی ۳۰ می باشد. همچنین از کد ۰۰ هم برای فراخوانی عمومی استفاده شده است، یعنی اینکه تمام Slave ها این دیتا را دریافت خواهند کرد.

```
//////////--- main program ---//////////
```

```
void main(void)
{
```

متغیر address مربوط به آدرس Slave ای می باشد که کاربر آنرا وارد کرده و متغیر Data مربوط به دیتایی می باشد که در آن slave نوشته می شود. متغیر num1 و num2 مربوط به رقم یکان و دهگان آدرس دریافتی از صفحه کلید می باشد.

```
int address,data,num1,num2;
float var;
```

پورت ها را به عنوان ورودی و خروجی تعریف شده است.

```
PORTB=0xFF;
DDRB=0xF0;
PORTC=0x00;
DDRC=0xFF;
```

مربوط به تابع آنالوگ به دیجیتال می باشد.

```
ADMUX=ADC_VREF_TYPE;
ADCSRA=0x83;
SFIO&=0xEF;
SFIO|=0x10;
```

توابع Lcd به کامپایلر معرفی می شود. که این تابع باید قبل از هر تابع دیگر Lcd تعریف شود.

```
lcd_init(16);
```

در این خطوط ابتدا صفحه lcd را پاک کرده و در سطر صفر و ستون صفر جمله زیر نوشته می شود. " Enter Micro Code " و در سطر یک ستون صفر بعد از یک ثانیه جمله زیر نوشته می شود " Then Enter Data " نوشته می شود و بعد از تاخیر ۵ ثانیه ایی جهت خواندن راحتتر کاربر دوباره Lcd را پاک می کنیم.

```
lcd_clear();
lcd_gotoxy(0,0);
lcd_putsf("Enter Micro Code");
lcd_gotoxy(0,1);
delay_ms(1000);
lcd_putsf("Then Enter Data");
delay_ms(5000);
lcd_clear();
```

در این حلقه که بی نهایت می باشد، ابتدا مکان نما به سطر ستون صفر منتقل شده و عبارت " Micro Code is= " نوشته شده و همزمان با آن led متصل به پورت c یک می شود. سپس صفحه کلید فراخوانی شده و عددی که کاربر وارد می کند در به عنوان رقم دهگان در متغیر num2 ذخیره می شود. و در سطر صفر م، ستون ۱۴ نمایش داده می شود.

```
while (1)
{
try_again: lcd_gotoxy(0,0);
lcd_putsf("Micro Code is= ");
PORTC.2=1;
num2=scan_key();
lcd_data(14,0,num2);
```

در این خطوط نیز دوباره صفحه کلید فرا خوانده شده و رقم یکان را برای آدرس slave از کاربر می خواهد. و در سطر صفر ستون ۱۵ نمایش می دهد. و برای تکمیل آدرس آنرا تبدیل به عدد دو رقمی می کند.. سپس در خط بعدی با فرستادن صفر بر روی پورت led را خاموش می کند.

```
num1=scan_key();
lcd_data(15,0,num1);
address=num2*10+num1;
PORTC.2=0;
delay_ms(100);
```

برای اطمینان از صحت کد ادرسی که برای slave فرستاده شده، چنانچه کدی که وارد شد، آدرس هر کدام از این slave ها نباشد یا آدرس صفر که برای فراخوانی عمومی در نظر گرفته شده است، نباشد، برنامه پیغام زیر را بر روی lcd نمایش می دهد " This Address isWrong. Try again " که این پیغام به مدت ۲ ثانیه نمایش داده می شود. سپس صفحه نمایش پاک شده و منتظر وارد کردن آدرس از طرف کاربر می ماند.

```

if(!(address==00 || address ==slave1 || address==slave2 || address==slave3))
{ lcd_gotoxy(0,0);
  lcd_putsf("This Address is ");
  lcd_gotoxy(0,1);
  lcd_putsf("Wrong. try again");
  delay_ms(2000);
  lcd_clear();
  goto try_again; }

```

سپس بعد از درست وارد کردن آدرس درست، برنامه منتظر وارد کردن دیتا می ماند و led را روشن کرده و برنامه صفحه کلید را فراخوانی می کند. بعد از فشردن صفحه کلید، led خاموش شده و بعد از تاخیر ۱۰۰ میلی ثانیه ای، عدد وارد شده را بر روی سطر یک ستون چهارده نشان می دهد.

```

lcd_gotoxy(0,1);
lcd_putsf("Data Micro is= ");
PORTC.2=1;
data=scan_key();
PORTC.2=0;
delay_ms(100);
lcd_data(14,1,data);

```

چنانچه آدرسی که وارد شده، آدرس صفر باشد، آنگاه دیتای دریافتی را برای تمام slave ها چاپ می کند.

```

if(address!=0)
  Master_Send(address,data);
else {
  Master_Send(0x0A,data);
  delay_ms(50);
  Master_Send(0x14,data);
  delay_ms(50);
  Master_Send(0x1E,data);
}
delay_ms(1000);
};
}

```

#####

برنامه زیر مربوط به اولین slave می باشد. آدرس این slave ، ۱۰ یا همان 0x0A می باشد. در این برنامه slave از طریق وقفه منتظر آدرس دهی master می ماند. و بعد از دریافت داده آن را بر روی پورت D میکرو نمایش می دهد.

```
#include <mega8.h>
```

آدرس slave اول برابر ۱۰ می باشد، سپس متغیر Receive_Data که به صورت سرتاسری تعریف شده است.

```
#define Slave1 10
unsigned int Receive_Data;
```

در برنامه وقفه زیر ابتدا منتظر می شود که پرچم TWINT یک شود که نشان دهنده اتمام ارسال است. در خط بعدی پالس تصدیق را روی گذرگاه ایجاد می کند. و منتظر یک شدن پرچم TWINT می ماند.

```
interrupt [TWI] void twi_isr(void)
{
    while (!(TWCR & 0x80));
    TWCR=0xc4;
    while (!(TWCR & 0x80));
```

سپس دیتای دریافتی از master را که در رجیستر TWDR قرار دارد را در متغیر Receive_Data قرار می دهد. و بر روی پورت D نمایش می دهد. در خط بعدی پالس تصدیق دریافت دیتا را بر روی باس قرار می دهد. و بعد از مقدار دهی دوباره رجیسترهای مربوطه از برنامه وقفه خارج می شود.

```
    Receive_Data=TWDR ;
    PORTD=Receive_Data;
    TWCR=0xc4;
    while (!(TWCR & 0x80));
    TWCR=0x94;
    TWAR=slave1;
    TWCR=0x45;
}
```

در برنامه اصلی ابتدا پورت D را به عنوان خروجی در نظر گرفته و در خط بعدی وقفه سراسری را فعال کرده سپس رجیستر TWBR را برای سرعت انتقال فعال کرده و رجیستر TWAR را برای آدرس slave تعیین کرده و برنامه وارد حلقه بی نهایت می شود.

```
void main()
{
    DDRB=0xFF;

    #asm ("sei");
    DDRD=0xFF;
    TWBR=0x02;
    TWAR=slave1;
```



```
TWCR=0x45;
```

```
while (1);  
}
```

```
#####
```

برنامه زیر مربوط به دومین slave می باشد. آدرس این slave ، ۲۰ یا همان 0x14 می باشد. در این برنامه slave از طریق وقفه منتظر آدرس دهی master می ماند. و بعد از دریافت داده آن را بر روی پورت D میکرو نمایش می دهد.

```
#include <mega8.h>
```

آدرس slave دوم برابر ۲۰ می باشد، سپس متغیر Receive_Data که به صورت سرتاسری تعریف شده است.

```
#define Slave2 20
```

```
unsigned int Receive_Data;
```

در برنامه وقفه زیر ابتدا منتظر می شود که پرچم TWINT یک شود که نشان دهنده اتمام ارسال است. در خط بعدی پالس تصدیق را روی گذرگاه ایجاد می کند. و منتظر یک شدن پرچم TWINT می ماند.

```
interrupt [TWI] void twi_isr(void)
```

```
{  
    while (!(TWCR & 0x80));  
    TWCR=0xc4;  
    while (! (TWCR & 0x80));
```

سپس دیتای دریافتی از master را که در رجیستر TWDR قرار دارد را در متغیر Receive_Data قرار می دهد. و بر روی پورت D نمایش می دهد. در خط بعدی پالس تصدیق دریافت دیتا را بر روی باس قرار می دهد. و بعد از مقدار دهی دوباره رجیستر های مربوطه از برنامه وقفه خارج می شود.

```
    Receive_Data=TWDR ;  
    PORTD=Receive_Data;  
    TWCR=0xc4;  
    while (! (TWCR & 0x80));  
    TWCR=0x94;  
    TWAR=slave2;  
    TWCR=0x45;  
}
```

در برنامه اصلی ابتدا پورت D را به عنوان خروجی در نظر گرفته و در خط بعدی وقفه سراسری را فعال کرده سپس رجیستر TWBR را برای سرعت انتقال فعال کرده و رجیستر TWAR را برای آدرس slave تایین کرده و برنامه وارد حلقه بی نهایت می شود.

```
void main()
{
    DDRB=0xFF;

    #asm ("sei");
    DDRD=0xFF;
    TWBR=0x02;
    TWAR=slave2;
    TWCR=0x45;

    while (1);
}
```

#####

برنامه زیر مربوط به سومین slave می باشد. آدرس این slave ، ۳۰ یا همان 0x1E می باشد. در این برنامه slave از طریق وقفه منتظر آدرس دهی master می ماند. و بعد از دریافت داده آن را بر روی پورت D میکرو نمایش می دهد.

```
#include <mega8.h>
```

آدرس slave سوم برابر 30 می باشد، سپس متغیر Receive_Data که به صورت سرتاسری تعریف شده است.

```
#define Slave3 30
unsigned int Receive_Data;
```

در برنامه وقفه زیر ابتدا منتظر می شود که پرچم TWINT یک شود که نشان دهنده اتمام ارسال است. در خط بعدی پالس تصدیق را روی گذرگاه ایجاد می کند. و منتظر یک شدن پرچم TWINT می ماند.

```
interrupt [TWI] void twi_isr(void)
{
    while (!(TWCR & 0x80));
    TWCR=0xc4;
    while (! (TWCR & 0x80));
```

سپس دیتای دریافتی از master را که در رجیستر TWDR قرار دارد را در متغیر Receive_Data قرار می دهد. و بر روی پورت D نمایش می دهد. در خط بعدی پالس تصدیق دریافت دیتا را بر روی باس قرار می دهد. و بعد از مقدار دهی دوباره رجیستر های مربوطه از برنامه وقفه خارج می شود.

```
Receive_Data=TWDR ;
PORTD=Receive_Data;
TWCR=0xc4;
while (! (TWCR & 0x80));
TWCR=0x94;
TWAR=slave3;
TWCR=0x45;
}
```

در برنامه اصلی ابتدا پورت D را به عنوان خروجی در نظر گرفته و در خط بعدی وقفه سراسری را فعال کرده سپس رجیستر TWBR را برای سرعت انتقال فعال کرده و رجیستر TWAR را برای آدرس slave تایین کرده و برنامه وارد حلقه بی نهایت می شود.

```
void main()
{
    DDRB=0xFF;

    #asm ("sei");
    DDRD=0xFF;
    TWBR=0x02;
    TWAR=slave3;
    TWCR=0x45;

    while (1);
}
```

بخش دوم

برنامه های زیر را هم می توان در میکروها قرار داد. ولی این برنامه ها زمانی درست کار می کنند که تعداد master و Slave ها یکی باشند. چنانچه تعداد slave ها بیش از یکی شود، آنگاه کدی که از master به Slave فرستاده می شود، همواره درست نمی باشد. علت این امر استفاده از توابع i2c می باشد که به صورت نرم افزار با این پروتکل ارتباط برقرار می کند. که عیب آن این می باشد که با میکروکنترلر به عنوان master، و با بقیه ابزارهای جانبی به عنوان Slave رفتار می کند. ولی در برنامه هایی که در چند صفحه قبل نوشته شد، به صورت سخت افزاری با پروتکل i2c برخورد کرده و این مشکل را ندارد.

تفاوت این دو برنامه در قسمت مربوط به توابع i2c می باشد. و دیگر توابع استفاده شده در این دو برنامه یکسان می باشند.

برنامه زیر مربوط به master بوده آدرس های مربوط به slave و اطلاعاتی که باید در آن slave قرار گیرد را از کاربر دریافت می کند.

```
#include <mega8.h>
#include<stdio.h>
#include<delay.h>
#asm // i2c conect port C
.equ __i2c_port=0x15
.equ __sda_bit=0
.equ __scl_bit=1
#endasm
#include <i2c.h>
#asm //LCD port D
.equ __lcd_port=0x12
#endasm
#include <lcd.h>
char data_lcd[15]; // key conect port B
/////////--- key function ---/////////
int code[4][4]={ {1,2,3,10},{4,5,6,11},{7,8,9,12},{13,0,14,15}};
int scan_key(void){
    int i,data,num_key=0xFF,zz=0x10;
    PORTB=0xF0;
m1: data=((PINB) & (0x0F)); // wait for press key
    if(data==0x00) goto m1;
    delay_ms(20);
    PORTB=0xF0;
    data=((PINB) & (0x0F)); // for debounce
    if(data==0x00) goto m1;
```

```

for(i=0;i<4;i++) {
    PORTB=zz;
    data=(PINB ) & (0x0F));
    if(data==0x01) num_key=code[0][i];
    if(data==0x02) num_key=code[1][i];
    if(data==0x04) num_key=code[2][i];
    if(data==0x08) num_key=code[3][i];
    delay_ms(20);
    zz=zz<<1; }
m2: PORTB=0xF0;
    data=((PINB) & (0x0F));
    if(data != 0x00) goto m2;
    return num_key; }
//////////-- write i2c --//////////
void write(unsigned int address,unsigned int data)
{   int ak;
    i2c_start();
    do {ak= i2c_write(address); } while(ak != 1);
    i2c_write(data);
    i2c_stop();
    delay_ms(10); }
//////////-- LCD DISPLAY DATA--//////////
void lcd_data(int c1,int c2,int deta){
    lcd_gotoxy(c1,c2);
    sprintf(data_lcd,"%d",deta);
    lcd_puts(data_lcd); }
//////////-- ADC --//////////
#define ADC_VREF_TYPE 0x60
unsigned char read_adc(unsigned char adc_input)
{
    ADMUX=adc_input|ADC_VREF_TYPE;
    // Start the AD conversion
    ADCSRA|=0x40;
    // Wait for the AD conversion to complete
    while ((ADCSRA & 0x10)==0);
    ADCSRA|=0x10;
    return ADCH;
}
//////////--- main program ---//////////
void main(void)
{

```

```

int address,data,num1,num2;
float var;
PORTB=0xFF;
DDRB=0xF0;
PORTC=0x00;
DDRC=0xFF;
// 2 Wire Bus initialization
// Generate Acknowledge Pulse: On
// 2 Wire Bus Slave Address: 11h
// General Call Recognition: On
// Bit Rate: 50.000 kHz
TWBR=0x0B;
TWAR=0x23;
TWCR=0x44;

ADMUX=ADC_VREF_TYPE;
ADCSRA=0x83;
SFIO&=0xEF;
SFIO|=0x10;

i2c_init();
lcd_init(16);
write(22,03);
  lcd_clear();
  lcd_gotoxy(0,0);
  lcd_putsf("Enter Micro Code");
  lcd_gotoxy(0,1);
  delay_ms(1000);
  lcd_putsf("Then Enter Data");
  delay_ms(5000);
  lcd_clear();
while (1)
{ // var=read_adc(4);
  // var=var*5;
  lcd_gotoxy(0,0);
  lcd_putsf("Micro Code is= ");
  PORTC.2=1;
  num2=scan_key();
  lcd_data(14,0,num2);
  num1=scan_key();

```

```

    lcd_data(15,0,num1);
    address=num2*10+num1;
    PORTC.2=0;
    delay_ms(100);

    lcd_gotoxy(0,1);
    lcd_putsf("Data Micro is= ");
    PORTC.2=1;
    data=scan_key();
    PORTC.2=0;
    delay_ms(100);
    lcd_data(14,1,data);
    write(address,data);
    write(address,data);
    delay_ms(1000);
};
}

```

برنامه زیر مربوط به اولین slave می باشد. آدرس این Slave برابر ۱۰ می باشد.

```

#include <mega8.h>
#include<delay.h>

#asm
.equ __i2c_port=0x15
.equ __sda_bit=0
.equ __scl_bit=1
#endasm
#include <i2c.h>

void main(void)
{
int data,address;
PORTD=0x00;
DDRD=0xFF;
PORTB=0x00;
DDRB=0xFF;
i2c_init();

```

```

while (1) {
do {address=i2c_read(1);} while(address!=۱۰);

data=i2c_read(0);
PORTD=data;

};
}

```

برنامه زیر مربوط به دومین slave می باشد. آدرس این Slave ، ۲۰ می باشد

```

#include <mega8.h>
#include<delay.h>

```

```

#asm
.equ __i2c_port=0x15
.equ __sda_bit=0
.equ __scl_bit=1
#endasm
#include <i2c.h>

```

```

void main(void)
{
int data,address;
PORTD=0x00;
DDRD=0xFF;
PORTB=0x00;
DDRB=0xFF;
i2c_init();
while (1) {
do {address=i2c_read(1);} while(address!=۲۰);

data=i2c_read(0);
PORTD=data;

};
}

```

برنامه زیر مربوط به سومین slave می باشد. آدرس این slave ، ۳۰ می باشد.

```

#include <mega8.h>

```



```
#include<delay.h>
```

```
#asm
```

```
.equ __i2c_port=0x15
```

```
.equ __sda_bit=0
```

```
.equ __scl_bit=1
```

```
#endasm
```

```
#include <i2c.h>
```

```
void main(void)
```

```
{
```

```
int data,address;
```

```
PORTD=0x00;
```

```
DDRD=0xFF;
```

```
PORTB=0x00;
```

```
DDRB=0xFF;
```

```
i2c_init();
```

```
while (1) {
```

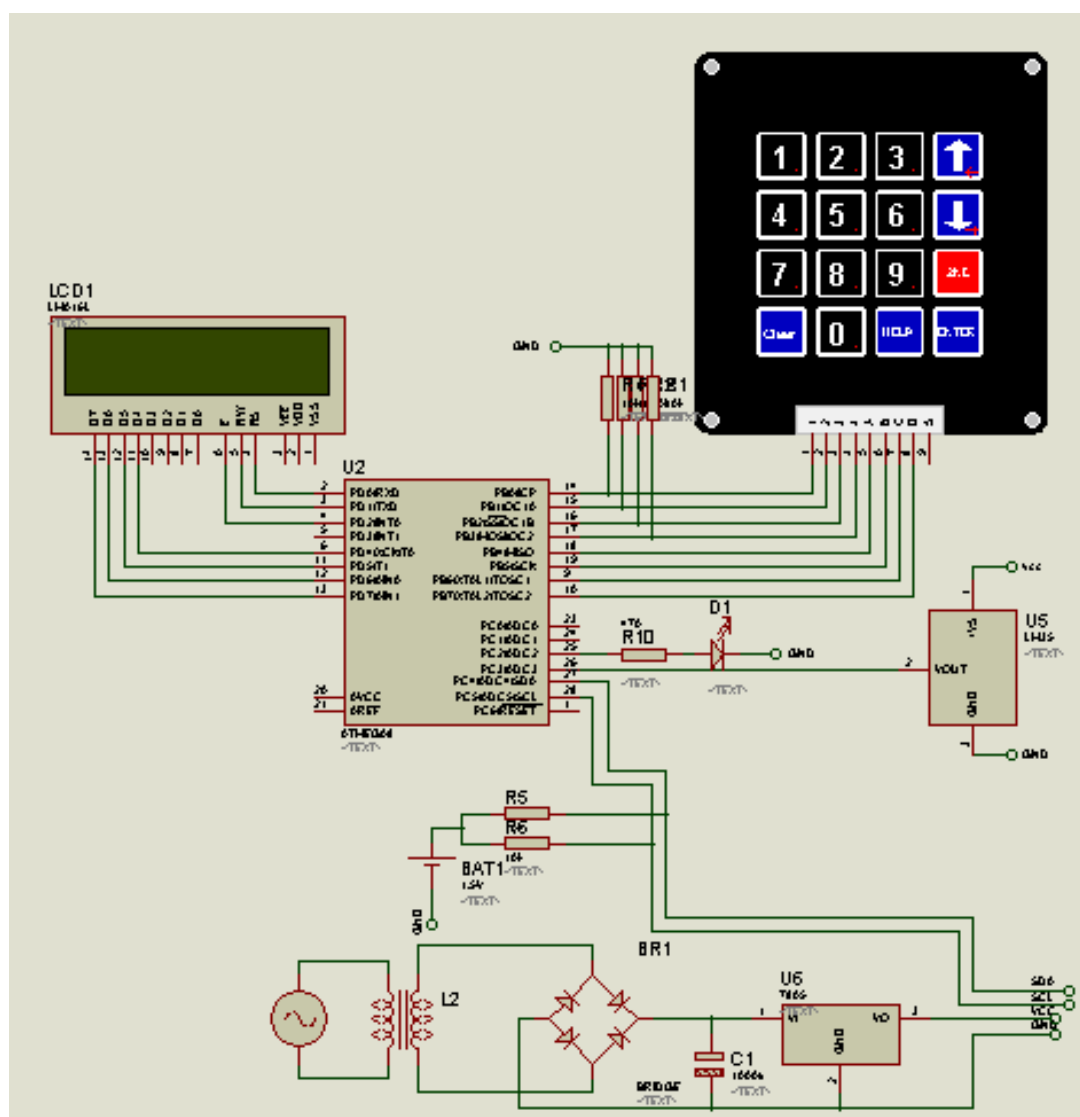
```
do{address=i2c_read(1);}while(address!=۰);
```

```
data=i2c_read(0);
```

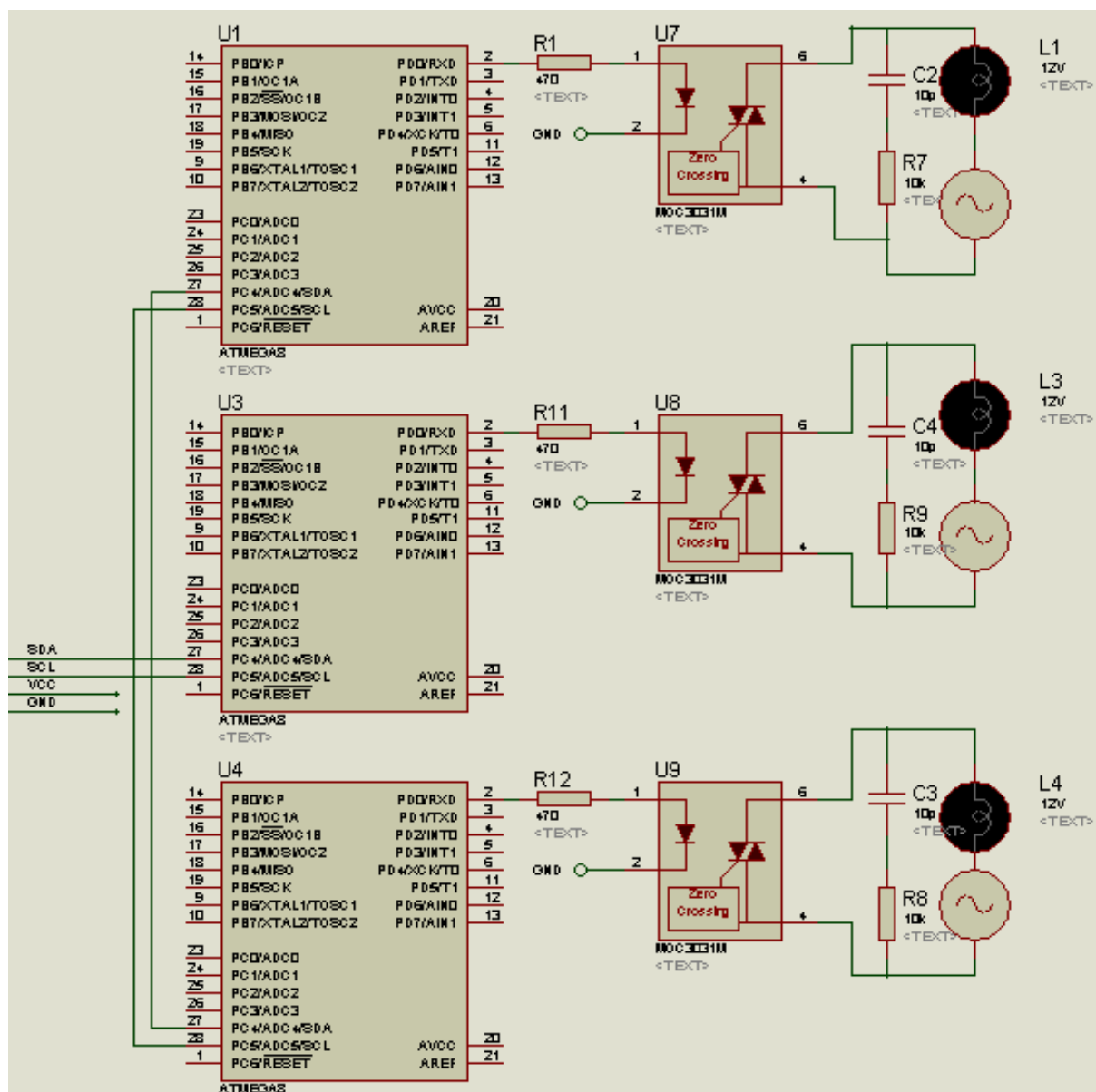
```
PORTD=data;
```

```
};
```

```
}
```



شکل ۶-۱- مدار MASTER



شکل ۶-۲- مدار تمام Slave ها

پیشنهاد

یکی از کاربردهایی که می توان با این پروتکل انجام داد این می باشد که سیستمی متشکل از چند SLAVE و یک master را ایجاد نماییم که هدف آن مانیتور کردن یک پروسه می باشد.. به عنوان مثال برای اینکه دما، رطوبت و فشار چند اتاق را همزمان کنترل کنیم، میتوانیم در هر اتاقی یک slave قرار داده که کارشان ثبت دما، فشار و رطوبت می باشد. و master در زمان های مشخص از هر کدام از Slave ها گزارش کارشان را دریافت نماید و بعد از پردازش آن، عکس المل های لازم(دستور هر کدام از slave ها) را انجام دهد.

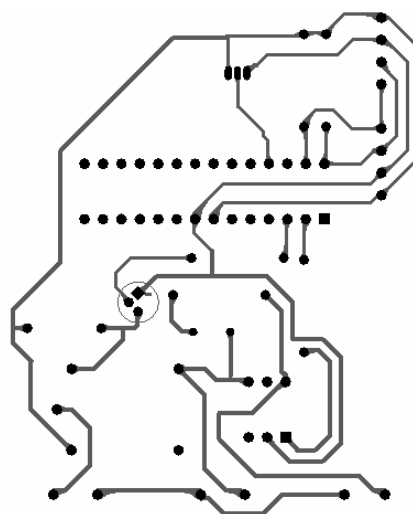
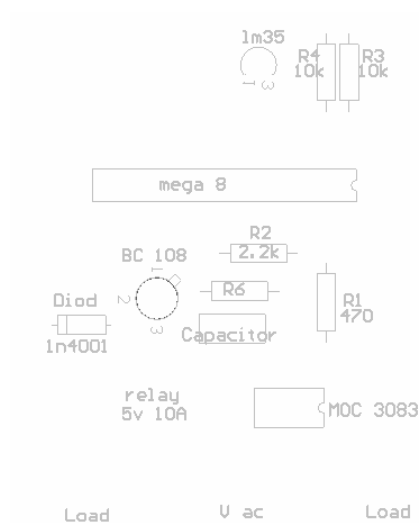
کار بعدی که می توان با این شبکه انجام داد استفاده از این پروتکل در مونیتورینگ قلب می باشد. به این نحو که هر کدام از slave ها با مدار جانبی در کنار یک بیمار قلبی قرار می گیرد به این فرم که سیگنال قلب توسط میکروفرنی که به قلب بیمار متصل است، به یک تقویت کننده متصل شده و توسط ADC میکرو کنترلر از آنالوگ به دیجیتال تبدیل شده و توسط Slave در زمان بندی مشخصی که توسط master معین می شود، از slave به master منتقل می شود. و master هم آنرا می تواند توسط پورت موازی، سری یا USB به کامپیوتر انتقال داده و آنرا به عنوان یک پیکسل دریافت کرده و این پیکسل ها وقتی در کنار هم قرار گیرند شکل سیگنال قلبی هر بیمار بر روی صفحه مانیتور نشان داده شده و پردازش های لازم را روی آن انجام دهد. کار بعدی دیگری که می توان روی آن انجام داد، استفاده از این پروتکل به عنوان PLC می باشد که یک سری ورودی ها و خروجی هایی دارد که master همان نقش PLC را ایفا کرده و هر کدام از این Slave ها می توانند به عنوان ورودی ها و خروجی هایی که در هر لحظه اطلاعات را به پروسه مرکزی(master) انتقال می دهند

نتیجه گیری

این پروژه به فرم عملی برای کنترل دستگاه ها مناسب بوده و دستگاه های جانبی بدون اینکه نیاز به قطع کردن کل دستگاه برای وصل کردن وسیله جدیدی باشد، می تواند مورد استفاده قرار گیرد.. کار با این پروتکل به دلیل وجود تابع های از قبل طراحی شده توسط طراح، ساده بوده و به دلیل دو سیمه بودن این پروتکل مدار های PCB آن نیز کوچک می باشد. به دلیل کوچک شدن PCB و کم بودن مدارات جانبی، هزینه این

- [1]. Philips Semiconductors
<http://www.semiconductors.philips.com> Accessed : March 2006
- [2]. Philips Semiconductors
http://www.semiconductors.philips.com/acrobat_download/literature/9398/39340011.pdf
- [3]. <http://www.i2c-bus.org/highspeed/> Accessed : March 2006
- [4]. THE I2C-BUS SPECIFICATION - VERSION 2.1 - JANUARY 2000
- [5]. I2C BUS – Quarndon Electronics Ltd. – www.quarndon.co.uk
- [6]. Westermo Handbook – Industrial data communication – Edition 3.0 – westermo teleindustri AB, Sweden
- [7]. And the other Internet based references, papers eBooks , catalogs and articles.

شکل Pcb مربوط به Slave ها



شکل Pcb مربوط به master

