

بِسْمِ الرَّحْمَنِ الرَّحِيمِ

مالتی پلکسرها

نویسنده:

محمد منفرد

كلمات کلیدی:

مالتی پلکسر - گیت های منطقی - متبر کر کننده - 74LS153 - 74LS151 - 74LS150

چکیده:

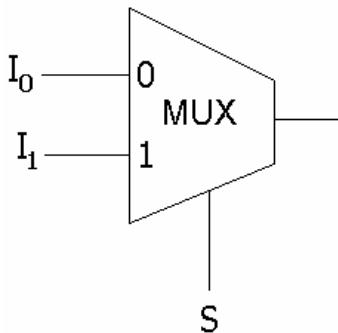
در این مقاله با مالتی پلکسرها، انواع آنها و روش کار آن آشنا می شوید.



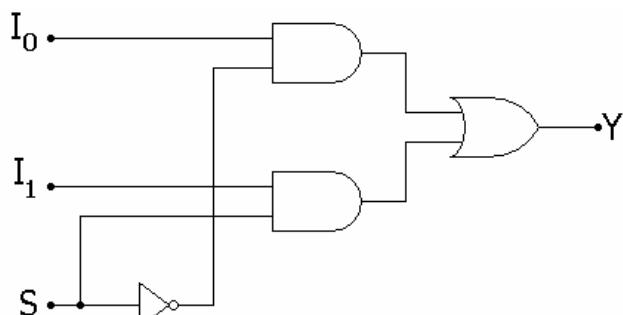
مالتی پلکسر ها:

یک مالتی پلکسر مداری ترکیبی است که اطلاعات دودویی را از تعدادی خط ورودی دریافت کرده و آنها را به یک خط خروجی هدایت می نماید. انتخاب یک ورودی خاص به وسیله مجموعه ای از خطوط انتخاب انجام می شود. معمولاً 2^n خط ورودی و n خط انتخاب وجود دارد و ترکیب بیتی تعیین کننده ورودی انتخاب شده است.

یک مالتی پلکسر 2 به 1 یکی از دو منبع 1 بیت را طبق شکل 1 (الف) به یک مقصد مشترک متصل می کند. مدار دارای دو خط ورودی داده، یک خروجی و یک خط انتخاب S است. وقتی $S = 0$ باشد، گیت AND فوکانی فعال شده و I_0 به خروجی راه می یابد. وقتی $S = 1$ باشد، گیت AND تحتانی فعال شده و I_1 به خروجی متصل می شود. مالتی پلکسر مثل یک کلید الکترونیک عمل کرده و یکی از دو منبع را انتخاب می نماید. نمودار بلوکی یک مالتی پلکسر گاهی به شکل ذوزنقه شکل 1 (ب) نشان داده می شود. این مدار چگونگی انتخاب و هدایت منابع متعدد داده را به یک مقصد نشان می دهد. مالتی پلکسراغلب با نمودارهای بلوکی و کلمه MUX نشان داده می شود.



شکل 1 - (ب)



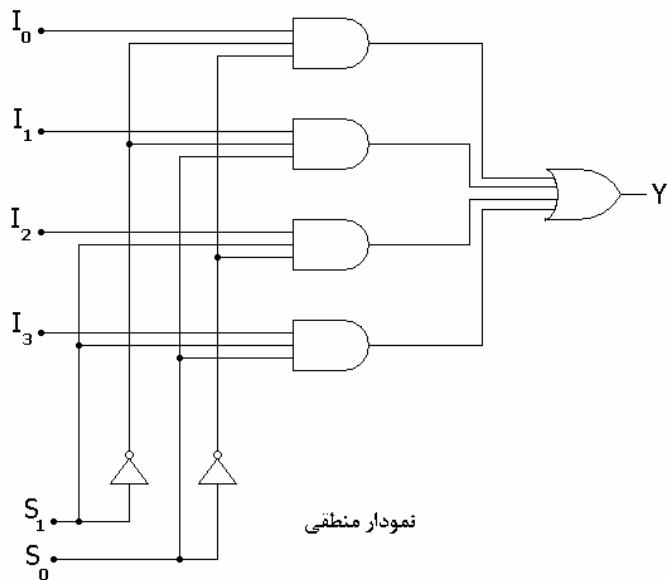
شکل 1 - (الف)

مالتی پلکسر 4 به 1:

یک مالتی پلکسر 4 به 1 در شکل 2 دیده می شود. هر یک از چهار ورودی I_0 تا I_3 به یک ورودی گیت AND اعمال می شود. خطوط انتخاب S_1 و S_0 برای انتخاب گیت AND خاص Decode می شوند. خروجی گیت های AND به یک گیت OR اعمال می شوند تا خروجی 1 خط را ایجاد کنند. جدول تابع، ورودی را که از مالتی پلکسر عبور کرده نشان می دهد. برای نمایش عمل مدار، حالتی را که $S_1S_0 = 10$ می باشد را ملاحظه کنید. گیت مربوط به ورودی I_2 دارای دو ورودی 1 و یک ورودی متصل به I_2 است. سه گیت دیگر هر یک حداقل یک 0 در ورودی خود دارند و بنابراین خروجی شان 0 می شود. خروجی گیت OR، اکنون برابر مقدار I_2 است. به این ترتیب مسیری از ورودی انتخابی به خروجی ایجاد شده است. یک مالتی پلکسر را انتخابگر داده هم می خوانند، زیرا یکی از چند ورودی را انتخاب کرده و اطلاعات باینری را به خط خروجی هدایت می کند.

S_1	S_0	Y
0	0	I_0
0	1	I_1
1	0	I_2
1	1	I_3

جدول تابع

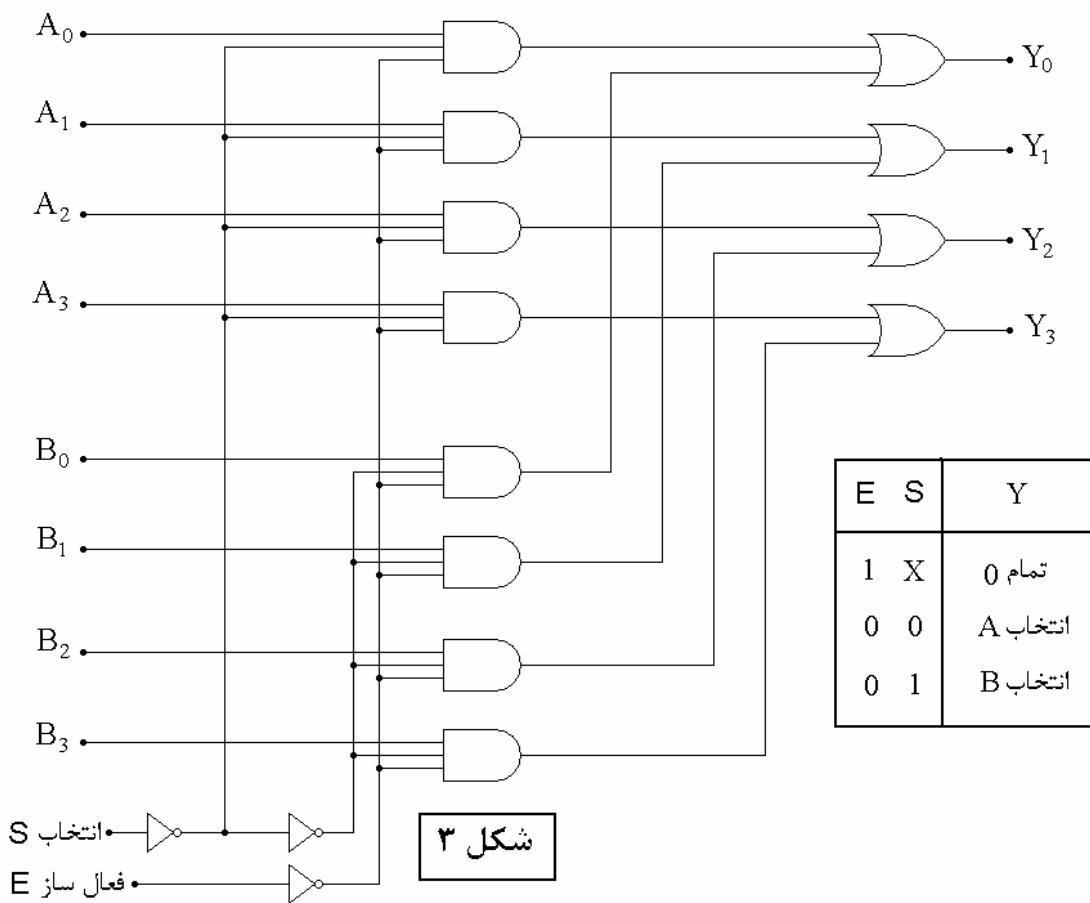


شکل ۲

وجود گیت های AND و وارونگر ها در مالتی پلکسر، مدار دیکدر را به خاطر می آورد، و به علاوه آنها خطوط ورودی انتخاب را دیکد می کنند. به طور کلی یک مالتی پلکسر 2^n به 1 از یک دیکدر n به 2^n ساخته شده که در آن 2^n خط به 2^n گیت AND، یعنی هر خط به یک گیت وصل شده است. خروجی های گیت های AND به تنها گیت OR اعمال می گردند. سایز مالتی پلکسر با 2^n خط ورودی داده و تنها خط خروجی اش مشخص می شود. همچون دیکدر، مالتی پلکسراها هم ممکن است خط فعال سازی داشته باشند تا عملکرد کل قطعه را کنترل کنند. وقتی که ورودی فعال ساز در وضعیت غیر فعال قرار دارد، خروجی های غیر فعالند، وقتی در حالت فعال خود قرار گیرد، مدار به عنوان یک مالتی پلکسر معمولی عمل میکند.

مدارهای مالتی پلکسرا می توان برای تهیه مالتی پلکسر چند بیتی با هم ترکیب کرد. به منظور تشریحی بر این مطلب، یک مالتی پلکسر 2 به 1 چهارتایی در شکل 3 نشان داده شده است.

مدار دارای 4 مالتی پلکسراست که هر یک قادر است یکی از دو خط را انتخاب نماید. خروجی Y_0 می تواند به یکی از ورودی های A_0 یا B_0 وصل شود. به طور مشابه Y_1 هم می تواند مقدار A_1 یا B_1 را داشته باشند، و به همین ترتیب. خط انتخاب ورودی یکی از خطوط ورودی را در هر یک از 4 مالتی پلکسرا انتخاب می کند. خط فعال E باید به هنگام معمولی فعال شود. گرچه مدار حاوی 4 مالتی مالتی پلکسرا 2 به 1 است، ولی ما بیشتر علاقه مندیم به آن به عنوان مداری که یکی از دو مجموعه 4 بیتی خطوط داده را انتخاب می کند، بنگریم. همانطور که در جدول تابع دیده می شود، مدار وقتی $E = 0$ است فعال می شود. آنگاه اگر $S = 0$ باشد چهار ورودی A مسیری به چهار خروجی دارند. از طرف دیگر اگر $S = 1$ ، چهار ورودی B به خروجی ها اعمال می شوند، وقتی $E = 1$ باشد، مستقل از وضعیت S، همه خروجی ها 0 خواهد بود.



پیاده سازی تابع بول:

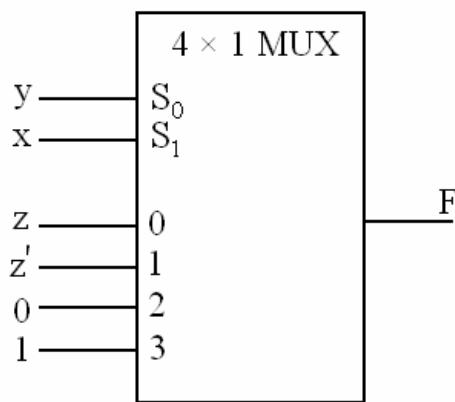
میدانیم که با افزودن یک گیت OR به خروجی های یک دیکدر می توان از آن برای پیاده سازی توابع بول استفاده کرد. با بررسی نمودار منطقی یک مالتی پلکسر ملاحظه می شود که این مدار در واقع همان دیکدر است که یک گیت OR به آن اضافه شده است. مینترم های یک تابع با خطوط انتخاب مالتی پلکسر تولید می شوند. هر مینترم به وسیله ورودی های داده انتخاب می شود. این مطلب روشی را برای پیاده سازی هر تابع n متغیره به وسیله یک مالتی پلکسر که دارای 2^n ورودی داده و n خط ورودی انتخاب است، فراهم می سازد.

اکنون روش کاراتری را برای پیاده سازی یک تابع بول n متغیره با مالتی پلکسری که $1 - n$ ورودی انتخاب دارد، معرفی می نماییم. ابتدا $1 - n$ متغیر به ورودی های انتخاب مالتی پلکسر وصل می شود. تنها متغیر باقیمانده تابع برای ورودی های داده مورد استفاده قرار می گیرد. اگر متغیر باقیمانده را Z بنامیم هر ورودی داده مالتی پلکسر برابر Z' ، Z ، 1 و 0 خواهد بود. برای نمایش این رویه، تابع سه متغیره زیر را ملاحظه کنید:

$$F(x, y, z) = \sum(1, 2, 6, 7)$$

تابع را می توان مطابق شکل 4 با یک مالتی پلکسر 4 به 1 پیاده سازی کرد. دو متغیر x و y به خط انتخاب وصل می شود، به این ترتیب که x به ورودی S_1 و y به ورودی S_0 متصل می گردد. مقادیر خطوط ورودی داده از جدول صحت (جدول درستی) تابع معین

می شود. وقتی $xy = 00$ باشد، خروجی F برابر z است زیرا وقتی $z = 0$ است F هم برابر 0 بوده و وقتی $z = 1$ شود F نیز برابر 1 می گردد. این وضع لازم می دارد تا متغیر z به ورودی داده 0 متصل شود. عملکرد مالتی پلکسر به نحوی است که وقتی $xy = 00$ گردد، خط داده شماره 0 به خروجی وصل شده را برابر z می نماید. به طریقی مشابه می توان نشان داد که خطوط ورودی 1، 2 و 3 وقتی که $xy = 10$ و 11 است به ترتیب به F وصل می شوند. این مثال خاص هر چهار حالت ممکن را برای ورودی های داده تهیه می کند.



پیاده سازی مالتی پلکسر

x	y	z	F
0	0	0	0
0	0	1	$F = z$
0	1	0	1
0	1	1	$F = z'$
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	$F = 1$

جدول درستی

شکل ۴

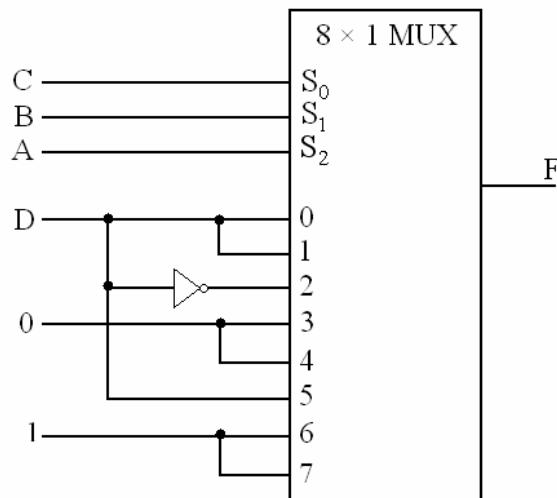
روال کلی برای پیاده سازی هرتابع بول n متغیره با یک مالتی پلکسر که $1 - n$ خط ورودی انتخاب و 2^{n-1} ورودی داده دارد از مثال قبل نتیجه می گردد. ابتدا تابع بول را در جدول درستی لیست می کنیم. اولین $1 - n$ متغیر جدول به ورودی های انتخاب مالتی پلکسر وصل می شوند. برای هر ترکیبی از متغیرهای انتخاب، خروجی را به عنوان تابعی از آخرین متغیر ارزیابی می کنیم. این تابع می تواند 0، 1، متعغير و یا متمم باشد. آنگاه این مقادیر به ورودی های داده به نحوی صحیح اعمال می شوند.

به عنوان دومین مثال، تابع بول زیر را ملاحظه نمایید:

$$F(A,B,C,D) = \sum(1,3,4,11,12,13,14,15).$$

این تابع با مالتی پلکسری که سه ورودی انتخاب دارد، مطابق شکل 5 پیاده سازی می شود. توجه کنید که اولین متغیر A باید به ورودی انتخاب S_2 و دو خط B و C به ترتیب به S_1 و S_0 وصل شوند.

A	B	C	D	F
0	0	0	0	0 $F = D$
0	0	0	1	1
0	0	1	0	0 $F = D$
0	0	1	1	1
0	1	0	0	1 $F = D'$
0	1	0	1	0
0	1	1	0	0 $F = 0$
0	1	1	1	0
1	0	0	0	0 $F = 0$
1	0	0	1	0
1	0	1	0	0 $F = D$
1	0	1	1	1
1	1	0	0	1 $F = 1$
1	1	0	1	1
1	1	1	0	1 $F = 1$
1	1	1	1	1



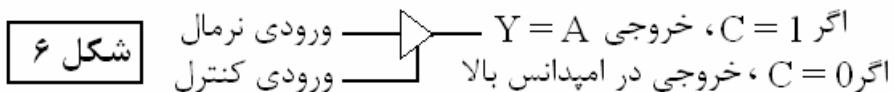
شکل ۵

پیاده سازی یک تابع 4 ورودی با یک مالتی پلکس

مقادیر ورودی های داده از جدول درستی شده در شکل معین می گردند. شماره خط داده مربوطه از ترکیب دودویی ABC حاصل می شود. مثلًا وقتی $ABC = 101$ باشد، جدول نشان می دهد که $F = D$ است، بنابراین متغیر D به ورودی داده ۵ وصل می شود. ثابت های دودویی ۰ و ۱ مربوط به دو مقدار سیگنال ثابت است. وقتی از مدارهای مجتمع استفاده می کنیم، منطق ۰ مربوط به سیگنال زمین و منطق ۱ معادل با سیگنال تغذیه است که معمولاً ۵ ولت است.

گیت های سه حالت

یک مالتی پلکس را می توان با گیت های سه حالت ساخت. یک گیت سه حالت مداری دیجیتال است که سه حالت را از خود به نمایش می گذارد. دو حالت، همچون گیت های معمولی همان منطق ۱ و ۰ است. حالت سوم، حالت امپدانس بالا می باشد. حالت امپدانس بالا مثل مدار باز عمل می کند و به این معنی است که خروجی از درون قطع بوده و مدار دارای مفهوم منطقی با ارزشی نیست. گیت های سه حالت ممکن است به عنوان گیت های AND و NAND نیز عمل کنند. با این وجود اغلب به عنوان بافر مورد استفاده قرار می گیرند.

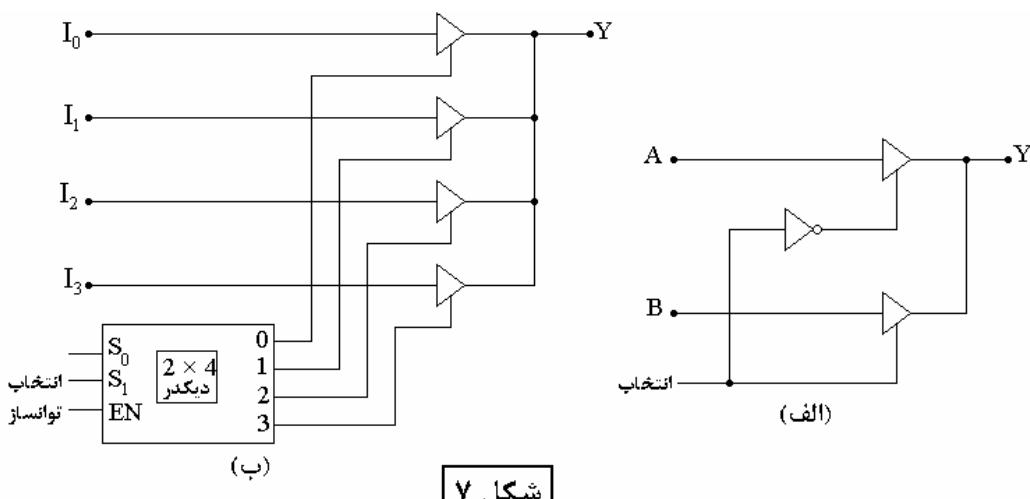


شکل ۶

نمودار گرافیکی یک گیت بافر سه حالت در شکل ۶ (صفحه قبل) دیده می شود. این قطعه با ورودی کنترلی که وارد ضلع پایینی آن می شود از نوع معمولی اش تفکیک می شود. یک بافر معمولی دارای یک ورودی، یک خروجی و یک خط کنترل می باشد که وضع خروجی را مشخص می نماید. وقتی که ورودی کنترل برابر ۱ است، خروجی فعال شده و گیت مانند یک لافر معمولی عمل می کند و در این حالت خروجی برابر

ورودی اصلی است. وقتی که ورودی کنترل 0 شود، خروجی غیر فعال شده و گیت بدون توجه به مقدار ورودی اصلی به حالت امپدانس بالا می‌رود. حالت امپدانس بالای یک گیت سه حالته ویژگی خاصی را فراهم می‌کند که در دیگر گیت‌ها وجود ندارد. به علت این ویژگی، تعداد زیادی از خروجی‌های سه حالته می‌توانند به هم وصل و بدون تأثیر بر روی بار شدن یک خط مشترک را تشکیل بدهند.

ساخت مالتی پلکسرا با بافرهای سه حالته در شکل 7 دیده می‌شود. بخش (الف) شکل، یک مالتی پلکسر 2 به 1 را با دو بافر سه حالته و یک وارونگر نشان می‌دهد. دو خروجی به هم وصل شده اند تا یک خروجی مشترک را به وجود آورند. باید اشاره کرد که این گونه اتصالات را با گیت‌هایی که خروجی سه حالته ندارند نمی‌توان اجرا کرد. وقتی ورودی انتخاب 0 است، بافر فوقانی به وسیله ورودی کنترلش فعال می‌گردد و در این حالت بافر پایینی غیر فعال است.



ساختار یک مالتی پلکسر 4 به 1 در شکل 7 (ب) ملاحظه می‌شود. خروجی‌های چهار بافر سه حالته به هم متصل شده اند تا یک خروجی مشترک را بسازند. ورودی‌های کنترل به بافر مشخص می‌کنند که کدام یک از چهار ورودی‌های نرمال I_0 تا I_3 به خط خروجی متصل خواهد شد. در هر لحظه از زمان تنها یکی از بافرها در حالت فعال قرار خواهد داشت. بافرهای متصل باید طوری وصل شوند که تنها یکی از بافرهای سه حالته با خروجی ارتباط داشته باشد، ضمن اینکه همه دیگر بافرها در حالت امپدانس بالا قرار خواهند گرفت. برای اطمینان از این که تنها یک ورودی کنترل در هر لحظه فعال است، از دیکدری طبق نمودار استفاده می‌کنیم. وقتی که ورودی فعال ساز دیکدر 0 است، هر چهار خروجی آن 0 خواهد بود و خط گذرگاه در حالت امپدانس بالاست زیرا هر چهار طبقه بافر غیر فعالند. وقتی که ورودی فعال ساز فعال گردد، یکی از بافرها، بسته به مقدار دودویی در ورودی‌های انتخاب دیکدر، فعال خواهد شد. با بررسی دقیق در می‌یابیم که این مدار راهی دیگر در ساخت مالتی پلکسر 4 به 1 است.

IC های مالتی پلکسر:

مدارات مالتی پلکسر به دلیل کاربرد بسیار وسیع در دیجیتال به صورت پکیج و در غالب IC های TTL، و Fairchild Semiconductors، Texas Instruments، Motorola، Philips در بازار عرض می شود.

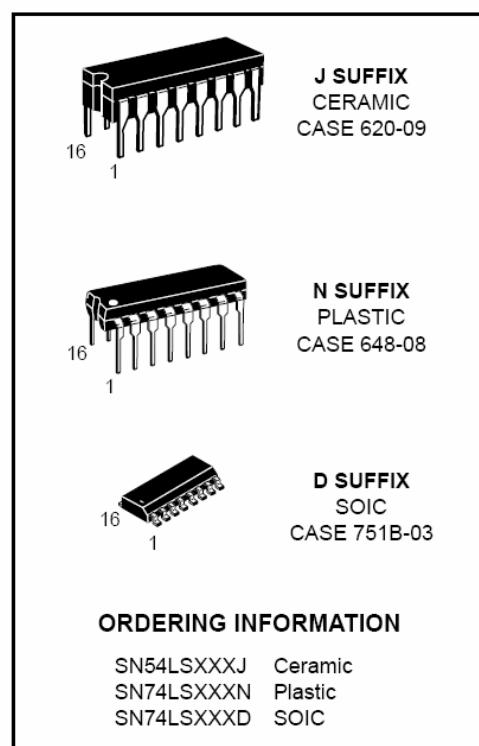
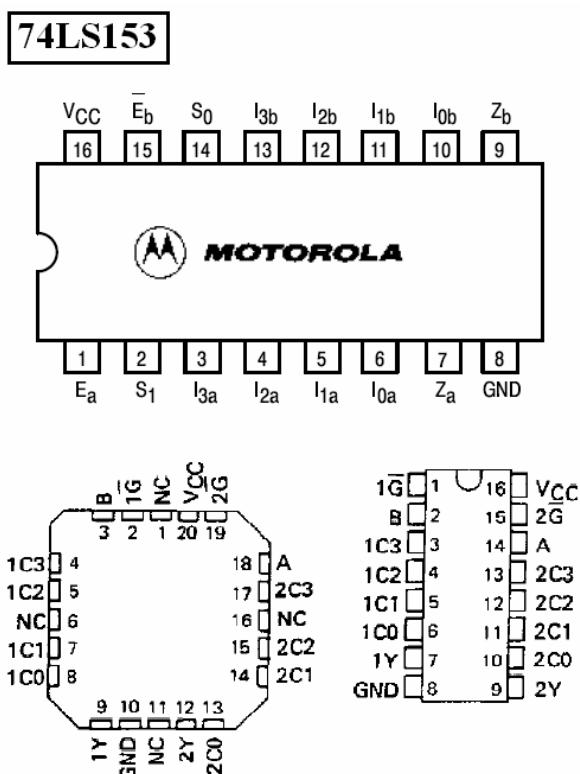
در اینجا ما چند نمونه را بررسی می کنیم:

- 74LS153 (مالتی پلکسر 4 به 1)
- 74LS151 (مالتی پلکسر 8 به 1)
- 74LS150 (مالتی پلکسر 16 به 1)

الف) 74LS153

این IC شامل دو عدد مالتی پلکسر 4 به 1 به صورت مجزا می باشد. که میتوان همزمان از یک یا هر دوی آنها استفاده کرد.

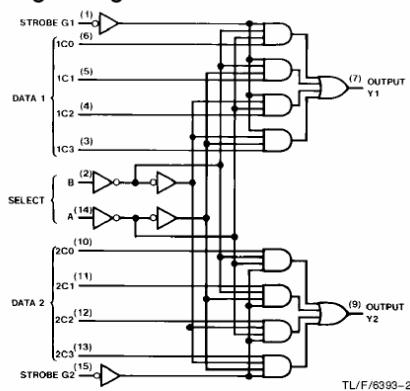
- نمای ظاهری قطعه:



پسوند J به معنای بسته بندی سرامیکی، N پلاستیکی، و D بسته بندی با نوعی ماده خاص مقاوم برای SMD با نام SOIC می باشد.

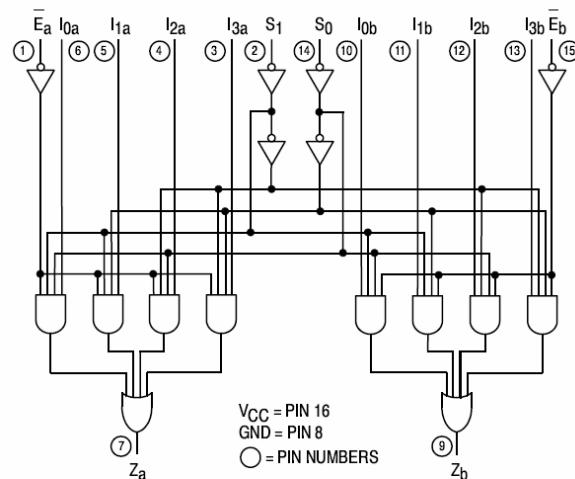
- مدار داخلی IC

Logic Diagram



National Semiconductor شرکت

LOGIC DIAGRAM



Motorola شرکت

- جدول صحت:

Function Table

Select Inputs		Data Inputs				Strobe	Output
B	A	C0	C1	C2	C3	G	Y
X	X	X	X	X	X	H	L
L	L	L	X	X	X	L	L
L	L	H	X	X	X	L	H
L	H	X	L	X	X	L	L
L	H	X	H	X	X	L	H
H	L	X	X	L	X	L	L
H	L	X	X	H	X	L	H
H	H	X	X	X	L	L	L
H	H	X	X	X	H	L	H

Select inputs A and B are common to both sections.

H = High Level, L = Low Level, X = Don't Care

TRUTH TABLE

SELECT INPUTS		INPUTS (a or b)				OUTPUT	
S ₀	S ₁	E	I ₀	I ₁	I ₂	I ₃	Z
X	X	H	X	X	X	X	L
L	L	L	L	X	X	X	L
L	L	L	H	X	X	X	H
H	L	L	L	X	L	X	L
H	L	L	X	H	X	X	H
L	H	L	X	X	L	X	L
L	H	L	X	X	H	X	H
H	H	L	X	X	X	X	L
H	H	L	X	X	X	H	H

H = HIGH Voltage Level

L = LOW Voltage Level

X = Don't Care

Motorola شرکت

National Semiconductor شرکت

لینک دریافت فایل PDF دیتاشیت 74LS153 از National Semiconductor

<http://pdf1.alldatasheet.com/datasheet-pdf/view/8051/NSC/DM74LS153E.html>

لینک دریافت فایل PDF دیتاشیت 74LS153 از Motorola

<http://pdf1.alldatasheet.com/datasheet-pdf/view/5660/MOTOROLA/SN74LS153N.html>

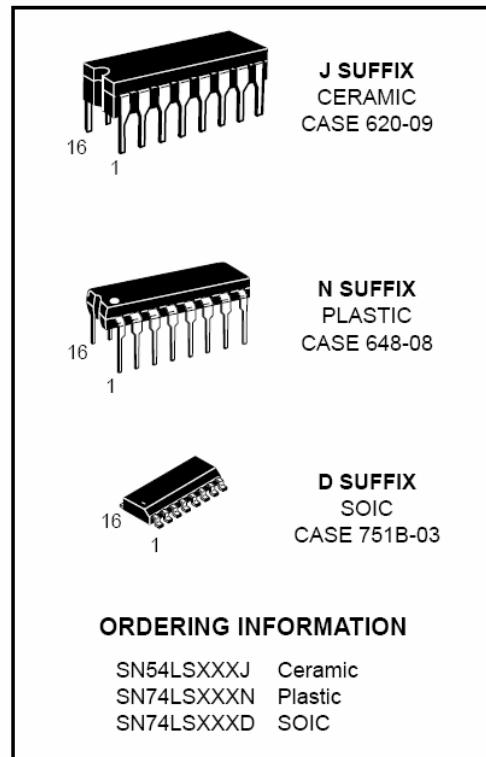
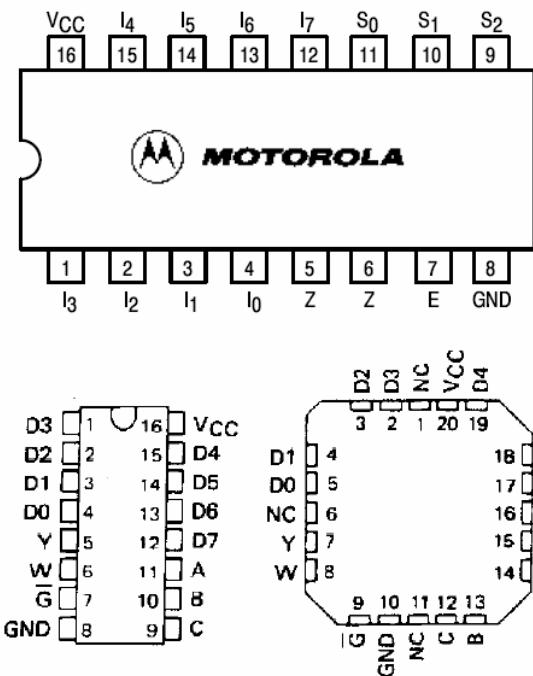
ب) 74LS151

این IC یک مالتی پلکسor 8 به 1 می باشد.

- نمای ظاهری قطعه:

74LS151

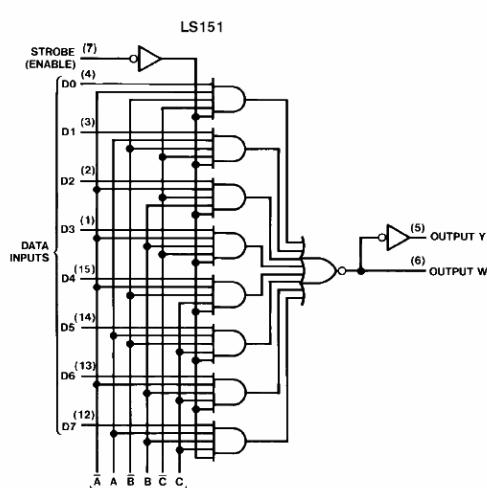
CONNECTION DIAGRAM DIP (TOP VIEW)



پایه های D1~D7 ورودی، آدرس و پایه Y خروجی می باشد.

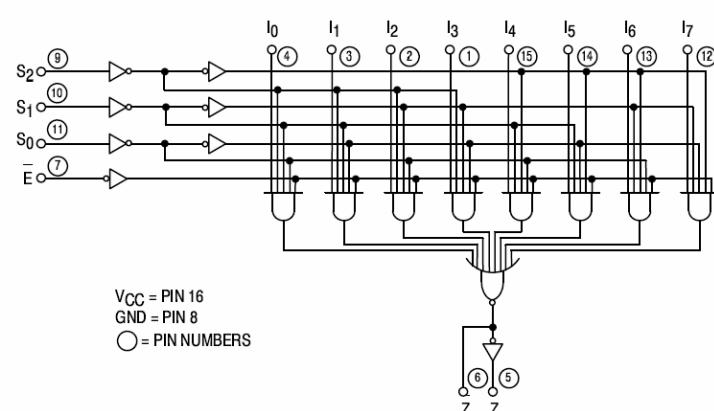
- مدار داخلی IC

Logic Diagram



شرکت National Semiconductor

SN54/74LS151



Motorola شرکت

- جدول صحت:

Truth Table

Inputs			Outputs	
Select		Strobe S	Y	W
C	B	A		
X	X	X	H	L H
L	L	L	D0	$\overline{D0}$
L	L	H	D1	$\overline{D1}$
L	H	L	D2	$\overline{D2}$
L	H	H	D3	$\overline{D3}$
H	L	L	D4	$\overline{D4}$
H	L	H	D5	$\overline{D5}$
H	H	L	D6	$\overline{D6}$
H	H	H	D7	$\overline{D7}$

H = High Level, L = Low Level, X = Don't Care
D0, D1...D7 = the level of the respective D input

National Semiconductor شرکت

TRUTH TABLE

E	S ₂	S ₁	S ₀	I ₀	I ₁	I ₂	I ₃	I ₄	I ₅	I ₆	I ₇	\bar{Z}	Z	
H	X	X	X	X	X	X	X	X	X	X	X	X	H	L
L	L	L	L	L	X	X	X	X	X	X	X	X	H	L
L	L	L	L	H	X	X	X	X	X	X	X	X	L	H
L	L	L	H	X	L	X	X	X	X	X	X	X	H	L
L	L	L	H	X	H	X	X	X	X	X	X	X	L	H
L	L	H	L	X	X	L	X	X	X	X	X	X	H	L
L	L	H	L	X	X	H	X	X	X	X	X	X	L	H
L	L	H	H	X	X	X	H	X	X	X	X	X	L	H
L	H	L	L	X	X	X	L	X	X	X	X	X	H	L
L	H	L	L	X	X	X	H	X	X	X	X	X	L	H
L	H	L	H	X	X	X	X	X	X	X	X	X	H	L
L	H	L	H	X	X	X	X	X	X	X	X	X	L	H
L	H	H	L	X	X	X	X	X	X	X	L	X	H	L
L	H	H	L	X	X	X	X	X	X	X	H	X	L	H
L	H	H	H	X	X	X	X	X	X	X	X	L	H	L
L	H	H	H	X	X	X	X	X	X	X	H	X	L	H

H = HIGH Voltage Level
L = LOW Voltage Level
X = Don't Care

Motorola شرکت

لینک دریافت فایل PDF دیتاشیت 74LS151 از National Semiconductor

<http://pdf1.alldatasheet.com/datasheet-pdf/view/8056/NSC/DM74LS151M.html>

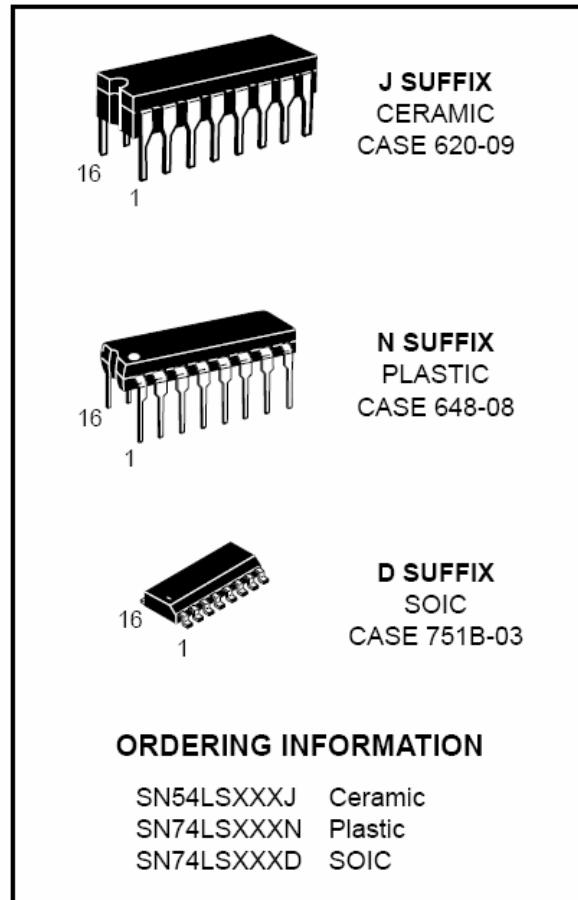
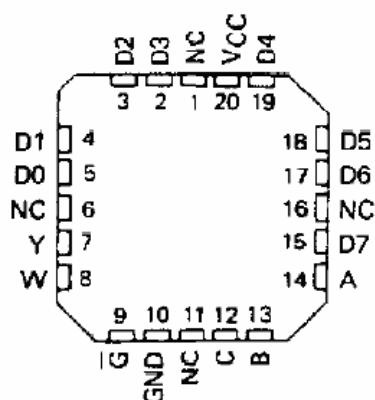
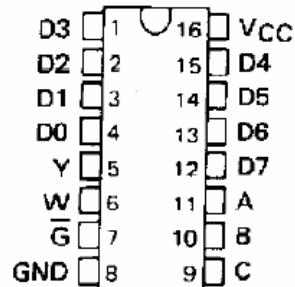
لینک دریافت فایل PDF دیتاشیت 74LS151 از Motorola

<http://www.alldatasheet.com/datasheet-pdf/pdf/5659/MOTOROLA/SN74LS151N.html>

74LS150 ج

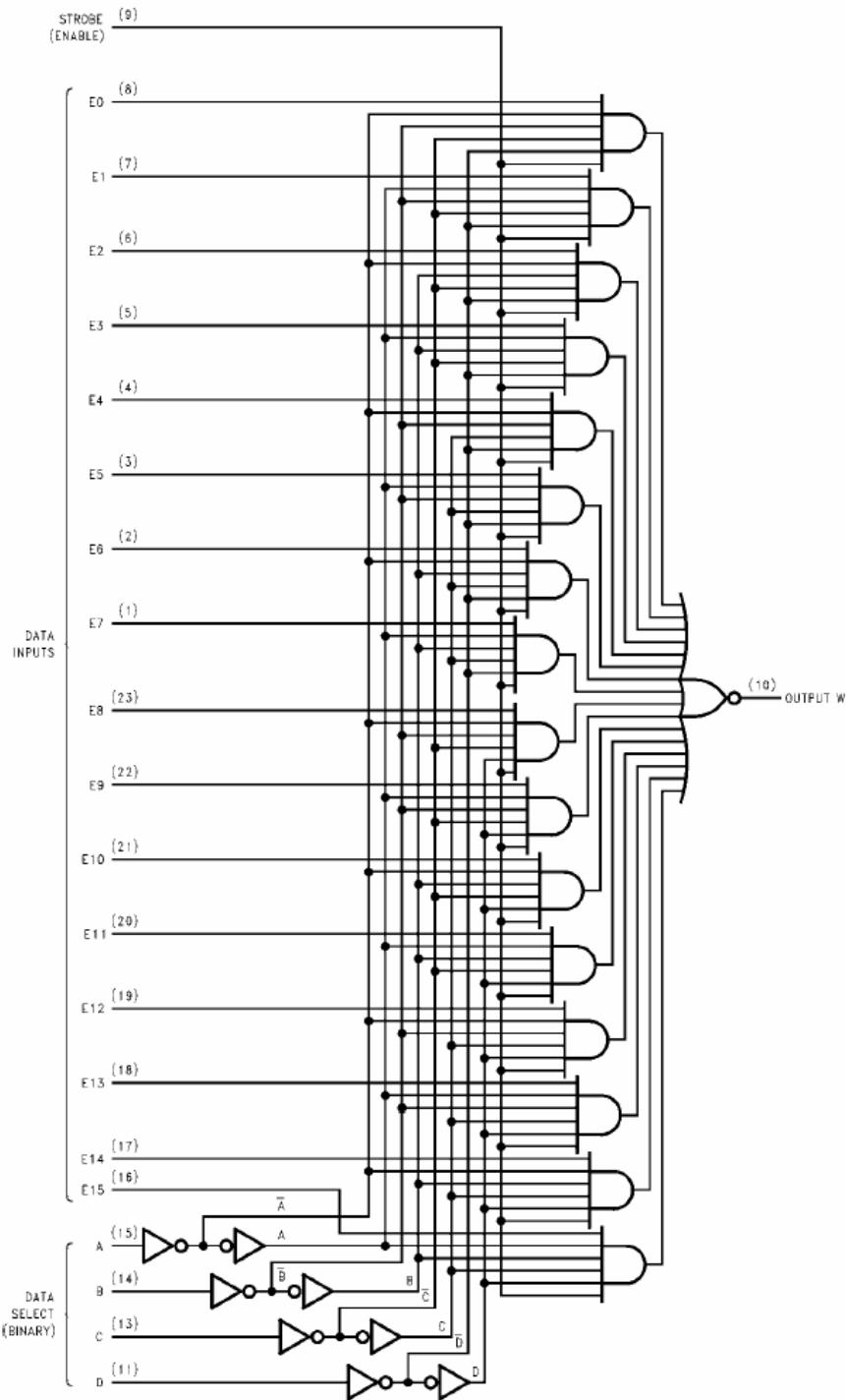
این IC یک مالتی پلکسر 16 به 1 می باشد.

- نمای ظاهری قطعه:



Logic Diagram

DM74150



- جدول صحت:

Function Tables

54150/74150

Inputs				Outputs W
Select			Strobe S	
D	C	B	A	
X	X	X	X	H
L	L	L	L	$\overline{E0}$
L	L	L	H	$\overline{E1}$
L	L	H	L	$\overline{E2}$
L	L	H	H	$\overline{E3}$
L	H	L	L	$\overline{E4}$
L	H	L	H	$\overline{E5}$
L	H	H	L	$\overline{E6}$
L	H	H	H	$\overline{E7}$
H	L	L	L	$\overline{E8}$
H	L	L	H	$\overline{E9}$
H	L	H	L	$\overline{E10}$
H	L	H	H	$\overline{E11}$
H	H	L	L	$\overline{E12}$
H	H	L	H	$\overline{E13}$
H	H	H	L	$\overline{E14}$
H	H	H	H	$\overline{E15}$

H = High Level, L = Low Level, X = Don't Care

$\overline{E0}, \overline{E1} \dots \overline{E15}$ = the complement of the level of the respective E input

Function Table

Inputs				Outputs W
Select			Strobe S	
D	C	B	A	
X	X	X	X	H
L	L	L	L	$\overline{E0}$
L	L	L	H	$\overline{E1}$
L	L	H	L	$\overline{E2}$
L	L	H	H	$\overline{E3}$
L	H	L	L	$\overline{E4}$
L	H	L	H	$\overline{E5}$
L	H	H	L	$\overline{E6}$
L	H	H	H	$\overline{E7}$
H	L	L	L	$\overline{E8}$
H	L	L	H	$\overline{E9}$
H	L	H	L	$\overline{E10}$
H	L	H	H	$\overline{E11}$
H	H	L	L	$\overline{E12}$
H	H	L	H	$\overline{E13}$
H	H	H	L	$\overline{E14}$
H	H	H	H	$\overline{E15}$

H = HIGH Level

L = LOW Level

X = Don't Care

$\overline{E0}, \overline{E1} \dots \overline{E15}$ = the complement of the level of the respective E input

شرکت National Semiconductors

شرکت Fairchild Semiconductors

لینک دریافت فایل PDF دیتاشیت 74LS150 از National Semiconductor

<http://www.alldatasheet.com/datasheet-pdf/pdf/7823/NSC/DM74150N.html>

لینک دریافت فایل PDF دیتاشیت 74LS150 از Fairchild Semiconductor

<http://www.alldatasheet.com/datasheet-pdf/pdf/50897/FAIRCHILD/DM74150N.html>

«پایان»

منابع:

- 1 Digital Design (3rd Edition) by M.Morris Mano
- 2 Fairchild Semiconductor (www.fairchildsemi.com)
- 3 Texas Instruments (www.ti.com)