

## به نام خدا

### آی سی 24C64:

این آی سی قابلیت ارتباط بین فرستنده و گیرنده به صورت همزمان بوسیله خطوط SCL و SDA را دارا می باشد. تمامی ارتباط ها باید با وضعیت START آغاز شده، به وضعیت STOP ختم شود و بوسیله دریافت کننده با یک وضعیت ACKNOWLEDGE تصدیق می شود.

برای وضعیت START ۴ بیت اول بایت کنترلی هستند که همواره به صورت ۱۰۱۰ هستند و حالت خواندن یا نوشتن در حافظه را نشان می دهند. بعد از این ۴ بیت، ۳ بیت که تعیین کننده A2, A1, A0 هستند و بیت پایانی در بایت کنترلی اگر صفر باشد به معنی WRITE و اگر ۱ باشد به معنی READ است. بعد از بایت کنترلی ۲ بایت برای کلمه آدرس قرار می گیرد و بعد از آن، بایت داده قرار دارد.

**نکته:** پایه هایی که استفاده نمی شوند باید حتما به زمین متصل شوند.

### توصیف پایه ها:

**SCL:**

این پایه ورودی کلاک برای تمامی داده های ورودی و خروجی می باشد.

**SDA:**

این پایه برای انتقال داده ها به داخل یا خارج آی سی است. این پایه در واقع به حالت کلکتور- باز می باشد.

### آدرس ورودی آی سی (A2, A1, A0):

با اتصال این پایه ها به تغذیه یا زمین آدرس آی سی پیکر بندی می شود. به عنوان مثال میتوان ۸ عدد آی سی را از پایه های SCL و SDA به هم متصل کرده و این ۲ رشته سیم را به میکرو کنترلر متصل کرد. حال برای انتخاب یکی از آی سی ها می توان در بایت آدرس دهی و بیت های A2, A1, A0 دقیقا آدرس سخت افزاری پایه های A2, A1, A0 آی سی را بفرستد.

## : WP

اگر این پایه به تغذیه متصل شود نمی توان در نیمه بالایی حافظه چیزی نوشت و فقط قابلیت خواندن آن فعال می باشد . ولی اگر این پایه به زمین متصل شود تمامی حافظه قابل دسترسی برای نوشتن یا خواندن خواهد بود . این قابلیت باعث می شود بتوان از 32KB بالایی به عنوان ROM استفاده کرد .

## عملکرد آی سی :

### کلاک و انتقال داده :

پایه SDA در حالت عادی از بیرون در منطق یک قرار دارد . داده روی خط SDA فقط زمانیکه SCL در منطق صفر است می تواند تغییر کند . تغییر داده زمانیکه SCL در منطق یک قرار دارد به معنی وضعیت STOP و START است که در زیر شرح داده شده است .

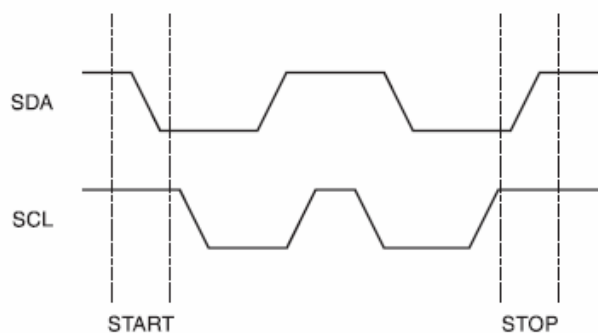
### وضعیت START :

گذر از منطق یک به صفر در خط SDA زمانیکه SCL در منطق یک قرار دارد ، وضعیت START است که باید مقدم بر هر دستور دیگری باشد .

### وضعیت STOP :

گذر از صفر به یک در خط SDA زمانیکه SCL در منطق یک قرار دارد ، وضعیت STOP است . بعد از خواندن این رشته ، دستور STOP آی سی را در حالت Standby قرار می دهد .

### Start and Stop Definition



## : ACKNOWLEDGE

تمامی کلمات داده و آدرس به ترتیب داخل یا خارج می شوند با کلمات 8 بیتی .

زمانیکه آی سی هر ۸ بیت را دریافت کرد در کلاک نهم صفر را به معنی تصدیق دریافت هر ۸ بیت می فرستد .

### : STANDBY MODE

توانایی آی سی 24C64 مد جایگزین کم مصرف است که بعد از دریافت بیت STOP می باشد و اتمام هر عملیات داخلی می باشد .

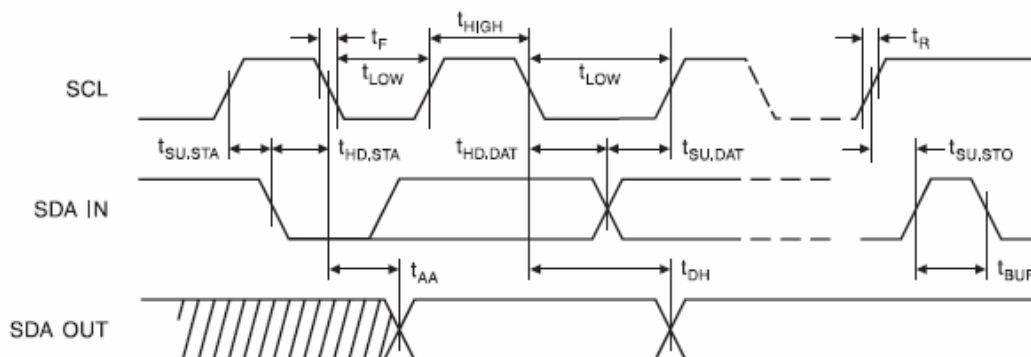
### : MEMORY RESET

بعد از اخلال در تبادل اطلاعات که می تواند به صورت قطع شدن تغذیه یا رست شدن سیستم باشد ، هر ۲ سیم با روند های زیر رست می شوند :

**الف :** گذر زمان ۹ سیکل

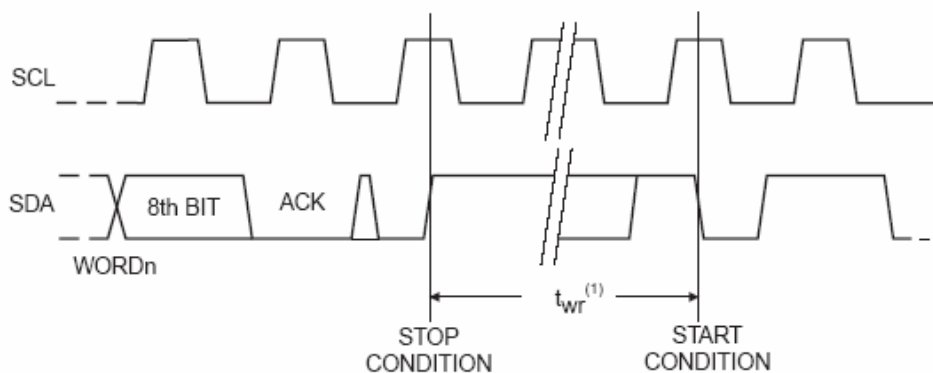
**ب :** انتظار برای منطق یک SDA در هر سیکلی زمانیکه SCL در منطق یک است

**ج :** آغاز وضعیت START زمانیکه SDA در منطق یک قرار دارد .  
SCL: Serial Clock, SDA: Serial Data I/O



### Write Cycle Timing

SCL: Serial Clock, SDA: Serial Data I/O



Note: 1. The write cycle time  $t_{wr}$  is the time from a valid stop condition of a write sequence to the end of the internal clear/write cycle.

## : Device Addressing

این آی سی نیازمند ۸ بیت آدرس آی سی بعد از وضعیت START برای فعال کردن آی سی برای عمل خواندن یا نوشتن می باشد . کلمه آدرس قطعه شامل ۴ بار یک و صفر شدن متوالی برای ۴ بیت اول می باشد . این برای تمامی آی سی های EEROM وجود دارد .

این آی سی از ۳ بیت A2,A1,A0 برای آدرس استفاده می کند که اجازه اتصال ۸ آی سی به طور همزمان به یک باس مشترک را ایجاد می کند . این بیت ها باید متناظر اتصال سخت افزاری پین ها باشند . آگه این پایه ها را رها کنیم به صورت پیش فرض صفر در نظر گرفته خواهند شد .

بیت هشتم کلمه آدرس قطعه به وضعیت خواندن و نوشتن تعلق دارد . منطق یک برای خواندن و منطق صفر برای نوشتن .

به محض مقایسه آدرس قطعه آی سی یک خروجی صفر می فرستد . اگر مقایسه درست نبود ، قطعه به حالت استن بای می رود .

## عملیات نوشتن :

### نوشتن یک بایت :

عملیات نوشتن به ۲ بایت آدرس بعد از بایت آدرس قطعه و بیت تصدیق احتیاج دارد .

به محض دریافت این آدرس ، EEROM با یک صفر پاسخ خواهد داد و سپس ۸ بیت داده وارد آی سی می شود . بعد از دریافت ۸ بیت داده ، EEROM خروجی را به منطق صفر خواهد برد و آدرس دهی قطعه باید با وضعیت STOP خاتمه یابد .

در این زمان EEROM وارد سیکل داخلی زمان نوشتن در حافظه غیر فرار می شود . در سیکل نوشتن تمامی ورودی ها غیر فعال شده و EEROM تا زمانیکه عمل نوشتن کامل نشود پاسخی نخواهد داد .

Figure 1. Device Address

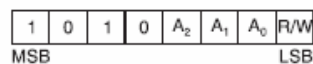
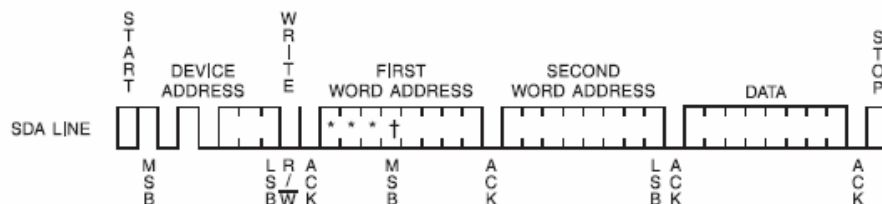


Figure 2. Byte Write



### چک کردن بیت تصدیق :

وقتی که زمان داخلی سیکل نوشتن آغاز شد و ورودی های EEROM غیر فعال شد ، می توان چک کردن بیت تصدیق را آغاز نمود . این کار با فرستادن وضعیت START و بعد از آن کلمه آدرس قطعه آغاز می شود . بیت READ/WRITE معرف عمل دلخواه می باشد . اگر سیکل داخلی نوشتن تمام شده باشد EEROM با فرستادن صفر پاسخ خواهد داد ، و اجازه نوشتن یا خواندن های بعدی را خواهد داد .

### عملیات خواندن :

عملیات خواندن همانند عملیات نوشتن راه اندازی می شود با این استثنا که بیت خواندن /نوشتن در کلمه آدرس قطعه در منطق یک قرار دارد . ۳ نوع عملیات خواندن وجود دارد : خواند از آدرس موجود ، خواند تصادفی و خواندن سلسله ای .

## خواندن از آدرس فعلی:

شماره آدرس داخلی شامل آخرین آدرس استفاده شده در طی آخرین عملیات نوشتن یا خواندن به علاوه یک می باشد. آدرس تا زمانی که تغذیه آی سی برقرار باشد به درستی باقی می ماند.

Figure 4. Current Address Read

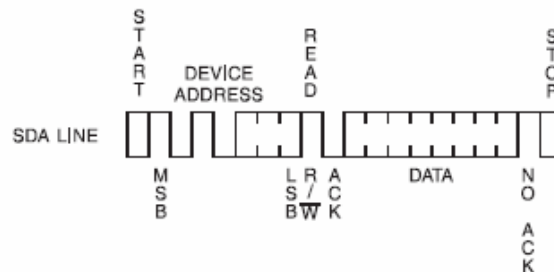
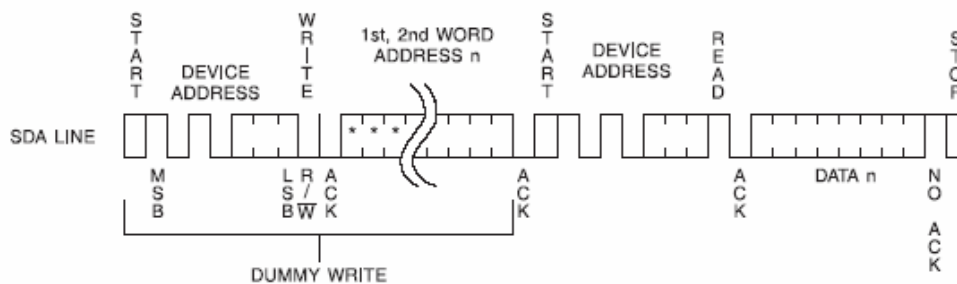


Figure 5. Random Read



Note: 1. \* = DON'T CARE bits

Figure 6. Sequential Read

