



طراحی کم توان ASIC برای عملگر فراخش در پردازش تصویر دودویی

مهدیه حاجی رحیمی

دانشگاه تربیت مدرس

m_hajirahimi_83@yahoo.com

احسان اله کبیر

دانشگاه تربیت مدرس

kabir@modares.ac.ir

عبدالرضا نبوی

دانشگاه تربیت مدرس

abdoln@modares.ac.ir

چکیده:

پردازش مورفولوژیکی بی‌درنگ از مهمترین تکنیک‌های آنالیز و بررسی اشکال موجود در یک تصویر است و از کاربردهای آن می‌توان به آشارسازی لبه، حذف نویز، ناحیه‌بندی و هموارسازی تصویر اشاره کرد. از آنجا که در بسیاری از کاربردهای پردازش تصویر، نیاز به پردازش‌های مورفولوژیک داریم، پژوهش‌های زیادی برای پیاده‌سازی بی‌درنگ عملگرهای مورفولوژی صورت گرفته است.

در این مقاله یک ساختار جدید برای پیاده‌سازی بی‌درنگ عملگر فراخش مورفولوژی دودویی با استفاده از معماری خط-لوله‌ای تموجی ترکیبی ارائه می‌شود. این ساختار با استفاده از کد *Verilog HDL* در تکنولوژی *CMOS 0/18μm* پیاده‌سازی می‌گردد. با تغییر تعداد محدودی از گیت‌های پایه در این ساختار می‌توان از آن برای اجرای عملگر فرسایش و در نتیجه عملگرهای بستن و گشایش نیز استفاده نمود. نتایج شبیه‌سازی نشان می‌دهد که معماری خطلوله‌ای تموجی ترکیبی نسبت به ساختار خطلوله‌ای معمولی که عموماً در پیاده‌سازی عملگرهای مورفولوژی استفاده می‌شود، دارای سرعت بالاتر، پیچیدگی سخت‌افزاری کمتر و توان مصرفی پایین‌تر است. همچنین این معماری نسبت به ساختار خطلوله‌ای تموجی سریع‌تر است و مشکلات این معماری مانند محدودیت‌های تعیین حداقل و حداکثر فرکانس پالس ساعت و متعادل کردن تأخیر مسیرها را ندارد.

این تراشه قادر است یک تصویر با ابعاد 1024×1024 را با استفاده از یک عنصرساختاری 21×21 در مدت $214/64 \mu s$ فراخش دهد و تا فرکانس $5GHz$ کار کند. توان مصرفی در فرکانس $4/167GHz$ با منبع تغذیه $1/8V$ برابر $410mW$ و سطح تراشه برابر $0/075mm^2$ است. این ساختار نسبت به ساختار خطلوله‌ای معمولی، $55/1\%$ بهبود در کاهش سطح تراشه، 71% بهبود در کاهش توان مصرفی و 20% بهبود در افزایش سرعت دارد.

واژه‌های کلیدی: پردازش بی‌درنگ تصویر، فراخش مورفولوژی دودویی، *ASIC CMOS*، خطلوله‌ای تموجی ترکیبی.

1- مقدمه

مورفولوژی ریاضی تکنیک نسبتاً جدیدی است که روی شکل-ها عمل می‌کند و براساس تئوری مجموعه‌ها و عملیات جبری مینکوسکی¹ استوار است. مورفولوژی ریاضی ابزار بسیار مؤثری برای استخراج اطلاعات ساختاری از تصویر است. عملیات مورفولوژیک اطلاعات تصویر را ساده می‌کنند، به این صورت که مشخصات شکل‌های تصویر را حفظ و اطلاعات اضافی آن را حذف می‌کنند. مورفولوژی در پردازش تصویر کاربردهای زیادی دارد. اگر چه برخی از کاربردها به عملیات مورفولوژی سطح خاکستری نیاز دارند، ولی اغلب کاربردهای

¹ Minkowski

مورفولوژی برای تصاویر دودویی است. در اینجا به برخی از مهمترین کاربردهای آنها اشاره می‌کنیم.

1- آشکارسازی و استخراج مرزها، لبه‌ها، اسکلت، حفره‌ها و گوشه‌ها در تصویر. 2- حذف نویز از تصویر. 3- ناحیه‌بندی¹ تصویر. 4- هموارسازی² تصویر. 5- شناسایی اشکال مختلف در تصویر. 6- کدکردن تصویر. 7- نازک‌سازی³ اشیاء داخل تصویر. 8- ضخیم‌سازی⁴ اشیاء داخل تصویر [1].

امروزه نیاز زیادی به پردازش تصویر بی‌درنگ احساس می‌شود. عملیات مورفولوژیک حجم محاسباتی بالایی دارند و زمان زیادی را به خود اختصاص می‌دهند. دو عملگر پایه مورفولوژیک، فراخش⁵ و فرسایش⁶ هستند. در بسیاری از کاربردها فقط یکبار استفاده از عملگرهای پایه مورفولوژی کافی نیست، بلکه لازم است این عملگرها چندین بار روی تصویر اجرا شوند تا به منظور خاصی برسیم. بنابراین با بهینه‌سازی الگوریتم‌های مربوط به این عملگرها می‌توان کارایی عملیات را بالا برد. اجرای بسیاری از الگوریتم‌های پردازش تصویر به صورت بی‌درنگ، به دلیل حجم زیاد محاسبات، خارج از توان کامپیوترهای معمولی است. برای این منظور از سخت‌افزارهای جانبی استفاده می‌شود که برای الگوریتم‌های خاصی طراحی شده‌اند یا قابلیت پیکربندی مجدد برای اجرای الگوریتم‌های مختلف را دارند.

در سال‌های قبل از 1990، ماشین‌هایی برای پیاده‌سازی عملگرهای مورفولوژی وجود داشتند. به طور کلی این ماشین‌ها به دو دسته تقسیم می‌شوند. 1) ماشین‌هایی که شامل آرایه‌های دو بعدی از پردازشگرها هستند که روی کل تصویر به صورت موازی عمل می‌کنند، از نمونه آنها می‌توان به CLIP [2]، Mop [3] و PIXIE-5000 [4] اشاره کرد. در این ماشین‌ها، اگر اندازه تصویر ورودی بزرگ شود نیاز به تعداد زیادی پردازشگر است. 2) ماشین‌هایی که روی یک پنجره محلی از تصویر عمل می‌کنند. به این صورت که قسمتی از

تصویر را روبش می‌کنند و روی همان قسمت عملیات مورفولوژی انجام می‌دهند. از نمونه این ماشین‌ها می‌توان به MITE [5]، PIPE [6] و CytoComputer [7] اشاره کرد. در این ماشین‌ها نیز اگر اندازه تصویر بزرگ باشد، برای اینکه نرخ پردازش ثابت بماند لازم است از پردازشگرهای بسیار سریع استفاده شود که هزینه‌های بالایی دربر دارند. بنابراین روشهای پیاده‌سازی تا قبل از 1990 علی‌رغم اینکه قابل برنامه‌ریزی مجدد بودند، هزینه پیاده‌سازی بالایی داشتند.

اما ساختارها و روشهایی که بعد از 1990 برای پیاده‌سازی عملگرهای مورفولوژی مورد توجه قرار گرفتند، وابسته به اندازه عنصرساختاری هستند نه اندازه تصویر ورودی و این یک بهبود اساسی در این روشها محسوب می‌شود، چون اندازه عنصرساختاری معمولاً کوچک است.

الکساندرلویی⁷ و همکارانش در سال 1992 ساختاری ارائه کردند که با استفاده از آرایه‌های سیستمیک قادر است پردازش مورفولوژی تصویر را به صورت بی‌درنگ انجام دهد [8].

مالاماس و مالموس⁸ در سال 2000 یک ساختار سیستمیک با نام EDA⁹ طراحی کردند که ترکیبی از هر دو عملگر فراخش و فرسایش است [9]. در این ساختار بسته به سیگنالهای کنترلی، عملگرهای فراخش و فرسایش ریاضی با هم قابل اجرا هستند.

در هر دو طرح فوق از معماری خطلوله‌ای معمولی، P ، استفاده شده است، که از معایب آن می‌توان به بار زیاد پالس ساعت و انحراف پالس ساعت اشاره کرد.

هدبرگ¹⁰ و همکارانش در سال 2005 تراشه‌ای برای عملگرهای مورفولوژی طراحی کردند [10] که در آن روشی برای کاهش حافظه مورد نیاز برای ذخیره تصویر با به کار بردن عنصرساختاری با هر اندازه و هر شکلی، ارائه شده است. فرکانس پالس ساعت در این تراشه 250MHz است که فرکانس نسبتاً خوبی است.

¹ Segmentation

² Smoothing

³ Thinning

⁴ Thickening

⁵ Dilation

⁶ Erosion

⁷ Alexander C.P.Loui

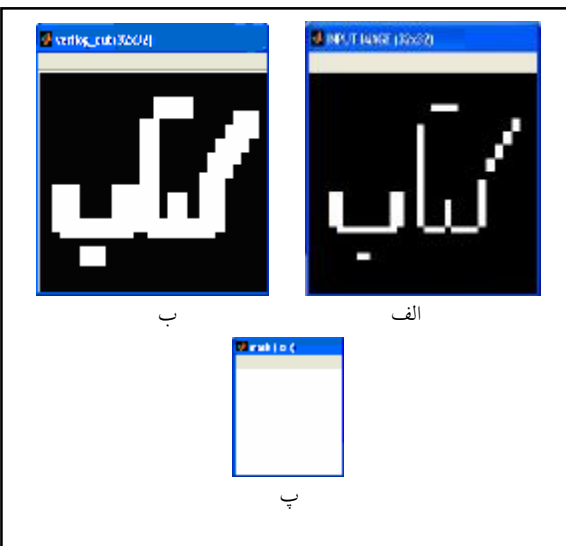
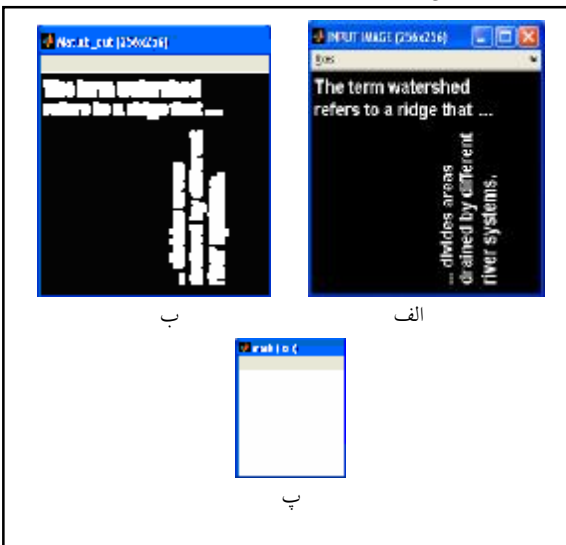
⁸ E.N. Malamas and A.G. Malamos

⁹ Erosion-Dilation Architecture

¹⁰ Hedberg

آنهايي که در متمم اين مجموعه هستند پس‌زمينه⁵ می‌گویند[11].

تصاویر دودویی تصاویری هستند که در آنها هر پیکسل تنها مقدار یک یا صفر را به خود می‌گیرد. پیکسل‌های سفید را یک و پیکسل‌های سیاه را صفر در نظر می‌گیریم. در این مقاله فرض کردیم که عملگرهای مورفولوژی روی پیکسل‌های سفید عمل می‌کنند. نمونه‌ای از اجرای عملگر فراخش با عناصراختاری متفاوت در شکل 1 نشان داده شده است.



شکل 1: نمونه‌ای از اجرای عملگر فراخش. الف. تصویر اولیه. ب.

تصویر فراخش شده با عنصر ساختاری 3×3 (قسمت پ). جمع مینکوسکی روی دو مجموعه X و Y به صورت زیر تعریف می‌شود:

در این مقاله یک روش جدید برای اجرای سریع عملگر فراخش مورفولوژی با استفاده از معماری خطلوله‌ای تموجی ترکیبی به شکل "یک فلیپ فلاپ، سه سلول"، $OFTC^1$ ، به صورت تراشه $ASIC$ ، ارائه می‌شود که علاوه بر اینکه به سرعت بالاتری نسبت به ساختارهای موجود یعنی ساختار خطلوله‌ای و خطلوله‌ای تموجی می‌رسد، توان مصرفی پایین‌تری نیز دارد، زیرا از تعداد کمتری دی‌فلیپ‌فلاپ در ساختار آن استفاده می‌شود و دی‌فلیپ‌فلاپ‌های استفاده شده از نوع کم‌توان هستند. از مزایای دیگر ساختار مورد نظر کاهش سطح تراشه و کاهش میزان پیچیدگی سخت افزاری آن است. با تغییر کوچکی در این ساختار می‌توان از آن برای عملگر فرسایش و در نتیجه عملگرهای گشایش و بستن نیز استفاده کرد.

در بخش دوم این مقاله پردازش مورفولوژی و عملگر فراخش معرفی خواهد شد. بخش سوم به پیاده‌سازی عملگر فراخش با استفاده از معماری $OFTC$ اختصاص دارد. در بخش چهارم نتایج پیاده‌سازی عملگر فراخش در نرم افزار متلب²، پیاده‌سازی در سطح HDL و مقایسه نتایج معماری پیشنهادی با روشهای پیاده‌سازی موجود ارائه می‌شود. در بخش پنجم جمع بندی مطالب ارائه می‌شود.

2- پردازش مورفولوژیک تصویر و تعریف عملگر

فراخش

در این بخش تعاریف ریاضی عملگر فراخش شامل یک تعریف اصلی و نیز تعریفی که برای پیاده‌سازی آن مناسب است، شرح داده می‌شوند. به طور کلی عملگرهای مورفولوژیک، یک تصویر اولیه را در بر هم کنش با تصویر دیگری با اندازه و شکل مشخص که عناصراختاری³ نامیده می‌شود، به تصویری با ویژگیهای متفاوت از تصویر اولیه، تبدیل می‌کنند[1].

شالوده مورفولوژی دودویی بر اساس تئوری مجموعه‌ها است. در مورفولوژی دودویی به نقاط یک مجموعه پیش‌زمینه⁴ و به

¹ One FF/Three Cell

² Matlab

³ Structuring Element

⁴ Foreground

⁵ Background

$$X \oplus Y = \{x + y \mid x \in X \wedge y \in Y\} = \bigcup_{x \in X} Y_x = \bigcup_{y \in Y} X_y \quad (1)$$

در مورفولوژی ریاضی جمع فوق را فراخش می‌نامند، اگرچه نقش هر دو مجموعه X و Y در این عملگر یکسان است، اما در مورفولوژی به اولین مجموعه، تصویر ورودی و به دومی که کوچکتر است، عنصر ساختاری می‌گویند. عملگر فراخش در مقالات مختلف به شکل زیر نیز تعریف شده است [4].

$$A \oplus B = \{z \mid (\hat{B})_z \cap A \neq \emptyset\} \quad (2)$$

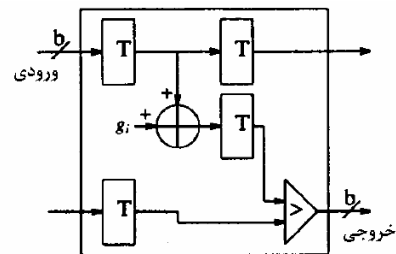
که در آن مجموعه \hat{B} انعکاس یافته مجموعه B است و $(\hat{B})_z$ انتقال یافته مجموعه \hat{B} با نقطه $z = (z_1, z_2)$ است.

تعریفی که در اینجا از عملیات مورفولوژی می‌شود بر اساس تعریف هارالیک¹ [12] است که کمی با تعریف ریاضی و اصلی مورفولوژی که توسط سرا² مطرح شده است [13]، متفاوت است. علت تفاوت ساده کردن پیاده‌سازی عملیات است.

در روش پیاده‌سازی به صورت ساختار خطلوله‌ای معمولی، از ساختار مربوط به عملیات مورفولوژی سطح خاکستری، برای طراحی ساختاری برای عملیات مورفولوژی دودویی استفاده شده است. در مرجع [8] رابطه مربوط به عملگر فراخش سطح خاکستری را بیان کرده که پس از ساده‌سازی به صورت زیر در می‌آید.

$$(f \oplus g)(x) = \max \{f(x-z) + g(z)\} \quad \forall z \in G \wedge x-z \in F \quad (3)$$

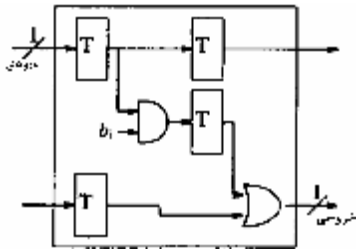
که در آن f تصویر اولیه و g عنصر ساختاری است. با اعمال ایده سیستمولیک در رابطه (3)، ساختاری ارائه می‌شود که به راحتی قابل پیاده‌سازی در VLSI است (شکل 2).



شکل 2: واحد ساختاری عملگر فراخش سطح خاکستری که قابل پیاده‌سازی به صورت VLSI است. b تعداد بیت‌های هر پیکسل از تصویر است، T نماد ثبات انتقال و $>$ نماد مقایسه کننده است [8].

علی‌رغم اینکه اکثر فیلترهای دیجیتال از خاصیت جمع-آثار³ استفاده می‌کنند، عملگرهای سطح خاکستری مورفولوژی از این قاعده مستثنی هستند. یعنی نمی‌توان با قرار دادن $b = 1$ (b تعداد بیت‌های هر پیکسل تصویر است) در ساختار سطح خاکستری به ساختار دودویی رسید. در واقع عملگرهای سطح خاکستری از جمع آثار عملگرهای دودویی بدست نمی‌آیند، اما قضیه جمع آثار برای آنها به گونه‌ای دیگر صادق است که تجزیه آستانه⁴ نامیده می‌شود.

این روش اجازه می‌دهد که سیگنالهای سطح خاکستری به چند سیگنال دودویی تجزیه شوند. اما سیگنالهای سطح خاکستری‌ای که در برای پیاده‌سازی عملگرهای مورفولوژی استفاده می‌شوند، با استفاده از تجزیه آستانه نیز به سیگنالهای دودویی تجزیه نمی‌شوند. روشی که در مرجع [14] مطرح شده برای این سیگنالها مؤثر است.



شکل 3: واحد ساختاری عملگر فراخش دودویی که قابل پیاده‌سازی به صورت VLSI است [8, 9].

همان طور که در شکل 3 نشان داده شده است، ساختار فراخش دودویی با جایگزینی گیت AND به جای جمع‌کننده و گیت OR به جای مقایسه‌کننده در نوع سطح خاکستری آن، بدست می‌آید. در ساختار فوق به جای ثبات‌های انتقال موجود در نوع سطح خاکستری، لچ⁵ قرار داده شده است [8, 9].

اگر عنصر ساختاری $K \times L$ باشد، به تعداد $K.L$ عدد از ساختارهای شکل 3 برای تشکیل ساختار دو بعدی نیاز است، که در فراخش، نتایج با هم OR می‌شوند (شکل 4). در این ساختار علاوه بر تعدادی گیت AND و OR اضافی نسبت به ساختار یک بعدی به $N-1$ ثبات انتقال M طبقه نیز نیاز است که در آن M اندازه تعداد ستونهای تصویر است و N اندازه

³ Super Position

⁴ Threshold Decomposition

⁵ Latch

¹ Haralick

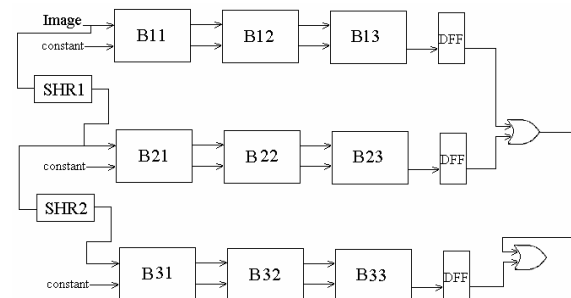
² Serra

تعداد ردیف‌های تصویر است.

3- پیاده‌سازی عملگر فراخش با معماری پیشنهادی

OFTC

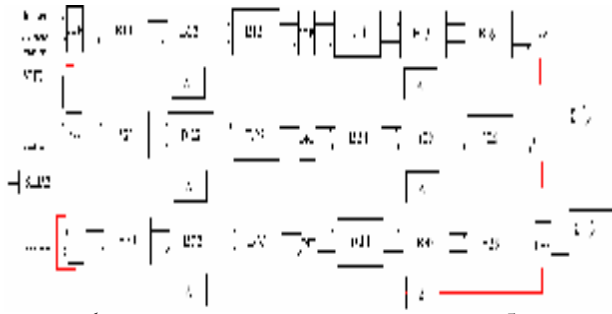
استفاده از ساختار خطلوله‌ای تموجی ترکیبی برای عملگرهای مورفولوژی یک ایده جدید است. معرفی این ساختار و مقایسه آن با ساختارهای خطلوله‌ای معمولی و خطلوله‌ای تموجی در مراجع [15, 16, 17] به طور مفصل شرح داده شده است. در این مقاله با تغییراتی که در ساختار خطلوله‌ای معمولی معرفی شده در مرجع [9]، داده می‌شود، ساختار OFTC پیشنهاد می‌شود. ساختار شکل 4 همان ساختار خطلوله‌ای معمولی است که شالوده ساختار پیشنهادی ما است. در این شکل نماد DFF نشان دهنده دی‌فلیپ فلاپ، نماد SHR نشان دهنده ثابت انتقال و B_{ij} ها نشان دهنده سلولهای تشکیل دهنده ساختار هستند که i و j مختصات مکانی پیکسلهای عنصرساختاری را نشان می‌دهند. جزئیات داخلی هریک از سلولهای این ساختار به طور مفصل در مراجع [16, 17] توضیح داده شده است.



شکل 4: پیاده‌سازی ساختار خطلوله‌ای معمولی برای عملگر فراخش با عنصرساختاری دو بعدی. DFF نشان دهنده دی‌فلیپ فلاپ، SHR نشان دهنده ثابت انتقال و B_{ij} ها نشان دهنده سلولهای تشکیل دهنده ساختار هستند که i و j مختصات مکانی پیکسلهای عنصرساختاری را نشان می‌دهند [9].

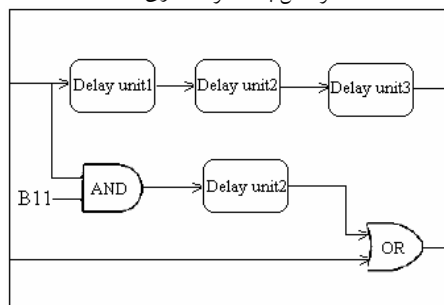
به منظور کاهش سطح تراشه، توان مصرفی و پیچیدگی سخت افزاری نسبت به ساختارهای OFOC¹ [17] و OFOC² [17]، ساختار دیگری با نام خطلوله‌ای تموجی ترکیبی - که در آن یک DFF بین هر سه سلول آن قرار دارد -، OFTC،

به صورت شکل 5 پیشنهاد و طراحی شد. این ساختار تنها برای عناصراختاری با ابعاد بزرگتر از 3 قابل استفاده است. در این ساختار بین هر سه سلول نشان داده شده در شکل 6 یک DFF قرار داده می‌شود. اگر ابعاد عنصرساختاری مضربی از سه نباشد، باقیمانده سلولها را، که یکی یا دو تا می‌شود، مانند حالتی که سه تا هستند در کنار هم قرار می‌دهیم.



شکل 5: ساختار خطلوله‌ای تموجی ترکیبی OFTC برای عملگر

فراخش با عنصرساختاری 3x6.



شکل 6: معماری سلول B11 در ساختار خطلوله‌ای تموجی ترکیبی

OFTC

4- نتایج پیاده‌سازی و مقایسه با کارهای دیگران

در این بخش ابتدا طراحی عملگر فراخش با استفاده از ساختار OFTC توضیح داده می‌شود و سپس مستقیماً در سیمولینک متلب شبیه‌سازی و آزمایش می‌شود. نتایج حاصل از سیمولینک متلب برای عملگر فراخش، حاکی از این است که ساختار OFTC از ساختار P سریع‌تر است.

4-1- نتایج پیاده‌سازی عملگر فراخش در سطح HDL

در این بخش ساختارهای OFTC و P با استفاده از کد Verilog طراحی و درستی آنها آزمایش می‌شوند. سپس قابل سنتز بودن آن به صورت ASIC بررسی شده و دیاگرام مداری طرح و نیز سطح اشغالی آن بدست می‌آید. در مرحله آخر نیز

¹ One FF/ One Cell

² One FF/ One Cell-Modified

توان مصرفی آنها محاسبه می‌شود.

نتایج جدول 1 نشان می‌دهد که با افزایش اندازه عنصرساختاری، تفاوت واضحی بین پیچیدگی سخت افزار این دو ساختار مشاهده می‌شود. ساختار *OFTC* به علت کاهش تعداد *DDF* های آن در کل ساختار نسبت به ساختار *P* پیچیدگی سخت‌افزاری کمتری دارد.

ساختار *P* در تمام فرکانس‌های کمتر از $4/167\text{GHz}$ کار می‌کند، اما ساختار *OFTC* تنها در محدوده فرکانسی خاصی کار می‌کند که این مسئله می‌تواند به عنوان یک نقطه ضعف این ساختار باشد. البته امروزه با افزایش سرعت دوربین‌های فیلمبرداری، به تراشه‌هایی با سرعت بالا نیاز است و ساختار *OFTC* ساختار نسبتاً سریعی است.

نتایج این جدول نشان می‌دهند که ساختار *OFTC* نسبت به ساختار *P* 55/1٪ بهبود در کاهش سطح تراشه و 71/1٪ بهبود در کاهش توان مصرفی دارد. همچنین ساختار *OFTC* نسبت به ساختار *P* 20٪ بهبود در افزایش فرکانس پالس ساعت دارد. زمان پردازش در هریک از ساختارهای فوق از رابطه زیر محاسبه می‌شود.

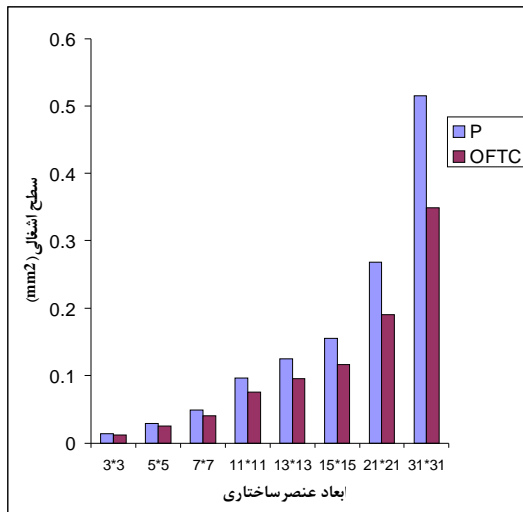
$$t_p = T_L + M_1 \times M_2 \times T_c \quad (4)$$

که در آن t_p زمان پردازش هر ساختار، T_c پریود پالس ساعت، M_1 و M_2 به ترتیب تعداد ردیف‌ها و ستونهای تصویر ورودی و T_L میزان زمان نهفتگی هر ساختار است.

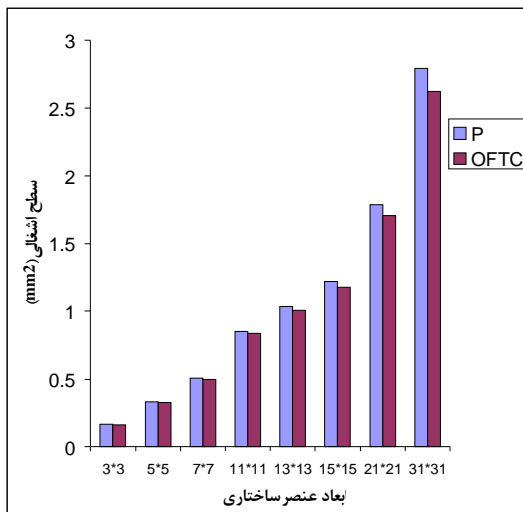
نتایج مربوط به زمان پردازش ساختارها در فرکانس‌های پیشنهادی آنها که از رابطه (4) بدست می‌آید، به صورت زیر است. زمان پردازش برای یک تصویر 1024×1024 با عنصرساختاری 21×21 در ساختار *P*، $256/58\mu s$ و در ساختار *OFTC*، $214/64\mu s$ است. مشاهده می‌شود که زمان پردازش در ساختار *OFTC* به اندازه $41/948\mu s$ کاهش پیدا کرده است.

شکلهای 7 تا 9 سطح اشغالی و توان مصرفی دو ساختار *OFTC* و *P* را نسبت به ابعاد عنصرساختاری و نیز ابعاد تصویر نشان می‌دهند. در تصاویر با ابعاد کوچکتر میزان اختلاف توان مصرفی و سطح اشغالی بین ساختارهای مختلف کاملاً مشهود است مشاهده می‌شود که توان مصرفی در ساختار *OFTC*

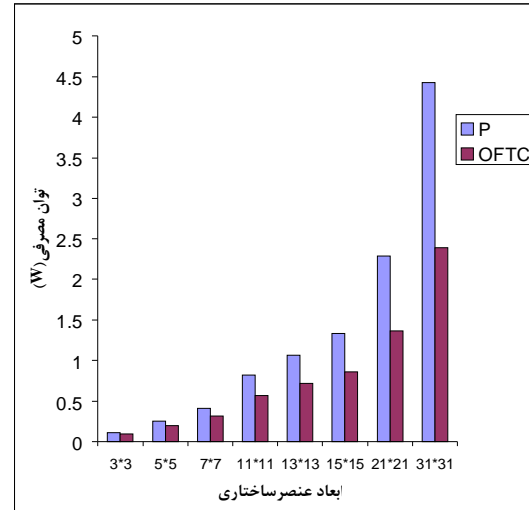
حدوداً به اندازه نصف توان مصرفی ساختار *P* کاهش یافته است. این کاهش در سطح اشغالی ساختار *OFTC* نیز مشاهده می‌شود. با افزایش ابعاد عنصرساختاری، میزان اختلاف بین توان مصرفی و سطح ساختارها بیشتر می‌شود. زیرا با افزایش ابعاد عنصرساختاری بخش هسته اصلی ساختارها، سلولهای تشکیل دهنده آنها، بزرگتر می‌شود ولی بخش ثبات‌انتقال که شامل تعداد زیادی *DDF* است و میزان عمده‌ای از توان مصرفی و سطح اشغالی را به خود اختصاص می‌دهد، تغییر نمی‌کند. اما با افزایش اندازه تصویر چون تنها تعداد *DDF* های بخش ثبات‌انتقال در ساختارها افزایش می‌یابد، اختلاف بین میزان توان مصرفی و سطح اشغالی ساختارها کمتر از حالت قبل است.



شکل 7: نمودار سطح اشغالی ساختار *OFTC* و *P* نسبت به اندازه عنصرساختاری برای یک تصویر 64×64 .



شکل 8: نمودار سطح اشغالی ساختار $OFTC$ و P نسبت به اندازه عنصر ساختاری برای یک تصویر 1024×1024 .



شکل 9: نمودار توان مصرفی ساختار $OFTC$ و P نسبت به اندازه عنصر ساختاری برای یک تصویر 64×64 .

4-2- مقایسه نتایج ساختار پیشنهادی با ساختارهای

دیگران

با توجه به نتایج مندرج در جدول 1، ساختارهای مورد مقایسه در تکنولوژی‌های متفاوت و با تصاویر و عناصر ساختاری متفاوت پیاده شده‌اند، بنابراین مقایسه دقیقی نمی‌توان انجام داد.

| ساختار | اندازه تصویر ورودی | پیچیدگی سخت افزار | اندازه عنصر ساختاری | تکنولوژی ساخت (μm) | سطح تراشه (mm^2) | توان مصرفی (mW) | تعداد فریم در ثانیه | سرعت (GHz) |
|-----------|--------------------|------------------------|---------------------|---------------------------|----------------------|---------------------|---------------------|-----------------|
| P | 1024×1024 | $M \times 46 \times N$ | 21×21 | 0/18 | 0/167 | 1417 | 3973 | $f < 4/167$ |
| $OFTC$ | 1024×1024 | $M \times 43 \times N$ | 21×21 | 0/18 | 0/075 | 410 | 4768 | $3/704 < f < 5$ |
| مرجع [8] | — | — | — | 1/5 | — | — | — | $f < 0/140$ |
| مرجع [9] | 512×512 | — | 1×3 | 1 | 0/28 | — | 1270 | $f < 0/333$ |
| مرجع [10] | 288×352 | — | 15×15 | 0/13 | 0/05 | — | 2466 | $f < 0/250$ |

جدول 1: مقایسه نتایج. اندازه تصویر ورودی، پیچیدگی سخت افزار،

اندازه عنصر ساختاری، سطح تراشه، توان مصرفی و سرعت. N تعداد ستونها

و M تعداد ردیف‌های عنصر ساختاری است [16].

با این حال، ساختار $OFTC$ بالاترین سرعت را دارد و از نظر سطح اشغالی، ابتدا ساختار مرجع [3] و سپس ساختار $OFTC$ کمترین سطح اشغالی را دارند.

5- جمع بندی

در این مقاله طراحی یک ساختار خطلوله‌ای تموجی ترکیبی، برای عملگر فراخس مورفولوژی بیان شد. این ساختار با استفاده از کد $VHDL$ و با تکنولوژی $0/18 \mu m$ برای عنصر ساختاری 21×21 و یک تصویر 1024×1024 طراحی شده که قادر است تا فرکانس $5 GHz$ کار کند. توان مصرفی در فرکانس $3 GHz$ با منبع تغذیه $1/8 V$ برابر $410 mW$ و سطح تراشه برابر $0/075 mm^2$ است. نتایج بدست آمده با چند نمونه از کارهای دیگران مقایسه شد. این نتایج نشان می‌دهند که پیاده‌سازی ساختار پیشنهادی از پیاده‌سازی‌های گزارش شده قبلی سریع‌تر است.

- [12] R. M. Haralic, S. R. Sternberg and X. Zhuang, "Image analysis using Mathematical Morphology", *IEEE Trans. Pattern Anal. Machine Intell.*, vol. PAMI-9, No. 4, pp. 532-550, July 1987.
- [13] J. Serra, *Image Analysis And Mathematical Morphology*. New York:Academic Press, 1982.
- [14] F. Y. C. Shih and O. R. Mitchell, "Threshold Decomposition of Gray Scale Morphology into Binary Morphology", *IEEE Trans. Pattern Anal. Machine Intell.*, Vol. 11, No. 1, pp. 31-42, Jan 1989.
- [15] M. Hajirahimi, A. Nabavi and E. Kabir, "A Low-Power High-Speed Architecture for Binary Morphological Dilation Using Hybrid Wave Pipeline", accepted in the International Conference on Information Sciences, Signal Processing and its Applications (ISSPA 2007).
- [16] م. حاجی رحیمی، "طراحی تراشه ASIC برای عملیات بی درنگ مورفولوژی در پردازش تصویر باینری"، پایان نامه کارشناسی ارشد، دانشگاه تربیت مدرس، بخش مهندسی برق، آذر 1385.
- [17] م. حاجی رحیمی، ا. کبیر و ع. نبوی، "طراحی و پیاده سازی کم توان دو ساختار خطلوله ای تموجی ترکیبی سریع برای فراخس مورفولوژی"، ارسال شده به دوازدهمین کنفرانس بین المللی انجمن کامپیوتر ایران، تهران، دانشگاه شهید بهشتی،
- [1] H.G. Yu, "Morphological Image Segmentation For Co-Aligned Multiple Images Using Watersheds Transformation", MS thesis, September 2004.
- [2] M. Duff, "Parallel Processor For Digital Image Processing", *Advances In Digital Image Processing*. P. Stucki, Ed. New York:Plenum ,pp. 265-279, 1979.
- [3] K. E. Batchner, "Design Of A Massively Parallel Processor", *IEEE Trans. Comput.*, vol. C-29, pp. 836-840, Sept 1980.
- [4] S. Wilson, "The pixie-5000_A Systolic Array processor", In *Proc. IEEE Comput. Soc. Workshop Comp. Architecture for Pattern Analysis And Image Database Management*, Miami Beach, FL, Nov. 18-20, pp. 477-483, 1985.
- [5] M. J. Kimmel, R. S. Jaffe, J. R. Mandeville and M. A. Lavin, "MITE:Morphic Image transform Engine, An Architecture for Reconfigurable Pipelines Of neighborhood Processor", In *Proc. IEEE Comput. Soc. Workshop Comp. architecture For Pattern Analysis And Image Database Management*, Miami Beach, FL, Nov. 18-20, pp. 493-500, 1985.
- [6] E. W. Kent and S. L. Tanimoto, "Hierarchical Cell Logic and the PIPE Processor: Structural and Functional Correspondence", In *Proc. IEEE Comput. Soc. Workshop Comp. architecture for Pattern Analysis and Image Database Management*, Miami Beach, FL, Nov. 18-20, pp. 311-319, 1985.
- [7] R. M. loughheed, D. L. McCubrey and S. R. Sternberg, "Cyto Computer:Architectures for Parallel Image Processing", In *Proc. of the Workshop on picture Data Description and Management*, Asilomar, CA, Aug. 27-28, pp. 281-286, 1980.
- [8] A.C.P. Loui, A.N. Venetsanopoulos and K.C.Smith, "Flexible Architecture for Morphological Image Processing and Analysis", *IEEE Tran. on Circuit and System for Video Technology*, vol. 2, No. 1, pp. 72-83, March 1992.
- [9] E.N. Malamas and A.G. Malamos, "Fast Implementation of Binary Morphological Operations on Hardware-Efficient Systolic Architectures", *Journal of VLSI Signal Processing*, vol. 25, pp.79-93, 2000.
- [10] H. Hedberg, F. Kristensen, P. Nilsson, and V. Owall, "A Low Complexity Architecture for Binary Image Erosion and Dilation using Structuring Element Decomposition", *IEEE Int. Symp. on Circuits and Systems (ISCAS)*, vol. 4, pp.3431-3434, 2005.
- [11] R.C .Gonzalez, R.E .Woods, *Digital image processing*, 2nd ed. Prentice-Hall, 2002.