

طراحی و شبیه سازی فیلتر نردبانی (Ladder) سوئیچ خازنی

وحید کشمیری

گروه مهندسی برق الکترونیک

دانشکده فنی - دانشگاه آزاد اسلامی واحد زاهدان

V_Keshmiry@yahoo.com

سمیه حاجی مولانا

گروه مهندسی برق الکترونیک

دانشکده فنی - دانشگاه آزاد اسلامی واحد زاهدان

SomyMoly@yahoo.com

چکیده: در این مقاله بعد از بررسی مزایا و عملکرد تکنیک سوئیچ خازنی، یک فیلتر نردبانی با مشخصات داده شده با روش سوئیچ خازنی طراحی شده و عملکرد آن توسط نرم افزار Hspice شبیه سازی می شود. مشخصه های بدست آمده از نرم افزار Hspice مبین آن است که شبیه سازی درست انجام گرفته و با مشخصات داده شده فیلتر نردبانی مطابقت و همخوانی دارد.

کلمات کلیدی: سوئیچ خازنی، فیلتر نردبانی (ladder)، Hspice

۱. مقدمه :

از آنجایی که فیلترها نقش اساسی در مدارات پردازشگر الکترونیکی دارند، طراحی و تحلیل فیلترها همیشه از اهمیت خاصی برخوردار بوده است. از طرف دیگر در میان تکنیک های مختلف مجتمع سازی، امروزه گرایش به سمت تکنیکهای مدار سوئیچ خازنی به خاطر مزایای مختلفی که این مدارها از خود نشان می دهند، اعم از توان مصرفی کم و قابلیت مجتمع سازی خوب آن ها (تحقق مقاومت با سوئیچ و خازن که امکان مجتمع سازی مقاوتها را سهل الوصول می کند) بیشتر شده است. به عنوان یک تکنیک در طراحی فیلترها، مدارهای با خازن سوئیچ شده به لحاظ پاسخ فرکانسی دقیق آنها و اندازه قابل قبول محدوده دینامیکی و خطی بودنشان بسیار عمومی و متداول شده اند. در میان انواع مختلف فیلترها، فیلترهای نردبانی به خاطر ویژگیهای خاصی که دارند، مورد توجه اند که از مهمترین آنها صفرهای انتقالی آن می باشد که دارای دو منبع برای ایجاد صفر انتقالی (یعنی دو درجه آزادی برای کنترل و انتخاب صفرهای انتقالی) می باشند. در ادامه مقاله، ابتدا به بررسی مختصری در مورد شبکه های نردبانی پرداخته، سپس یک فیلتر نردبانی نوعی با مشخصات داده شده، با استفاده از تکنیک سوئیچ خازنی طراحی و تحقق می یابد. عملکرد فیلتر طراحی شده، توسط نرم افزار Hspice شبیه سازی گردیده و همخوانی نتایج حاصل از شبیه سازی با مشخصات داده شده فیلتر، بررسی می شود.

۲. شبکه ها و فیلترهای نردبانی :

از ویژگی مهم شبکه های نردبانی، صفرهای انتقالی می باشد. یک صفر انتقالی فرکانس S_K است که $H(S_K)=0$ می شود ($H(S)$ تابع انتقال شبکه است).

در شبکه های نردبانی دو منبع تولید برای صفرهای انتقالی وجود دارد. در حقیقت آنها فرکانس های مختلطی هستند که در آن فرکانس ها : (۱) تابع امپدانس در شاخه سری بی نهایت می شود (۲) تابع امپدانس در شاخه موازی صفر می شود.

در مورد اول ، شاخه سری ، مدار باز می شود. در نتیجه سیگنالی به خروجی مدار راه پیدا نمی کند. در حالت دوم یکی از شاخه های موازی اتصال کوتاه شده ، بنابراین همه جریان از شاخه اتصال کوتاه شده عبور می کند . در هر دو حالت ، جریانی به خروجی نداریم. در نتیجه اگر ورودی در فرکانس های صفر انتقال باشد، خروجی صفر خواهد شد.

۲.۱. شبکه های LC:

صفرهای انتقال و قطب های تابع انتقال شبکه های LC نردبانی همه دور از محور موهومی صفحه s بوده و قطب ها ساده می باشند. اگر یکی از شاخه های LC نردبانی فقط شامل یک عنصر باشد (سلف یا خازن) در آن صورت صفر انتقالی و محدود به $s=0$ یا $s=\infty$ خواهد شد .

۳. روند عمومی طراحی فیلتر نردبانی پایین گذر سوئیچ خازنی :

۱- از روی Ω_n, T_{BP}, T_{SB} (یا Ω_n, A_{PB}, A_{SB}) (به ترتیب ریبیل باند توقف، ریبیل باند عبور و فرکانس عبور) درجه فیلتر تعیین می شود.

۲- معادلات حالت نوشته شده و طوری مرتب می گردند که هر متغیر حالت برابر با جمع کننده ورودی های مختلف باشد .

۳- هر یک از معادلات حالت تنظیم شده با جمع کننده سوئیچ خازنی تحقق می یابد .

۳.۱. تحقق فیلتر نردبانی پایین گذر مرتبه ۵ با مشخصات داده شده به روش سوئیچ خازنی :

یک فیلتر نردبانی پایین گذر مرتبه ۵ با مشخصات زیر در نظر گرفته میشود :

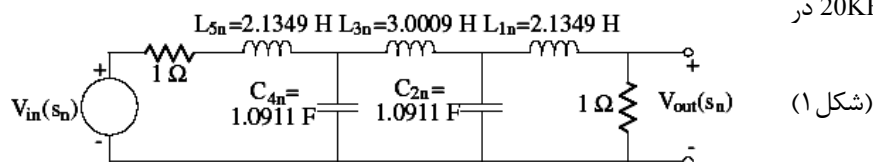
$$T_{BP} = -1dB, T_{SB} = -25dB, F_{PB} = 1kHz \text{ and } f_{SB} = 1.5kHz.$$

طرح شماتیکی فیلتر در شکل زیر نشان

داده شده است.

فرکانس Clock ، 20KHZ در

نظر گرفته میشود.



می دانیم متغیرهای حالت یک شبکه ، جریان عبوری از یک قطعه یا ولتاژ دو سر آن هستند که در اینجا متغیرهای

حالت عبارتند خواهند بود از : I_5, V_4, I_3, V_2, I_1

۳.۲. نوشتن معادلات حالت برای مدار RLC شکل (۱):

با نوشتن معادلات KVL و KCI برای حلقه ها و

گره ها داریم:

$$I_1 : V_{in}(S)I_1(S)R_{0n} - sL_{1n}I_1(S) - V_2(S) = 0$$

$$V_2 : I_1(S) - sC_{2n}V_2(S) - I_3(S) = 0$$

$$I_3 : V_2(S) - sL_{3n}I_3(S) - V_4(S) = 0$$

$$V_4 : I_3(S) - sC_{4n}V_4(S) - I_5(S) = 0$$

$$I_5 : V_4(S) - sL_{5n}I_5(S) - R_{6n}I_5(S) = 0$$

ترجیح داده میشود Vout را به جای I_5 به عنوان

متغیر حالت در نظر بگیریم که این مساله با

استفاده از قانون اهم در دو معادله زیر بدست می

آید:

$$V_4 : I_3(S) - sC_{4n}V_4(S) - \frac{V_{out}(S)}{R_{6n}} = 0$$

و

$$V_{out} : V_4(S) - \frac{sL_{5n}V_{out}(S)}{R_{6n}} - V_{out} = 0$$

ولتاژ V_j' مربوط به جریان I_j به صورت $V_j' = RI_j$ تعیین می شود که در آن R یک مقاومت دلخواه (معمولاً اهم) است. معادلات حالت را با استفاده از متغیر ولتاژ به جای جریان

$$V_1' : V_{in}(S) - \left(\frac{V_1'(S)}{R} \right) (R_{0n} + sL_{1n}) - V_2(S) = 0 \quad \text{های داده شده باز نویسی می کنیم :}$$

$$V_2 : \left(\frac{V_1'(S)}{R} \right) - sC_{2n}V_2(S) - \left(\frac{V_3'(S)}{R} \right) = 0 \quad \text{برای هر یک از متغیرهای حالت، یک تابع بر حسب خودمتغیر و دیگر متغیرهای حالت بدست می آید.}$$

$$V_3' : V_2(S) - sL_{3n} \left(\frac{V_3'(S)}{R} \right) - V_4(S) = 0$$

$$V_4 : \left(\frac{V_3'(S)}{R} \right) - sC_{4n}V_4(S) - \frac{V_{out}(S)}{R_{6n}} = 0$$

و

$$V_{out} : V_4(S) - \frac{sL_{5n}V_{out}(S)}{R_{6n}} - V_{out} = 0$$

$$V_1'(S) = \frac{R'}{sL_{1n}} \left[V_{in}(S) - V_2(S) - \left(\frac{R_{0n}}{R'} \right) V_1'(S) \right]$$

$$V_2(S) = \frac{1}{sR'C_{2n}} [V_1'(S) - V_3'(S)]$$

$$V_3'(s) = \frac{R'}{sL_{3n}} [V_2(S) - V_4(S)]$$

$$V_4(S) = \frac{1}{sR'C_{4n}} \left[V_4'(S) - \left(\frac{R'}{R_{6n}} \right) V_{out}(S) \right]$$

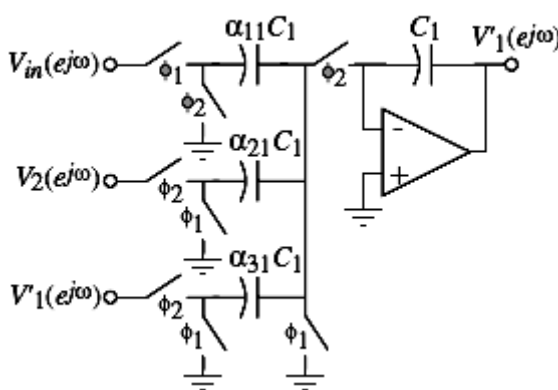
$$V_{out}(S) = \frac{R_{6n}}{sL_{5n}} [V_4(S) - V_{out}(S)]$$

باتوجه به اینکه طرح سوئیچ خازنی مدارات انتگرالی

شناخته شده است، بنابراین معادلات فوق به شکل معادلات انتگرالی تبدیل شده است.

اکنون با استفاده از جمع کننده های سوئیچ خازنی هر یک از پنج تابع حالت فوق تحقق یافته و نهایتاً مدارات بدست آمده بر اساس معادلات بالا به یکدیگر متصل می شوند.

$$L_{1n} : V_1'(s_n) = \frac{R'}{s_n L_{1n}} \left[V_{in}(s_n) - V_2(s_n) - \left(\frac{R_{0n}}{R'} \right) V_1'(s_n) \right] \quad (1)$$



این معادله را می توان با مدار سوئیچ خازنی شکل (۲) که دارای یک ورودی غیر معکوس کننده و دو ورودی معکوس کننده است تحقق بخشید. بنابراین:

(شکل ۲)

Realization of V_1' .

$$V_1(z) = \frac{1}{z-1} [\alpha_{11}V_{in}(z) - \alpha_{21}zV_2(z) - \alpha_{31}zV_1(z)] \quad (2)$$

اما تا زمانی که $f_{PB} < f_c$ می توان بجای Z^0 مقدار 1 و بجای Z^{-1} ، sT را جایگزین کرد :

$$V_1(s_n) \approx \frac{1}{s_n T_n} [\alpha_{11}V_{in}(s) - \alpha_{21}V_2(s) - \alpha_{31}V_1(S)] \quad (3)$$

با مقایسه معادله ۱ با معادله ۳ نسبت خازن ها برای جمع کننده اول به صورت زیر بدست می آید :

$$\alpha_{11} = \alpha_{21} = \frac{R'T_n}{L_{1n}} = \frac{R'\omega_{PB}}{f_c L_{1n}} = \frac{1.2000\pi}{20,000.2.1379} = 0.1472$$

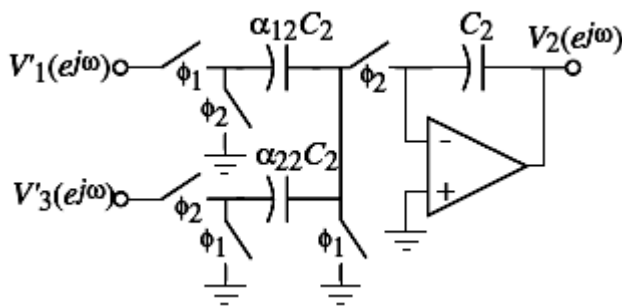
و

$$\alpha_{31} = \frac{R_{0n}T_n}{L_{1n}} = \frac{R_{0n}\omega_{PB}}{f_c L_{1n}} = \frac{1.2000\pi}{20.000.2.1349} = 0.1472$$

مشاهده می کنیم که $R_{0n} = R' = 1\Omega$. همچنین مقدار α_{11} را دو برابر می کنیم ($\alpha_{11} = 0/2943$) تا به بهره 0dB دست یابیم. ظرفیت کل جمع کننده اول به صورت زیر محاسبه خواهد شد :

$$\text{واحد ظرفیت} = 2 \frac{2(0.1472)}{0.1472} + \frac{1}{0.1472} = 10.79$$

$$C_{2n} : V_2(s_n) = \frac{1}{s_n R' C_2} [V_1'(s_n) - V_3'(s_n)] \quad (4)$$



Realization of V_2' . (شکل ۳)

این معادله قابل تحقق با جمع کننده سوئیچ خازنی (شکل (۳)) است که یک ورودی غیرمعکوس کننده و یک ورودی معکوس کننده دارد. همانطور که قبلاً نوشتیم :

$$V_2(z) = \frac{1}{z-1} [\alpha_{12}V_1'(z) - \alpha_{22}zV_3'(z)] \quad (5)$$

اگر همانند معادله اول معادله فوق را ساده کنیم، خواهیم داشت:

$$V_2(s_n) \approx \frac{1}{s_n T_n} [\alpha_{12}V_1'(s_n) - \alpha_{22}V_3'(s_n)] \quad (6)$$

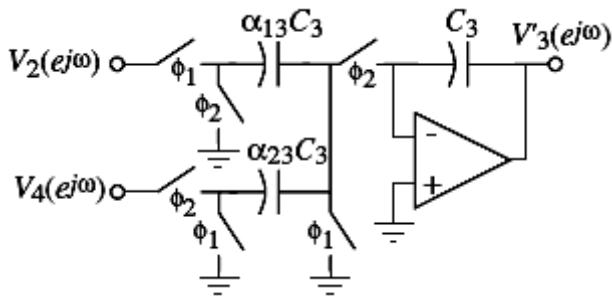
از برابر قرار دادن معادلات 4 و 6 ، طراحی نسبت های خازنی برای جمع کننده دوم به صورت زیر بدست می آید:

$$\alpha_{12} = \alpha_{22} = \frac{T_n}{R' C_{2n}} = \frac{\omega_{PB}}{R' f_c C_{2n}} = \frac{2000\pi}{1.20,000.1.0911} = 0.2879.$$

دومین جمع کننده ، دارای ظرفیت کل زیر می باشد:

$$\text{واحد ظرفیت} = \frac{1}{0.2879} + 2 = 5.47$$

$$L_{3n} : V_3'(s_n) = \frac{R'}{s_n L_{3n}} [V_2(s_n) - V_4(s_n)] \quad (7)$$



Realization of V_3' . (شکل ۴)

معادله 7 قابل تحقق با سویچ خازنی به صورت شکل (۴) است که دارای یک ورودی غیرمعکوس کننده و یک ورودی معکوس کننده است. برای حل این مدار داریم:

$$V_3'(z) = \frac{1}{z-1} [\alpha_{13}V_2(z) - \alpha_{23}zV_4(z)] \quad (8)$$

$$V_3'(s_n) \approx \frac{1}{s_n T_n} [\alpha_{13}V_2(s_n) - \alpha_{23}V_4(s_n)] \quad (9)$$

ساده کردن به روش قبلی نتیجه می دهد:

$$\alpha_{13} = \alpha_{23} = \frac{R T_n}{L_{3n}} = \frac{R \omega_{PB}}{f_c L_{3n}} = \frac{1.2000\pi}{20,000.3.0009} = 0.1047$$

از برابر قراردادن معادلات 9 و 7 نسبت خازن برای جمع کننده سوم به صورت زیر بدست می آید:

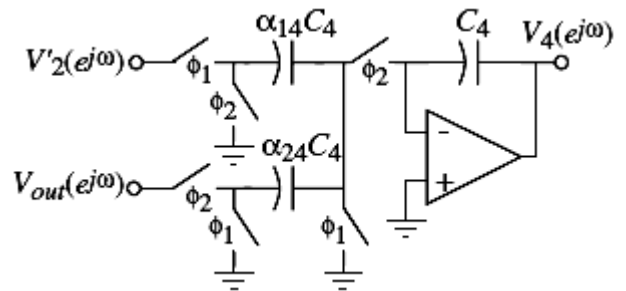
ظرفیت کل جمع کننده سوم به صورت زیر است:

$$\text{واحد ظرفیت} = \frac{1}{0.1047} + 2 = 11.55$$

ظرفیت جمع کننده سوم

$$C_{4n} : V_4(s_n) = \frac{1}{s_n R C_{4n}} \left[V_3'(s_n) - \left(\frac{R}{R_{6n}} \right) V_{out}(s_n) \right] \quad (10)$$

Realization of V_4' . (شکل ۵)



معادله 10 قابل تحقق با سویچ خازنی به صورت شکل (۵) است که دارای یک ورودی غیر معکوس کننده و یک ورودی معکوس کننده است همانطور که قبلاً گفته شد :

$$V_4(z) = \frac{1}{z-1} [\alpha_{14}V_3'(z) - \alpha_{24}zV_{out}(z)] \quad (11)$$

با در نظر گرفتن $f_{PB} < f_c$ خواهیم داشت :

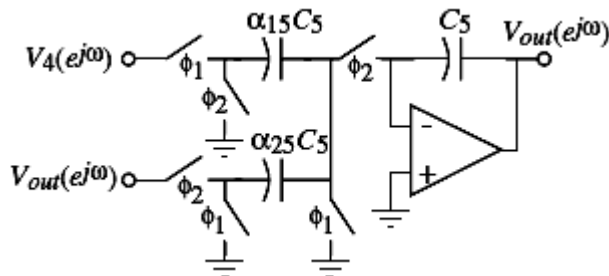
$$V_4(s_n) \approx \frac{1}{s_n T_n} [\alpha_{14}V_3'(s_n) - \alpha_{24}V_{out}(s_n)] \quad (12)$$

از برابر قراردادن معادلات 10 و 12 نسبت خازن برای جمع کننده چهارم به صورت زیر بدست می آید.

$$\alpha_{14} = \alpha_{24} = \frac{T_n}{R C_{4n}} = \frac{\omega_{PB}}{R f_c C_{4n}} = \frac{2000\pi}{1.20,000.1.0911} = 0.2879.$$

باید دقت کنیم، اگر $R' = R_{on}$ باشد، جمع کننده چهارم با جمع کننده دوم یکسان بوده و دارای ظرفیت جمع کننده کل مشابه می باشند.

$$L_{5n} : V_{out}(s_n) = \frac{R_{6n}}{s_n L_{5n}} [V_4(s_n) - V_{out}(s_n)] \quad (13)$$



Realization of V_{out} (شکل ۶)

آخرین معادله حالت معادله 13 قابل تحقق با سوئیچ خازنی به صورت شکل (۶) است که در آن یک ورودی غیرمعکوس کننده و یک ورودی معکوس کننده وجود دارد.

برای این مدار داریم :

$$V_{out}(Z) = \frac{1}{Z-1} [\alpha_{15} V_4(Z) - \alpha_{25} Z V_{out}(z)] \quad (14)$$

ساده کردن آن به صورت قبل نتیجه خواهد داد :

$$V_{out}(s_n) \approx \frac{1}{s_n T_n} [\alpha_{15} V_4(s_n) - \alpha_{25} V_{out}(s_n)] \quad (15)$$

از برابر قرار دادن معادلات 13 و 15 نسبت خازن جمع کننده پنجم به صورت زیر بدست می آید :

$$\alpha_{15} = \alpha_{25} = \frac{R_{6n} T_n}{L_{3n}} = \frac{R_{6n} \omega_{PB}}{f_c L_{3n}} = \frac{1.2000\pi}{20.000.2.1349} = 0.1472$$

که در آن $R_{6n} = 1\Omega$.

$$\text{واحد ظرفیت} = \frac{1}{0.1472} + 2 = 8.79$$

مشاهده می شود که ظرفیت کل این فیلتر برابر $(10.79 + 5.47 + 11.53 + 5.47 + 8.79 = 42.05)$ است.

۳.۳ تحقق نهایی مدار:

در این مرحله مدارات بدست آمده

را بر اساس معادلات قبلی مطابق شکل به هم متصل می کنیم.

(شکل ۷)

۳.۴ شبیه سازی:

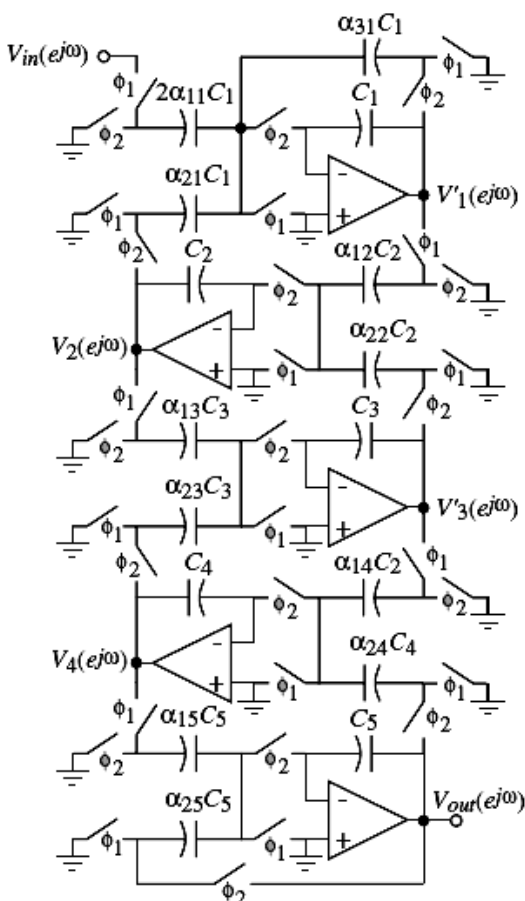
مدار بدست آمده در شکل شماره (۷) را با نرم افزار Hspice (2004) شبیه

سازی کردیم. برای انجام شبیه سازی روی مدار بدست آمده تبدیل Z

انجام شد. با توجه به روابط بدست آمده از تبدیل Z نیاز به Z^{-1} (تاخیر)

در برنامه داشتیم که Z^{-1} را با یک خط تاخیر تحقق داده و یک زیر برنامه

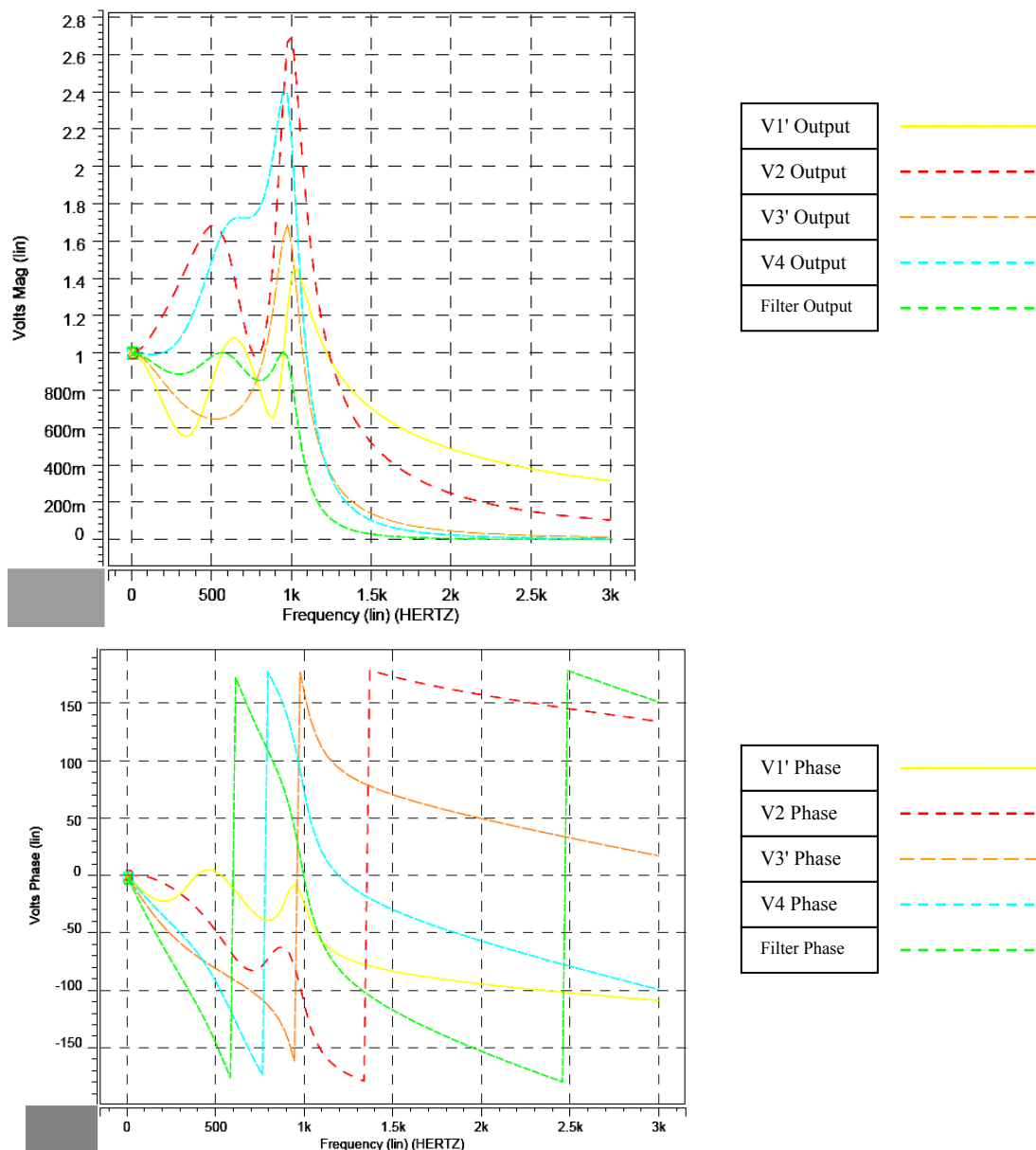
مربوط به تاخیر در قسمت های مختلف برنامه نوشته شد.



مشخصه های بدست آمده از شبیه سازی مدار در شکل های (۸) و (۹) آورده شده است. چنانچه مشاهده می شود ، نتایج بدست آمده از شبیه سازی با مشخصه های داده شده فیلتر مطابقت و همخوانی دارد .

۴. نتیجه گیری :

با استفاده از تکنیک ارائه شده ، یک فیلتر نردبانی با مشخصات داده شده براساس تکنیک سویچ خازنی طراحی شد. برای حصول مشخصات مدار شبیه سازی Hspice روی مدار طراحی شده انجام شد . نتایج بدست آمده از شبیه سازی با مشخصات داده شده فیلتر مطابقت داشتند.



۵. منابع:

- [1] R. W. Brodersen, P. R. Gray, and D. A. Hodges, "MOS switched capacitor filters," *Proc. IEEE*, vol. 67, pp. 61-74, Jan. 1979.
- [2] D. J. Allstot, R. W. Brodersen, and P. R. Gray, "An electrically programmable switched capacitor filter," *IEEE J. Solid-State Circuits*, vol. SC-14, pp. 1034-1041, Dec. 1979.
- [3] C. R. Hewes, R. C. Pettingill, P. W. Bosshart, R. K. Hester, D. J. Mayer, and T. K. Hui, "Design of complex CCD/NMOS integrated circuits," in *Proc. Int. Conf. CCD Applications*, Edinburgh, Scotland, CCD 1979, pp. 162-175.

[4] B. White, G. Jacobs, and G. Landsburg, "A monolithic dual-tone multifrequency receiver," *IEEE J Solid-State Circuits*, vol. SC-14, pp. 991-997, Dec. 1979.

[5] P. R. Gray, D. Sendemwicz, II. O'Harz, and B. M. Warren, "A singlechip NMOS dual channel filter for PCM telephony applications," *IEEE J. Solid-State Circuits*, VOLSC-14, pp. 981-991, Dec. 1979.

[6] R. Gregorian and W. Nicholson, "CMOS switched capacitor filters for a PCM voice CODEC," *IEEE J. Solid-State Circuits*, vol. SC-14, Dec. 1979.

در پایان لازم می دانیم از زحمات استاد ارجمند، جناب آقای دکتر رسولی که در تهیه این مقاله راهنما و مشوق ما بوده اند کمال تشکر و قدردانی را داشته باشیم. آرزوی ما سربلندی تمام کسانی است که می کوشند تا نمانند.