

استاندارد SDH

بهنام زرقونی

bzarghooni@yahoo.com

دانشکده برق و کامپیوتر دانشگاه صنعتی اصفهان

آدرس: اصفهان خیابان چهارباغ بالا کوچه کاویان پلاک ۵ تلفن ۰۳۱۱-۶۲۷۱۸۱۳

چکیده: در این مقاله به بررسی SDH که نوعی استاندارد مالتی پلکسینگ اطلاعات بر روی فیبر نوری است پرداخته می شود و در این راستا معایب و مزایای این روش و همچنین یک روش دیگر به نام PDH که نوعی مالتی پلکسینگ سخت افزاری است بیان می گردد و سپس در باره مراحل مختلف روش مالتی پلکسینگ SDH و همچنین قسمتهای مختلف یک سیستم SDH توضیحاتی داده می شود.

کلمات کلیدی: مالتی پلکسینگ, SDH, PDH, STM-

۱-مقدمه

SDH یا (Synchronous Digital Hierarchy) به معنای شبکه سلسله مراتبی دیجیتال همزمان می باشد. به زبان ساده SDH عبارت است از نوعی استاندارد مالتی پلکسینگ که بر روی فیبر نوری انجام می گیرد. در این راستا لازم به ذکر است که به طور کلی در یک مرکز تلفن دو بخش عمده وجود دارد که عبارتند از سویچ و بخش انتقال و طبیعی است که مالتی پلکسینگ تماس ها با هم در بخش انتقال یک نیاز ضروری است تا از یک طرف به bit rate های بالا تر دسترسی پیدا کنیم و از طرف دیگر تعداد زیادی تماس توسط یک خط منتقل شود. هم اکنون SDH یک روش بسیار خوب جهت انتقال تماس ها است (در کشور خودمان SDH و PDH که نوعی مالتی پلکسینگ سخت افزاری است در کنار هم کار می کنند) اما ظهور SDH از طرف دیگر راه حلی برای مشکل عدم تطبیق استاندارد های مختلف در دنیا ارایه کرده است (استاندارد های آمریکایی , چینی و ژاپنی) و هر چند SDH خود یک استاندارد اروپایی است ولی مقبولیت جهانی پیدا کرده است.

۲-PDH و ساختار مالتی پلکسینگ آن:

PDH مخفف Plesynchronous Digital Hierarchy یا شبکه سلسله مراتبی دیجیتال نیمه همزمان است و به طور ساده می توان گفت که PDH سیگنالهایی با بیت ریت ۶۴kbps را به سیگنالهایی با بیت ریت بالاتر تبدیل می کند سه نوع

استاندارد مختلف اروپایی آمریکایی و ژاپنی برای این کار وجود دارد. در استاندارد اروپایی که معمولتر است و در کشور خودمان نیز از آن استفاده می شود در ابتدا ۳۲ کانال ۶۴kbps (شامل ۳۰ کانال اطلاعات و ۲ کانال overhead) یک کانال ۲/۰۴۸M یا E۱ را به وجود می آورند (این سیگنال را تقریباً ۲M فرض می کنیم) پس از آن چهار سیگنال ۲M یک سیگنال ۸M و چهار سیگنال ۸M یک سیگنال ۳۲M و چهار سیگنال ۳۲M یک سیگنال ۱۴۰M را به وجود می آورند چهار عدد از این سیگنال ها نیز در صورت نیاز می توانند به یک سیگنال ۵۶۴M تبدیل شوند.

۳- مشخصات کلی سیگنال در PDH

۱- سیگنال نیمه همزمان است یعنی تا سطح ۲M همزمان بوده و از آن به بعد همزمان نیست. نکته ای که در اینجا ذکر آن لازم به نظر می رسد بیان تفاوت بین مالتی پلکسینگ همزمان و غیر همزمان است. در مالتی پلکسینگ غیرهمزمان بیت های مختلف از یک سیگنال با همان پهنای اصلی خود در روی سیگنال خروجی قرار می گیرند و در ابتدا و انتهای سیگنال بیت هایی به عنوان اطلاعات overhead به آن افزوده می شود ولی در مالتی پلکسینگ همزمان لازم است نوعی فشرده سازی زمانی بر روی سیگنال خروجی انجام شود که در نتیجه آن طول زمانی یک بیت از سیگنال خروجی دقیقاً برابر با طول زمانی یک بیت از سیگنالهای ورودی است.

۲- روش مالتی پلکسینگ آن بیت به بیت است (به جز در سطح ۲M که بایت به بایت است)

۳- هر سطح از مالتی پلکسینگ دارای ساختار اختصاصی خود می باشد.

۴- برای عمل مالتی پلکسینگ نیاز به همزمان بودن سیگنالهای ورودی نمی باشد.

۵- نیازی به ثبت اطلاعات فریم جهت مشخص کردن آدرس فریم به منظور دسترسی مستقیم به کانال ۶۴kbps نمی باشد.

۶- اگر در ایستگاهی بخواهیم یک سیگنال را در سطح ۲M پیاده یا سوار (Drop & Insert) کنیم باید تمامی مراحل مالتی پلکسینگ را به صورت سخت افزاری انجام دهیم (یکی از مشکلات مهم PDH)

لازم به ذکر است که تمامی مراحل مالتی پلکسینگ در PDH به صورت سخت افزاری و توسط Mux های مربوطه انجام می شود و Mux های ۲ به ۸، ۸ به ۳۴ و ۳۴ به ۱۴۰ به صورت یونیت های سخت افزاری موجود می باشند.

۴- مقدمه ای در باره SDH

در SDH مراحل میانی ۸ و ۳۴ و... به صورت فیزیکی موجود نمی باشد و یک سیگنال ۲Mbps مستقیماً به یک ۱۵۵/۵۲Mbps که به اصطلاح STM-۱ (Synchronous Transfer Module) نامیده می شود تبدیل می گردد. و STM-۱ ها نیز به نوبه خود می توانند با هم مالتی پلکس شوند و سیگنالهای STM-N را به وجود آورند که طبیعتاً STM-۱۶ و STM-۴ و... می باشند.

به این ترتیب می توان برای SDH مزایای زیر را قایل شد:

۱- بیت ریت بالا (بالتر از ۱۴۰Mbps)

۲- با اینکه پایین ترین سطح سیگنال SDH برابر ۱۵۵/۵۲Mbps است ولی کلیه سیگنالهای PDH را می تواند تولید کند (به کمک تکنیک pointer ها)

۳- تکنیک مالتی پلکسینگ به صورت همزمان است و اسلاتورها با کلاک خارجی همزمان می باشند.

۴- تمام سیگنالهای مالتی پلکسینگ ساختار مشابهی دارند (بر خلاف PDH که هر سطح سیگنال ساختار مخصوص به خود را داراست)

۵- مالتی پلکسینگ به صورت بایت به بایت صورت می گیرد.

۶- در SDH ارتباط بین مراکز می تواند هم به صورت نقطه به نقطه و هم به صورت رینگ ایجاد شود.

۷- تبدیل سیگنال الکتریکی به نوری بدون نیاز به line coding میسر است.

البته SDH برتری های دیگری هم دارد از جمله اینکه یک سیستم SDH می تواند ورودیهای مختلفی را اختیار کند.

۵- مراحل تبدیل یک سیگنال ۲Mbps به ۱۵۵Mbps در SDH

همان طور که قبلا ذکر شد در SDH مراحل میان مالتی پلکسینگ به صورت فیزیکی وجود ندارند با این حال یک سیگنال ۲Mbps باید پس از گذشت مراحل و عبور از ماژول های مختلفی به یک سیگنال ۱۵۵Mbps یا STM-۱ تبدیل شود در طول این مراحل ابتدا سیگنال ۲Mbps به یک سیگنال با بیت ریت ۶/۹۱۲Mbps تبدیل شده و این سیگنال نیز به نوبه خود پس از طی مراحل به یک سیگنال STM-۱ تبدیل می گردد. در ابتدا به بررسی مرحله اول یعنی تبدیل ۲M به ۶/۹۱۲M می پردازیم .

در این تبدیل ابتدا سیگنال ۲M با بیت ریت ۲۰۴۸kbps وارد ماژولی به نام C۱۲ می شود خروجی این ماژول وارد ماژول VC۱۲ و سپس وارد TU۱۲ و TUG۲ می شود. لازم به ذکر است در اسامی این ماژول ها C مخفف Container , VC مخفف Virtual Container , AU نشان دهنده Administrative Unit Group , AUG مخفف Administrative Unit Group و بالاخره TU و TUG به ترتیب مخفف Tributary Unit و Tributary Unit Group هستند. در این ماژول ها از نوعی حافظه به نام حافظه های کشسان (Elastic Memory) استفاده شده است مهمترین خاصیت این حافظه ها این است که در آنها پالس ساعت خواندن و نوشتن می توانند با هم متفاوت باشند و به این ترتیب اطلاعات وارد شونده به حافظه و اطلاعات خروجی از آن دارای بیت ریت های مختلفی خواهند بود و به این ترتیب حافظه می تواند عمل تغییر بیت ریت را انجام دهد. اکنون به بررسی قسمت های مختلف ذکر شده در تبدیل می پردازیم :

۵-۱- ماژول C۱۲

اولین مرحله بسته بندی اطلاعات و اضافه کردن بایت های just و stuff در قالب مشخص و معین در این ماژول انجام می شود به بیان دیگر در این ماژول به فریم ورودی که یک فریم ۲M است ۲ بایت اضافه می شود (یکی برای stuff و یکی برای just) که اگر آنرا در ۶۴ ضرب کنیم بیت ریت خروجی برابر با ۲/۱۷۶Mbps خواهد شد. لازم به ذکر است که منظور از just بیت هایی است که به صورت خالی ارسال می گردد و سپس از روی وضعیت آنها وضعیت سیستم تعیین می شود اما بیت های stuff بیت هایی هستند که اضافه بر اطلاعات اصلی و برای افزایش طول فریم مثلا برای یکی کردن یا تغییر سرعت خواندن و نوشتن همگی به شکل صفر یا یک ارسال می شوند.

۵-۲- ماژول VC۱۲

در این قسمت نیز یک بایت به نام POH (Patch OverHead) اضافه می شود که شامل اطلاعاتی نظیر کنترل خطا وضعیت خط و.... می باشد. در نتیجه خروجی این ماژول دارای فریم های ۳۵ بایتی است.

۵-۳- ماژول TU۱۲

در این یونیت نیز یک بایت به نام pointer به اطلاعات اضافه می شود و آدرس شروع فریم را VC^{۱۲} در حافظه مشخص می کند.

۵-۴-ماژول TUG-۲

این ماژول نقش یک مالتی پلکسر ساده را دارد و با دریافت سه فریم ۳۶ بیتی از سه مسیر مختلف آنها را بایت به بایت مالتی پلکس می کند در نتیجه خروجی ۱۰۸ بایت و با بیت ریت ۶/۹۱۲Mbps می باشد. اکنون با به دست آمدن سیگنال ۶/۱۹۲ باید آن را به سیگنال STM-۱ تبدیل کنیم در این مرحله نیز به ترتیب ماژول های VC^۳ , AU^۳ , AUG وجود دارند و به علاوه یک ماژول STM-۱ نیز موجود می باشد. در ادامه به ترتیب نقش هر کدام از ماژول ها را توضیح می دهیم.

۵-۵-ماژول VC^۳

این واحد همان کار VC^{۱۲} را انجام می دهد (اضافه کردن POH) با این تفاوت که علاوه بر آن عمل مالتی پلکسینگ را نیز انجام می دهد.

۵-۶-ماژول AU^۳

این واحد به اطلاعات VC^۳ که به صورت شناور در حافظه قرار دارند pointer و stuff اضافه می کند و علاوه بر این آدرس شروع فریم VC^۳ را نیز توسط سه بایت PTR مشخص می کند و هم چنین ۱۸ بایت stuff نیز اضافه می کند. به خروجی این واحد که ۷۸۶ بایت است اصطلاحاً STM-۰ نیز گفته می شود که در سیستم های رادیویی SDH به جای انتقال سیگنال STM-۱ بر روی فیبر نوری سیگنال STM-۰ را به وسیله ارتباط رادیویی انتقال می دهند.

۵-۷-ماژول AUG

این ماژول با دریافت سه فریم ۷۸۶ بیتی عمل مالتی پلکس را به صورت بایت به بایت انجام می دهد.

۵-۸-ماژول STM-۱

این ماژول ۷۲ بایت SOH (Section OverHead) به اطلاعات اضافه می کند که شامل همزمانی، اطلاعات parity و.... می باشد.

۶-بررسی ساختار فریمینگ قسمت های مختلف SDH

قبل از اینکه به بررسی فریمینگ مراحل مختلف مالتی پلکسینگ SDH بپردازیم لازم به ذکر است پردازش تا سطح TU^{۱۲} در یک مالتی فریم (متشکل از ۴ فریم) انجام می گیرد و از آن به بعد پردازش در سطح فریم انجام می شود.

۶-۱-فریمینگ C^{۱۲}

به طور کلی پردازش (Mapping) سیگنال ۲M در واحد C۱۲ به سه صورت انجام می شود که عبارتند از

۱- Asynchronous Mapping

۲-Bit Synchronous Mapping

۳-Byte Synchronous Mapping

در ابتدا به توضیح پردازش نوع اول می پردازیم که در آن پالس ساعت شبکه SDH مستقل از اطلاعات ورودی می باشد و شبکه SDH به اطلاعات ورودی به عنوان قطار پالس صفر و یک نگاه می کند. فریمینگ C۱۲ در این نوع Mapping با توجه به اینکه ماژول اطلاعات just و stuff به ابتدا و انتهای فریم اضافه می کند.

هر فریم در خروجی باید دارای ۳۴ بیت باشد و همانطور که مشاهده می شود در فریم اول ابتدا یک بیت stuff سپس ۳۲ بیت اطلاعات و دوباره یک بیت stuff اضافه می شود در فریم دوم و سوم نیز پس از اضافه شدن یک بیت شامل ۲ بیت stuff و ۲ بیت just ۳۲ بیت اطلاعات آورده شده و آنگاه یک بیت کامل stuff افزوده می شود و سرانجام در فریم چهارم ابتدا دو بیت با ساختار نشان داده شده اضافه می شود سپس ۳۱ بیت اطلاعات و در انتها نیز یک بیت stuff اضافه می گردد. اکنون به بیان پردازش نوع دوم یعنی bit synch. Mapping می پردازیم در این نوع پردازش احتیاجی به بیت های just نیست و پردازش به صورت بیت به بیت است و به ابتدا و انتهای اطلاعات ورودی یک بیت stuff اضافه می شود. در پردازش نوع سوم یعنی byte synch. Mapping پالس ساعت شبکه PDH (اطلاعات ورودی) از طریق شبکه SDH فراهم می گردد و شبکه SDH اطلاعات را بیت به بیت پردازش می کند و لذا می توانیم به کانالهای ۶۴kbps دسترسی داشته باشیم و در این حالت است که می توانیم فریمینگ هایی به صورت ۳۰ کاناله (CAS) و ۳۱ کاناله داشته باشیم (CCS)

۶-۲- فریمینگ VC۱۲

واحد VC۱۲ یک بیت POH به سیگنال ورودی اضافه می کند که چون پردازش در سطح مالتی فریم است تبدیل به ۴ بیت می شود بیت های POH شامل بیت های V۵ و J۲ و Z۶ و Z۷ هستند که در آن Z۶ اطلاعاتی مربوط به اپراتور شبکه را حمل می کند (اطلاعات Supervisory) و بیت Z۷ , APS (Automatic Protection Switch) نام دارد J۲ نیز که مهمترین بیت POH است برای مشخص کردن آدرس گیرنده به کار می رود.

۶-۳- فریمینگ در TU۱۲ و عملکرد پوینترها

در این قسمت ۴ بیت شامل pointer و just به اطلاعات ورودی اضافه می شود پوینترها نشاندهنده ابتدای فریم VC مربوطه بوده و اختلاف فاز VC را با TU بیان می کنند ساختار مولتی فریم TU۱۲ و محتوای بیت ها در پوینتر به این صورت است که V۳ و V۴ برای ایجاد just در فریم TU۱۲ می باشند. نیم بیت اول V۱ , NDF نام دارد و بقیه آن از بیت هایی به نام I و D تشکیل شده است بیت V۲ نیز به تمامی شامل بیت های I و D است. عملکرد پوینتر به این گونه است که تا زمانی که اطلاعات بدون تغییر فاز باشند NDF به صورت ۰۱۱۰ خواهد بود در صورتی که اختلاف فاز در سطح یک واحد باشد با معکوس شدن بیت های I و D دستور برای اعمال همتراز سازی صادر می شود و در صورتیکه این اختلاف بیش از یک واحد باشد NDF به صورت ۱۰۰۱ در می آید این کد نشان دهنده این است که آدرس شروع فریم VC۱۲ در مولتی فریم جاری نسبت به قبلی تغییرات داشته و این تغییرات بیش از یک واحد است و در این صورت آدرس جدید در ۱۰ بیت I و D نوشته می شود.

۶-۴- فریمینگ TUG۲

همان طور که گفتیم این یونیت نقش مالتی پلکسر را داشته و عملیات مالتی پلکسینگ را بایت به بایت انجام می دهد. جهت نشان دادن فریم خروجی از واحد TU به بالا از نمایش ماتریسی استفاده می کنیم برای TU^{12} ماتریس مربوطه 9×4 است که حاوی یک بایت پوینتر در سلول اول خود می باشد.

۶-۵- ساختار فریمینگ VC^3

یک فریم VC^3 شامل ۷ فریم TU^{12} می باشد در این واحد جهت عمل آدرس دهی ۹ بایت POH به صورت یک ستون به اطلاعات مالتی پلکس شده اضافه می گردد.

در این ستون بایت J^1 برای مشخص کردن آدرس گیرنده یا مقصد اطلاعات در سطح بالا تر به کار می رود این آدرس باید به طور کامل خوانده و با کدهای ذخیره شده مقایسه شود که آیا اطلاعات مربوط به این ایستگاه می باشد یا نه به همین خاطر برای خواندن آدرس زمان یک فریم کافی نمی باشد لذا در مدت ۶۴ فریم متوالی این آدرس خوانده می شود و پس از آن مقایسه را انجام می دهد

بایت B^3 جهت کنترل کیفیت خط بر حسب آستانه و خطا بر اساس پیریتی زوج عمل می کند .
بایت C^2 برای توضیح ترکیب ساختار سیگنال به کار می رود و مقادیر مختلف آن نشان دهنده وضعیت های مختلف شبکه می باشند.

بایت G^1 برای نشان دادن دادن وضعیت خط انتقال در گیرنده استفاده می شود و در واقع پس از تشخیص خطا وضعیت را به سمت مقابل اطلاع می دهد یعنی در واقع این بایت پاسخی به بایت B^3 است از بایت های F^2 و Z^3 به عنوان ۲ کانال برای برقراری ارتباط مستقیم بین ابراتورهای شبکه استفاده می شود.

در مورد بایت H^4 باید گفت که از ۲ بیت سمت راست آن جهت مشخص کردن شماره پوینترهای TU و از ۶ بیت باقیمانده به صورت رزرو استفاده می شود

بایت Z^4 به صورت دو نیم بایت بوده که نیم بایت اول رزرو و نیم بایت دوم آن برای ارسال فرمان APS می باشد.
بایت Z^5 ویژه ابراتور شبکه بوده و از آن برای تست استفاده می شود به این ترتیب که ابراتور با ارسال کدهای خاصی به گیرنده قسمتهای مختلف را می تواند تست کند.

۶-۶- ساختار فریمینگ AU^3

چنانچه گفته شد این واحد ۳ بایت پوینتر و ۱۸ بایت stuff به خروجی VC^3 اضافه می کند اطلاعات به صورت شناور توسط این واحد دریافت شده و برای مشخص کردن آدرس شروع ۳ بایت پوینتر به ابتدای سطر چهارم (H^1 و H^2 و H^3) و همچنین ۱۸ بایت stuff به صورت دو ستون بین ستونهای ۲۹ و ۳۰ ستونهای ۵۷ و ۵۸ اضافه می شود .

در نتیجه اضافه شدن این بایت های اضافه ساختار فریمینگ خروجی واحد AU^3 به صورت ماتریسی شامل ۸۷ ستون و ۹ در می آید. این ساختار همان چیزی است که قبلا از آن به عنوان $STM-0$ یاد کردیم و لازم به ذکر است که سیگنال $STM-0$ در ارسال SDH به وسیله امواج رادیویی استفاده می شود.

پس از AU^3 , AUG , نقش مالتی پلکسینگ را برعهده دارد همچنین در مسیر دوم $STM-1$ واحدهای TUG^3 , VC^4 و AUG نیز همین نقش را دارا می باشند.

۶-۷- ساختار فریمینگ AU^4

اطلاعات رسیده از VC⁴ در واحد AU⁴ قرار می گیرد و ۹ بایت PTR به ابتدای سطر چهارم ماتریس اضافه می شود این پوینتر ها سه منظور به ماتریس اضافه می شوند:

۱- جهت تکمیل ساختار AUG

۲- جهت مشخص کردن مسیر اطلاعات ورودی به AUG

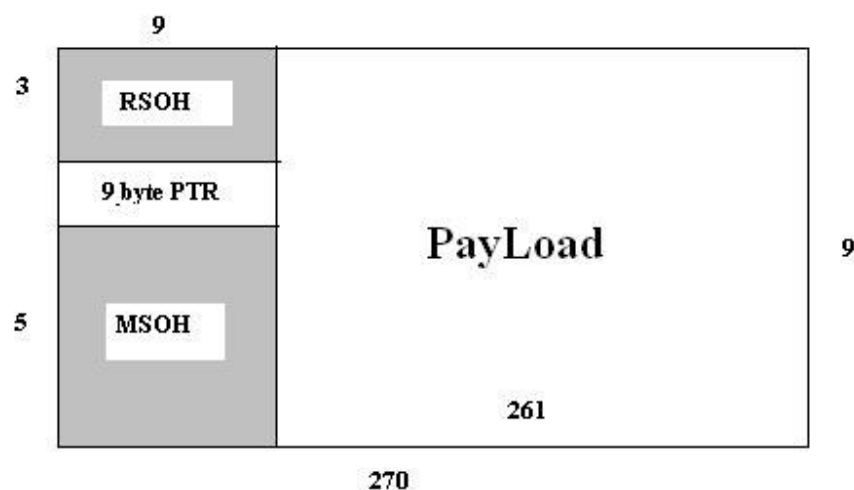
۳- نشان دادن آدرس شروع فریم VC⁴

به این ترتیب ساختار ماتریسی AU⁴ به صورت ۹*۶۱ بوده که ۹ بایت PTR به سطر چهارم این ماتریس اضافه شده است

۶-۸- فریم STM-۱

این فریم به صورت ماتریسی با ابعاد ۹*۲۷۰ است و شامل ۷۲ بایت اضافی SOH است که خود شامل ۴۵ بایت MSOH (Multiplexer Section OverHead) ۲۷ بایت RSOH (Regenerator Section OverHead) می باشد .

برای اطلاعات RSOH ماتریسی به ابعاد ۳*۹ و برای MSOH ماتریسی به ابعاد ۵*۹ داریم که جهت تکمیل قالب STM-۱ به فریم AUG اضافه می شود. در شکل ۱ فریم STM^۱ به صورت گفته شده نشان داده شده است.



شکل ۱

۷- سیگنالهای STM-N

پس از ایجاد سیگنال STM-۱ می توان مالتی پلکسینگ را ادامه داد و به بیت ریت های بالاتری نیز دست یافت البته باید به این نکته توجه شود که یک سیگنال STM-۱ با بیت ریت ۱۵۵Mbps می تواند برای انتقال حجم عظیمی از اطلاعات به کار رود از این رو از این سیگنال و سیگنالهای با بیت ریت بالاتر در مراحل آخر مالتی پلکسینگ (مثلا در انتقال تماسهای تلفنی یک بخش از یک کشور و...) استفاده می شود. اکنون به بررسی نحوه ایجاد سیگنال STM-۴ می پردازیم. برای ایجاد STM-۴ به دو طریق مالتی پلکسینگ انجام می شود روش اول اینکه ۴ سیگنال STM-۱ را دریافت کرده و بایت به بایت عمل مالتی پلکسینگ را انجام می دهیم و روش دوم اینکه مالتی پلکسینگ را در سطح AUG بایت به بایت انجام داده و ۲۸۸ بایت

SOH به فریم اضافه می کنیم که این اطلاعات شامل اطلاعات ضروری جهت ارسال می باشد مانند اطلاعات همزمانی و... که به هر ۴ رشته STM-۱ اضافه می شوند اما در مورد اطلاعات غیر ضروری فقط ازبایت های رشته اول STM-۱ استفاده می شود.

۸-قسمتهای مختلف سیستم SDH

به طور کلی SDH شامل سه قسمت مهم می باشد

- ۱- SMA (Synchronous Multiplexer Access)
- ۲- SLT (Synchronous Line Terminal)
- ۳- SLR(Synchronous Line Regenerator)

SMA اولین عنصر شبکه SDH , SMA می باشد که به عنوان مالتی پلکسر سیستم شناخته می شود که با توجه به سطح خروجی SMA های مختلفی داریم (SMA-۱ , SMA-۴ و...) SLT دومین عنصر شبکه SDH می باشد که مبدل اطلاعات الکتریکی به نوری است و مانند SMA نوع آن بستگی به سطح اطلاعات دارد و سرانجام SLR وظیفه بازسازی اطلاعات را دارد که در ایستگاههای Repeater از آن استفاده می شود.

۹-نتیجه گیری

هدف از ارایه این مقاله آشنایی با استاندارد و سیستم مالتی پلکسینگ SDH می باشد لازم به ذکر است که مالتی پلکسینگ اطلاعات یکی از مفاهیم اساسی در سیستم های تلفنی می باشد و SDH استاندارد کارامدی جهت مالتی پلکسینگ برروی فیبرنوری (و البته گاهی در سطوح پایین تر از STM^۱ مثلا STM^۰ بر روی محیط های غیر از فیبر نوری) می باشد و در مراکز تلفنی کشور خودمان نیز از آن استفاده می شود و از این رو آشنایی اولیه با آن برای یک مهندس مخابرات یک نیاز ضروری است .

۱۰-منابع و مراجع

[۱] دوره آموزشی SDH در شرکت مخابرات استان اصفهان به استادی مهندس حبیبی

[۲] www.iec.org