

افزایش پهنای باند نسل دوم حامل جریان برای استفاده در شبکه های بی سیم نوری

احسان فغفوری

e_faghfoury@yahoo.com

باشگاه پژوهشگران جوان دانشگاه آزاد تبریز

TEL: +98(411)3845689

چکیده: در این مقاله مشکلات پهنای باند مربوط به استفاده از نسل دوم حامل های جریان در سیستم های اپتیکی بی سیم بحث شده و سپس یک تقویت کننده مد جریانی جدید با پهنای باند گسترده و دامنه دینامیک ورودی وسیع معرفی می گردد که برای استفاده در شبکه های اترنت سریع بی سیم، مناسب می باشد. این تقویت کننده مد جریانی برای ایجاد ارتباط ما بین آشکارسازهای نوری ارزان قیمت (با ظرفیت داخلی بزرگ) و تقویت کننده های امیدانس بالا، به منظور غلبه بر محدودیت های خاص پهنای باند که توسط مبدل ورودی ایجاد می گردد، استفاده می شود. به نظر می رسد این تطبیق جریانی، برای افزایش پهنای باند و دامنه دینامیکی مدارهای واسطه نوری سنتی کافی است. اساس معماری تقویت کننده مد جریانی مورد نظر بر پایه یک حامل جریان نسل دوم با امیدانس ورودی پائین، بنا نهاده شده است. برای یک آشکارساز نوری با ظرفیت داخلی 10pF، بهره ماکزیمم 18 dB با پهنای باند 130 MHz و سطح نویز $9.2 \text{ pA} / \sqrt{\text{Hz}}$ قابل حصول می باشد. دامنه دینامیک ورودی مورد نظر بزرگتر از 65dB است.

کلمات کلیدی: CCII، اترنت، تقویت کننده مد جریانی

1- مقدمه

افزایش سرعت ارتباطات در LAN در سایه توسعه فزاینده پهنای باند به دست می آید. به عنوان مثال سرعت در ارتباطات اترنت جریانی کنونی به سهولت به محدوده 100Mb/s رسیده است. این توسعه بی وقفه مشکلات جدی برای اتصالات اپتیکی بی سیم فراهم نموده است. افزایش سرعت های ارتباط در این سیستم ها مستلزم افزایش پهنای باند مدارهای واسطه نوری موجود در این سیستم ها است که باعث بروز چندین مشکل تکنیکی می شود.

معمولاً این مدار واسطه نوری از یک آشکارساز و یک تقویت کننده امپدانس بالا تشکیل می شود. افزایش پهنای باند در یک تقویت کننده امپدانس بالا که باعث افزایش پهنای باند در سیستم های اپتیکی بی سیم می شود، در کل کار آسانی نخواهد بود. در این ارتباط، چندین مشکل وجود دارد:

(1) امپدانس ورودی تقویت کننده همراه با ظرفیت داخلی بالای آشکارساز، قطب غالبی در پهنای باند سیستم ایجاد می کند.
(2) امپدانس انتقالی بالا، (که برای داشتن حساسیت بالا لازم است) ماکزیمم دامنه دینامیک ورودی قابل دسترس را محدود می کند و این کار باعث اعمال محدودیت های شدید در فاصله ما بین سیستم های منبع و مقصد می شود.

(3) نویز سیستم، محدودیت کمی بر سطوح سیگنال ورودی گذاشته و دامنه دینامیک ورودی و پهنای باند سیستم را محدود می نماید: کاهش نویز سیستم و افزایش پهنای باند سیستم به طور توأم در کل امری است غیر ممکن. نتیجه این که، با داشتن یک آشکارساز خاص، سعی می شود ما بین بهره، پهنای باند، دامنه دینامیک ورودی و نویز مصالحه ای صورت گیرد.[1]

در سال های اخیر، گرایش به سمت تکنولوژی مد جریانی برای طراحی سیستم هایی که دارای پهنای باند و بهره بالا باشد، بیشتر شده است [4][3][2]. به ویژه، استفاده از نسل دوم حامل های جریان امکان وجود امپدانس های کوچک ورودی را ممکن نموده است. کاهش دادن امپدانس ورودی تقویت کننده، قدمی ضروری در جهت افزایش پهنای باند سیستم نوری بی سیم می باشد. می دانیم ظرفیت بالای ورودی آشکارساز و امپدانس ورودی بالا، در اغلب ورودی های شبکه نوری در سیستم های نوری بی سیم قطب قوی ایجاد می کند [5]. آشکارساز های ساخته شده با استاندارد جهانی عاملی اصلی کاهش امپدانس ورودی می باشند. برای جبران، یک بافر جریان مجزا بر روی سیستم بی سیم نوری استفاده می شود [4]. همچنین نشان داده شده است که اگر این بافر ما بین آشکارساز و تقویت کننده قرار بگیرد، می تواند باعث 30٪ افزایش در پهنای باند سیستم شود (حتی بدون وجود تقویت کننده های امپدانس بالای طرح سنتی) [4].

در ادامه در مورد عوامل اصلی تاثیرگذار در بهبود پهنای باند مدارهای مد جریانی که در سیستم های بی سیم استفاده می شود، بحث خواهد شد. این مدارهای مد جریانی به عنوان بافر واسطه بین مبدل نوری و تقویت کننده های امپدانس بالای ساده عمل می کند. در این راستا تغییراتی بر روی طرح سنتی کلاس AB نسل دوم حامل های جریان داده می شود [6][7] که اگر همراه با تکنیک بیان شده در مرجع [8]، برای سیستم های نوری بی سیم مورد استفاده قرار گیرد، رفتار فرکانسی بهتری برای این مدارهای جریانی به دست خواهد آمد. باتوجه به پهنای باند، بهره جریان و نویز ورودی معادل، تعدادی دستورالعمل مطرح شده و همچنین مداری که برای ارتباط بی سیم نوری اترنت سریع بهینه سازی شده، نیز ارائه خواهد گردید. در این قسمت ابتدا به معرفی مختصر حامل های جریان پرداخته می شود.

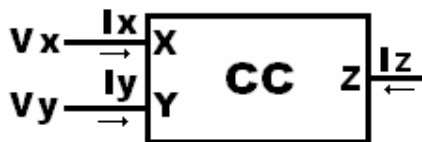
1-1) معرفی حامل جریان (CC)¹

حامل جریان که ابتدا در سال 1968 توسط Sedra & Smith معرفی شد یک عنصر با چهار یا حتی پنج ترمینال است که وقتی با المان‌های الکترونیکی دیگر ترکیب می‌شود، می‌تواند بسیاری از توابع پردازش سیگنال آنالوگ را اجرا نماید. در بسیاری موارد CCها به همان اندازه که opamp ها طراحی مدارها را آسان کرده اند، می‌توانند طراحی مدارها را راحت سازند [9]. علت استفاده از حامل‌های جریان به جای مدارهای حالت ولتاژی، کاهش سطح تراشه در مدارات مجتمع، کاهش سطح ولتاژ تغذیه، Slew rate بالاتر (از نظر تئوری نامحدود)، پهنای باند ثابت و بزرگ، رنج دینامیکی وسیع، مدارهای ساده تر، کنترل ساده تر و هم چنین حذف مد مشترک (CMRR) بسیار بزرگ است.

1-1-1) حامل جریان نسل اول CCI²

CC ابتدا به صورت یک عنصر سه سر معرفی شد که بلوک دیاگرام آن در شکل (1) نشان داده شده است. طرز کار این عنصر به گونه‌ای است که اگر ولتاژی به ورودی ترمینال Y وارد شود، یک پتانسیل مساوی در ترمینال X ظاهر می‌شود. به طور مشابه جریان I که به ترمینال X وارد می‌شود باعث می‌گردد که جریانی مساوی در ترمینال Y جریان یابد و هم چنین جریان به خروجی در ترمینال Z نیز برده می‌شود. مثل این که ترمینال Z، مشخصه یک منبع جریان با مقدار I و امپدانس خروجی بالا را دارد. بنابراین عنصر در پورت X مشخصه ورودی اتصال کوتاه مجازی³ و در پورت Y مشخصه ورودی اتصال باز مجازی⁴ دوگان⁴ را به نمایش می‌گذارد. مشخصه ورودی و خروجی یک CCI توسط معادلات زیر بیان می‌شود:

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (1)$$



شکل (1): بلوک دیاگرام یک CCI

1 . Current conveyors
2 . First current conveyors
3 . Virtual short circuit
4 . Dual virtual opn circuit

علامت مثبت برای CCI ای بکار می‌رود که جریان پورتهای X, Z به طور هم جهت به سمت داخل و یا خارج حامل، جریان دارند که این مورد را با CCI+ نشان می‌دهیم و علامت منفی هم مربوط به حالت با پلاریته معکوس می‌شود که با CCI- نشان می‌دهیم [10] [11].

1-1-2 نسل دوم حامل جریان CCI¹

برای افزایش قابلیت CCها، نسل دوم آن مطرح شد که در آن قطعه در ترمینال Y جریانی وجود ندارد. این نوع از نوع اول CCها مفیدتر است. معادلات CCII توسط روابط زیر بیان می‌شود:

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (2)$$

بنابراین Y یک امپدانس ورودی بی‌نهایت را به نمایش گذاشته و ولتاژ X ولتاژ اعمالی به Y را دنبال می‌کند. در نتیجه X یک امپدانس ورودی صفر را به نمایش می‌گذارد. جریان اعمال شده به X به ترمینال خروجی امپدانس بالای Z با علامت مثبت (در CCI+) یا منفی (در CCI-) برده می‌شود [10] [11].

1-1-3 نسل سوم حامل جریان CCI²

در نسل سوم حامل جریان، X و Y و Z، پایانه های ورودی - خروجی بوده و از زمین به عنوان مرجع استفاده می‌شود. این حامل‌ها با استفاده از رابطه ماتریسی زیر توصیف می‌شوند:

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & a & 0 \\ 1 & 0 & 0 \\ 0 & b & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (3)$$

در این رابطه، b بیانگر انتقال جریان از X به Z می‌باشد. به ازای مقادیر مثبت b، مدار حامل مثبت بوده و برای مقادیر منفی b، حامل انتقال منفی، نشان خواهد داد.

در حالت کلی پارامتر a مربوط به نوع حامل می‌شود به ازای مقادیر $a=0$ و $a=1$ دو کلاس عمومی قبلی حامل جریان حاصل می‌شود ($a=1$ بیانگر حامل جریان نسل اول CCI و $a=0$ نشانگر مورد حامل جریان نسل دوم CCI می‌باشد).

1 . Second generation current conveyors
2 . Third - generation current conveyors

در حامل جدید CCIII، $a = -1$ انتخاب شده و به علت شباهت آن به حامل‌های قبلی، نام حامل جریان نسل سوم برای آن پیشنهاد شده است [12].

حامل مورد استفاده در این مقاله CCII می باشد. اکثر تحقیقاتی گزارش شده CCII در مقالات با استفاده از ترانزیستور Bipolar بوده است. ولی به خاطر رشد سریع تکنولوژی CMOS و قابلیت ویژه این تکنولوژی در ساخت تراشه‌های ارزان قیمت و انعطاف‌پذیر و هم چنین نیاز به تغذیه پایین، در سال‌های اخیر توجه ویژه‌ای به این تکنولوژی شده است. به همین علت ما نیز در این مقاله از این تکنولوژی استفاده می‌کنیم.

در اینجا ساختار بهبود یافته ای برای نسل دوم حامل جریان پیشنهاد می شود که انتظار می رود برای استفاده در مدار تقویت کننده مد جریانی مورد استفاده در کاربردهای نوری مناسب باشد.

(2) طرح CCII بهبود یافته و بررسی عملکرد فرکانسی آن

امپدانس ورودی رابط های بی سیم اپتیکی بایستی برای سیستم‌هایی با پهنای باند زیاد، بی نهایت پایین باشد. نسل دوم حامل جریان (CCII) بهترین کاندیدا برای این منظور است، زیرا نشان داده شده است که امپدانس ورودی آن را می توان با استفاده از تکنیک‌هایی کاهش داد [8]. بنابراین CCII به عنوان تقویت کننده مد جریان ورودی، برای سیستم‌های اپتیکی بی سیم مناسب به نظر می‌رسد. با این وجود تاثیرات فرکانس بالا در CCII باعث ایجاد مشکلاتی در کارایی سیستم می‌شود.



شکل (2): نسل دوم حامل جریان (بهبود یافته)

2-1 ویژگی‌های CCII بهبود یافته

یک نسل دوم حامل جریان (شکل 2) را می توان توسط معادله ماتریسی زیر کاملاً توصیف نمود:

$$\begin{bmatrix} I_y \\ V_x \\ I_z \end{bmatrix} = \begin{bmatrix} g_y & 0 & 0 \\ A_v & r_x & 0 \\ 0 & A_i & g_z \end{bmatrix} \begin{bmatrix} V_y \\ I_x \\ V_z \end{bmatrix} \quad (4)$$

درایه های ماتریس سیستم، پارامترهای مربوط به حامل جریان که وابسته به فرکانس هستند را نشان می‌دهد. A_v نشان دهنده بهره ولتاژ گره‌های Y و X و A_i نشانگر بهره جریان ما بین ورودی X و خروجی کلی Z است. برای منظور کردن تاثیرات ورودیهای X, Y و خروجی Z، در ماتریس سیستم، امپدانس‌های موجود در ترمینال‌های X, Y, Z، نیز به حساب آورده شده

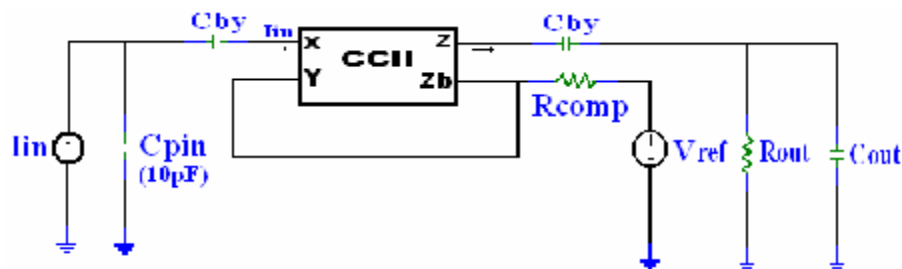
است. اگرچه می توان ماتریس سیستم را به صورت ایده آل (که تنها از دو پارامتر غیر صفر A_v , A_i تشکیل شده و معمولاً مقادیر امپدانس بسیار پایین دارد) در نظر گرفت ولی، وابسته بودن آن به فرکانس ملزم می کند که برای آنالیز فرکانس بالا این مقادیر را نیز در نظر بگیریم.

2-2) کنترل امپدانس ورودی

امپدانس ورودی CCII را می توان توسط مدار نشان داده شده در شکل 3 کنترل کرد. (در این شکل مدلهایی نیز برای نشان دادن ظرفیت پارازیتی آشکار ساز و بار حامل جریان در نظر گرفته شده است). Z_b یک خروجی ساختگی با ویژگی های همانند خروجی Z است. پایانه های حامل Y و Z_b هر دو به مقاومت کنترل (R_{comp}) متصل شده و به پتانسیل ثابتی وصل گردیده اند. با این طرح، یک فیدبک منفی در امپدانس ورودی مشاهده شده در پایانه X بوجود می آید [8]. اگر در این طرح از ماتریس رابطه (4) استفاده شود، امپدانس ورودی موثر در پایانه X از رابطه زیر محاسبه خواهد شد:

$$r_{xcomp} = r_x - \frac{A_v A_i R_{comp}}{1 + (g_y + g_z) R_{comp}} \quad (5)$$

رابطه (5) نشان می دهد که با این طرح فیدبک، امکان کاهش امپدانس ورودی موثر به مقادیر کوچک دلخواه وجود دارد. با در نظر گرفتن بهره ولتاژ و جریان نزدیک به یک و همینطور مقداری از R_{comp} نزدیک به r_x ترکیب امپدانس ورودی را می توان صفر کرد. با این وجود به خاطر رفتار فرکانس بالای غیر ایده آل حامل، پارامترهای ماتریس نیز وابسته به فرکانس خواهد شد. این وابستگی باعث دو رفتار نامطلوب می شود: نوسان و یا ماکزیمم شدن بهره جریان. هر دو تاثیر فوق با به حداقل رسیدن امپدانس ورودی در فرکانس های بالا مرتبط هستند. بررسی ها نشان می دهند که این تاثیرات در صورتیکه مشخصات خروجی Z_b و ورودی X مشابه باشند به حداقل می رسد.



شکل (3): تقویت کننده مد جریانی CCII

2-3) افزایش پهنای باند

برای رسیدن به حداکثر پهنای باند قابل دسترس از یک تقویت کننده مد جریان مبتنی بر CCII، چهار محدودیت اصلی با این ساختار فیدبک وجود دارد:

(1) جریان‌های پولاریزه کننده (قطبی کننده)

(2) اثر ترانزیستور

(3) مقاومت جبرانی R_{comp}

(4) ظرفیت ذاتی آشکارساز

ظرفیت ذاتی آشکارساز نوری عموماً به خاطر ملزومات سیستم (آشکارساز نوری، ولتاژ پلاریزاسیون، سطح و غیره) می‌باشد و معمولاً برای داشتن پهنای باند زیاد تا حد ممکن، پایین گرفته می‌شود. در غیر این صورت اگر کاهش پهنای باند تقویت کننده (بدون نیاز به تغییر پارامترهای دیگر مدار) مد نظر باشد، می‌توان این مقدار را کاهش داد.

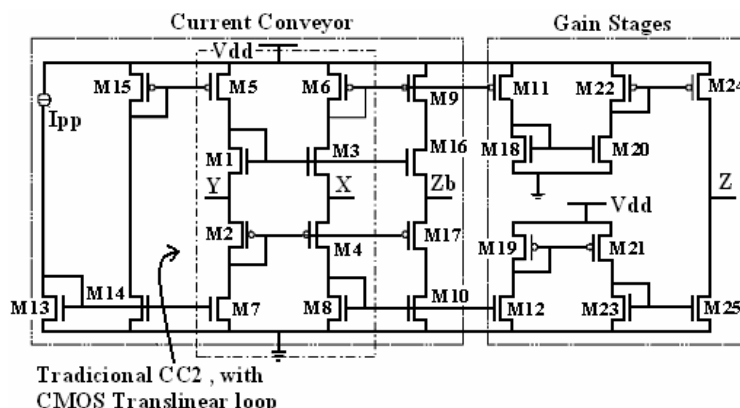
از جریان‌های پولاریزه کننده در CCII کلاس سنتی AB (شکل 4) می‌توان برای کاهش یا افزایش پهنای باند تقویت کننده استفاده کرد. با افزایش جریان، طبیعتاً پهنای باند نیز افزایش می‌یابد. با این وجود، افزایش جریان، امپدانس ورودی را نیز تحت تاثیر قرار می‌دهد و در نهایت می‌تواند به رفتارهای نوسانی منتهی شود. رفتارهای نوسانی را می‌توان با اندکی افزایش R_{comp} از بین برد. (و همان طور که از رابطه (5) برمی‌آید به امپدانس‌های ورودی کوچکتر رسید). این دو اثر، مقدار بهینه‌ای از جریان پولاریزه کننده ایجاد می‌کنند. علاوه بر این مقدار بهینه، دیگر نمی‌توان با افزایش جریان پولاریزه کننده پهنای باند را افزایش داد، زیرا برخی از ترانزیستورها ناحیه عملکرد بهینه خود را ترک می‌کنند.

با در نظر گرفتن اندازه ترانزیستور، مطالعات برای افزایش پهنای باند نشان داد که یک مقدار بهینه برای ابعاد ترانزیستورهای موجود در CCII وجود دارد. برای مقادیر بیشتر از پهنای بهینه W_{opt} ترانزیستورهای موجود در در حلقه ترا خطی¹ ($M1$ ، $M4$) پیکربندی شکل (4)، پهنای باند توسط ظرفیت های پارازیتی محدود می‌شود و با افزایش ابعاد، کاهش می‌یابد. این مقدار W_{opt} نزدیک به 80um در تکنولوژی 0.8um است. این ترانزیستورها هم چنین بایستی بزرگتر از ترانزیستورهای موجود در آینده‌های جریان باشند. هم چنین مشخص می‌شود که طبقه خروجی نیز محدودیت‌هایی را در رفتار سیستم با پهنای باند وسیع ایجاد می‌کند.

1. Translinear

(3) معماری تقویت کننده پیشنهادی

همان طور که در شکل 4 نشان داده شده، تغییراتی در ساختار CCII سنتی ایجاد شده است که براساس رهنمودهای زیر بنا نهاده شده اند. این CCII به عنوان یک تقویت کننده مد جریان به همراه آشکارساز در ورودی آن و یک پیکربندی فیدبک (شکل 3) به کار برده می شود. این مدار از یک حامل جریان و یک طبقه بهره تشکیل شده که در آن ورودی تقویت کننده، پایانه X حامل و Z خروجی آن است. حامل جریان ما یک حامل نسل دوم کلاس AB فرکانس بالا می باشد.



شکل (4): حامل جریان بهبود یافته

این نوع از حامل های جریان از یک حلقه تراخطی تشکیل شده اند، که در اینجا ترکیبی از ترانزیستورهای M_1 الی M_4 می باشد. ترانزیستورهای M_{16} و M_{17} خروجی ساختگی Z_b را به وجود می آورند که به منظور فراهم آوردن ویژگی های مشابه ورودی X طراحی شده است. این تغییر (اصلاح) کوچک، رفتار فرکانسی بهتر و بالاتری را تامین می کند. تاثیر اصلی این تغییر بر روی بهره جریان A_i (رابطه 4) ما بین ورودی X و خروجی ساختگی Z_b دیده می شود. پاسخ فرکانسی بهره جریان بین این دو ترمینال، بهره ای کوچکتر از 1 (یک) همراه با رفتار فرکانسی بالا را نشان می دهد، و بدین ترتیب پیکربندی پایدارتری برای مقادیر کوچکتری از امپدانس ورودی فراهم می شود.

(3-1) بهینه سازی نویز

بررسی ها نشان می دهند [7] که نویز کلی معادل ورودی در حامل جریان کلاس AB، نسبت مستقیم با مربع ضریب هدایت متقابل ترانزیستورها در آینه های جریان و نسبت معکوس با ضریب هدایت متقابل ترانزیستورها در حلقه ترا خطی دارد. بررسی های ما نیز به همان نتایج را تایید نمودند. ما از دو استراتژی متفاوت برای کاهش نویز پیروی نموده ایم:

(1) طراحی مدار با در نظر گرفتن نسبت ابعاد بزرگتر برای ترانزیستورهای M_1 و M_4 نسبت به ترانزیستورهای دیگر

(2) کاهش دادن جریان بایاس (I_{pp})

اولین استراتژی با ایده‌های بیان شده فوق وقتی جنبه‌های ماکزیمم کردن پهنای باند را در نظر بگیریم، سازگار است. اما این سازگاری برای استراتژی دوم وجود ندارد، کاهش I_{pp} باعث کاهش پهنای باند نیز می‌شود. نتیجه آن که، مدار ما با این ساختار نمی‌تواند حداکثر پهنای باند ممکن را داشته باشد.

(3-2) محدوده دینامیک موثر ورودی

دامنه ورودی خطی توسط عملکرد حلقه تراخطی تعیین می‌شود. بنابراین با نوشتن معادلات حلقه داریم:

$$\begin{cases} I_{D4} = I_{D3} + I_x \\ V_{gs1} + |V_{gs2}| = V_{gs3} + |V_{gs4}| \end{cases} \quad (6)$$

با در نظر گرفتن این که تمام ترانزیستورها در ناحیه اشباع کار می‌کنند، رابطه (6) می‌تواند به ترتیب به جریان‌های I_{D3} و I_{D4} منجر شود:

$$I_{D3,4} = kI_{pp} \left(1 \pm \frac{I_x}{4kI_{pp}} \right)^2 \quad (7)$$

که در آن I_{pp} جریان بایاس، I_x جریان ورودی گره X و k نسبت ابعاد بین ابعاد ترانزیستورهای $M_1(M_2)$ و $M_3(M_4)$ است. این نتایج تنها برای مقادیر I_x مابین $-4kI_{pp}$ و $4kI_{pp}$ معتبر می‌باشد، این مقادیر، مقادیر ماکزیمم جریان ورودی (به عنوان تقریب مرتبه اول) بهره هستند که در آن تقویت کننده وابستگی خطی به جریان ورودی را حفظ می‌کند. رابطه (7) بیان می‌کند که کنترل دامنه دینامیک ورودی از طریق تغییر مقیاس دوباره ابعاد ترانزیستورهای حلقه‌ای تراخطی امکان پذیر است. با این وجود، از آن جایی که برای کاربرد مورد نظر ما که اثرنت سریع می‌باشد، خود به خود به خطی بودن نیازی نیست و محدوده دینامیکی موثر می‌تواند بزرگتر باشد.

(4) نتایج شبیه‌سازی

مدار عملی با تکنولوژی CMOS، $0.8 \mu m$ ، متعلق به شرکت AMS با هدف سازگاری ما بین پهنای باند، نویز و توان مصرفی، اتصالات اپتیکی مسیر در یک اثرنت سریع، طراحی شده است. همه ترانزیستورهای NMOS دارای نسبت W/L برابر با $20\mu m/1.2\mu m$ هستند به جز M_1 و M_3 که با نسبت $70\mu m/1.2\mu m$ طراحی شده اند. ترانزیستورهای M_{12} و M_{20} و M_{25} نیز دارای نسبت طراحی متفاوت $40\mu m/1.2\mu m$ هستند، تا بتوانند، مقداری بهره جریان مناسب بین ورودی X و خروجی Z برقرار سازند. تمام ترانزیستورهای PMOS دارای نسبت اندازه 1.4 برابر ترانزیستورهای NMOS هستند.

مدار توسط آشکارساز با ظرفیت پارازیتی 10 PF شیب ساز شده است. مقاومت 50Ω و خازن 10PF که به صورت موازی با هم قرار دارند، به عنوان بار خروجی در نظر گرفته شده اند. مقدار جریان قطبی کننده I_{pp} برابر با 180 uA است. دو خازن $C_{by}1nF$ برای حذف جریان آفست (offset) استفاده شده است و بالاخره R_{comp} به مقدار 300Ω بهینه شده است. با این پارامترها (البته بادر دست داشتن پارامترهای ترانزیستورهای CMOS مورد نظر شرکت AMS) نتایج زیر قابل تحقق خواهد بود:

(1) تقویت کننده، بهره جریانی برابر با 18 dB، در پهنای باند 130MHz دارد.

(2) امپدانس ورودی مقداری در حدود 210Ω تا فرکانس 10MHz دارد، و پیکی در حدود 480Ω در فرکانس 780MHz نشان می دهد و پاسخ فاز تقریباً برای همه باندها صفر است .

(3) سطح نویز ورودی در حدود $9.2pA/\sqrt{Hz}$ است که حساسیت تقویت کننده را به 1uA محدود می کند.

(4) دامنه دینامیکی ورودی 65dB است که برای سیگنال های دیجیتالی مورد نظر ما بوده است. (با این فرض، بهره جریان در سیگنال های ورودی بزرگ، اندکی کاهش نشان خواهد داد. البته بدون این که با تمامیت سیگنال مصالحه ای صورت گرفته باشد).

با تقویت کننده مشابه می توان پهنای باند 160MHz را به دست آورد که برای این کار، فقط کافی است جریان قطبی کننده I_{pp} و مقاومت جبرانی R_{comp} و ظرفیت پارازیتی 10pF آشکارساز، ورودی را تنظیم نمود. کاهش ظرفیت آشکارساز هم چنین اجازه می دهد که پهنای باند تقویت کننده به مقادیر 350MHz تغییر یابد، در حالی که هنوز دامنه دینامیکی ورودی زیادی را دارا می باشد.

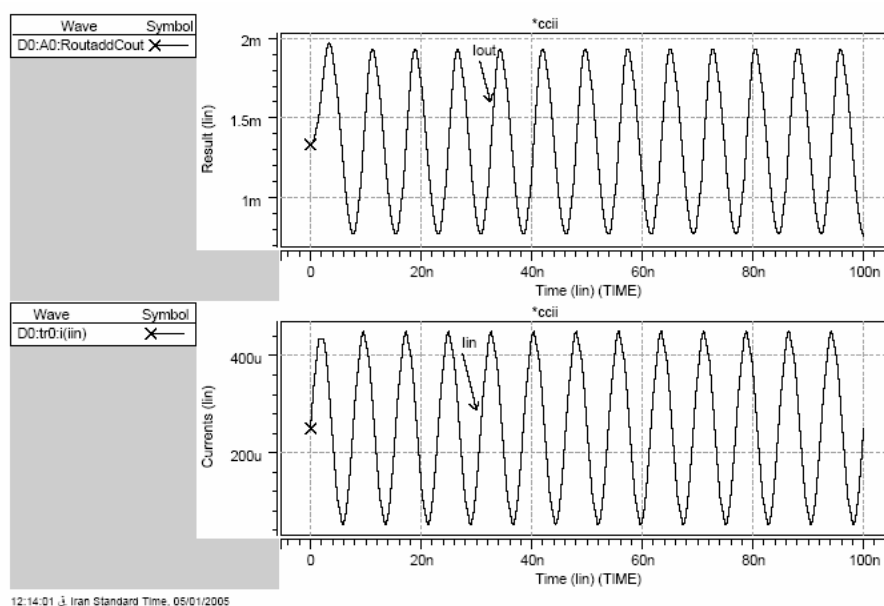
نتایج فوق برای مدار با تکنولوژی CMOS 0.8um و با Level 49 که متعلق به شرکت AMS است، بدست آمده اند. اما به علت در اختیار نداشتن پارامترها و عدم در اختیار گذاردن این پارامترها از طرف شرکت AMS جهت آنالیز در نرم افزار Hspice(2004)، به ناچار آنالیز با استفاده از پارامترهای تکنولوژی دیگر صورت گرفت. اما به علت عدم سازگاری طرح با تکنولوژی مربوطه نتایج دلخواه بدست نیامد. افت بهره، تغییر رفتار فرکانسی سیستم، تغییرات ناگهانی امپدانس ورودی در جارب AC از معایبی بود که در استفاده از تکنولوژی جدید بدست آمد. باتغییر W/L چند ترانزیستور CMOS سعی شد تا بهره سیستم در فرکانس مورد نظر افزایش داده شود. برای این کار، مقادیر W/L ترانزیستورهای M_{12} و M_{20} و M_{25} به $100um/1.2um$ تغییر یافت که در نتیجه این تغییر، مولفه های P_S ، P_D ، A_S ، A_D (که رابطه مستقیم با W/L ها دارند) نیز تغییر یافتند. روابط زیر بیانگر این تغییرات است :

$$\begin{aligned} P_s &= P_D = W + L_{min} \\ A_s &= A_D = W * L_{min} \end{aligned} \quad (8)$$

بدین ترتیب بهره 9dB در فرکانس 130MHz از این سیستم گرفته شد (شکل 5)، اما این تغییرات تاحدودی پاسخ فرکانسی (به خصوص در فرکانس های بالای 100MHz)، امپدانس ورودی و همچنین حساسیت سیستم نسبت به نویز را تحت تاثیر قرار داد که توصیه می شود جهت بهینه سازی عملکرد سیستم از پارامترهای مربوط به تکنولوژی AMS استفاده گردد.

(5) نتیجه گیری

یک حامل جریان نسل دوم کلاس AB بهبود یافته، معرفی شد. این حامل، کنترل امپدانس بهتری (وقتی به عنوان تقویت کننده مد جریانی، بین گره های X,Z قرار می گیرد) نسبت به حامل های قبلی که به دامنه دینامیک بالایی نیازمند بودند، از خود به نمایش گذاشت. این مدار می تواند بسته به ظرفیت آشکارساز، پهنای باندی تا حدود 350MHz را نشان دهد. مدار پیشنهاد شده برای کاربردهای اپتیکی بی سیم اترنت سریع بهینه سازی شده است و می تواند ماکزیمم دامنه دینامیکی ورودی در حدود 65dB را با توان مصرفی 12mw ارائه نمایند. این مدار برای ارتباطات اپتیکی به فواصل 1 تا 2 کیلومتر مناسب است.



شکل (5): جریان ورودی و جریان خروجی

منحنی ها با استفاده از پارامترهای موجود و W/L های تغییر یافته (با استفاده از نرم افزار Hspice 2004) بدست آمده اند.

(6) تشکر

در پایان از کمک های دکتر حسن رسولی سقایی از دانشگاه آزاد علوم و تحقیقات تهران- ایران، دکتر لوئیز نرو آلوز از دپارتمان الکترونیک و مخابرات سنتیاگو- پرتقال و دکتر شهرام مینائی از دانشکده مهندسی الکترونیک و کامپیوتر استانبول- ترکیه کمال تشکر را دارم.

- [1] R.L. Aguiar, A. Tavares, J.L. Cura, E. Vasconcelos, L.N. Alves, R. Valadas, D.M. Santos, "Considerations on the design of transceivers for wireless optical LANs", IEE Electronics & Communications, Colloquium on Optical Wireless Communications, London, England, Jun. 1999.
- [2] T. Ruotsalainen, P. Palojarvi, J. Kostamovaara, "A Current-Mode Gain-Control Scheme with Constant Bandwidth and Propagation Delay for a Transimpedance Preamplifier", IEEE Journal of Solid State Circuits, Vol. 34, February 1999.
- [3] C.H. Lee, J. Cornish, K. McClellan, J. Choma Jr., "Current-Mode Approach for Wide-Gain Bandwidth Product Architecture", IEEE Trans. Cir. Sys. II, Vol. 45, May 1998.
- [4] L.N. Alves, R.L. Aguiar, "A Differential Current-ConveyorBased Buffer for High-Bandwidth Low-Signal Applications", ICECS99, Paphos, Cyprus, Sep. 1999.
- [5] E. de Vasconcelos, J.L. Cura, R.L. Aguiar, D.M. Santos, "ANovel High-Gain, High-Bandwidth CMOS Differential Front-End for Wireless Optical Systems", ISCAS99 Orlando, Florida, May 1999.
- [6] T. Kurashina, S. Ogawa, K. Watanabe, "A High Performance Class AB Current Conveyor", ISCAS98 Monterey, Florida, May 1998.
- [7] E. Bruun, "Noise Properties of CMOS Current Conveyors", ISCAS96, Atlanta, May 1996.
- [8] G. Palumbo, S. Pennisi, "A Technique for the Reduction of the Input Resistance of Current-Mode Circuits, ISCAS98 Monterey, Florida, May 1998.
- [9] C. Toumazou, F. J. Liogey, "Analog IC design : the Current – Mode approach " , IEE Circuits and Systems series 2, 1993.
- [10] D. C. Wadsworth, "Accurate Current Conveyor Topology and Monolithic Implementation " , IEE Proceedings, Vol. 137, Pt.G, No.2, p.p. 88-94, April 1990.
- [11] A. S. Sedra, G. W. Roberts, F. Gohh, "The Current Conveyor : History, Progress and new results " , IEE proceedings, Vol. 37, Pt.G, No.2, p.p.78-87, April 1990.
- [12] حسن رسولی سقایی، غلامحسن روئین تن، "طراحی مدار ترانسمیتر برای سنسورهای فشار پیزو مقاومتی"، کنفرانس مهندسی برق دانشگاه صنعت آب و برق شهید عباسپور، مجموعه مقالات، تهران، 1379.