

طراحی و ساخت سیستمی سایزر ۱.۷GHz_۱.۹GHz با فوائل ۱۰۰KHZ

مرتضی قمشی بزرگ

m_ghomeshi@noavar.com

دانشگاه علوم و فنون هوایی شهید ستاری

مجتبی قمشی بزرگ

mgh12000@yahoo.com

دانشکده علمی – کاربردی مخابرات

محمد علی چقاسرخی

m_choghasorkhi@yahoo.com

دانشکده علمی – کاربردی مخابرات

چکیده:

هدف از این مقاله طراحی و ساخت سیستمی سایزر فرکانس در محدوده فرکانسی GHz-۱،۹-۱،۷GHz می باشد. که توانایی تولید

۲۰۰۰ کاربر فرکانس با فاصله های ۱۰۰KHz را دارد. همچنین قدرت خروجی بزرگتر از ۳dbm و قدرت سیگنالهای مولفه

مزاحم (Spurs) ۵۵dbm می باشد. سیستمی سایزر فرکانس کاربرد وسیعی در سیستمهای مخابراتی دارد. بطور کلی این دستگاه در

کاربردهایی استفاده می شود که نیاز به تولید فرکانس با دقت بالا باشد و نیز عوامل محيطی بر آن تاثیر نداشته باشد.

از جمله موارد کاربرد آن در سیستمهای مخابرات سیلوی (موبایل) ، مولدهای سیگنال پایلوت و... می باشد. با توجه به فرکانس بالای

کار دستگاه رعایت موادی از جمله تطبیق امپدانس ها ، میزان تضعیف خطوط انتقال ، مسئله شیلد کردن دستگاه و صاف بودن ولتاژ

تغذیه ها در کیفیت کار دستگاه اهمیت فراوانی دارد.

واژگان کلیدی: Dual Modulus, Imx2320, vco, pll

۱- مقدمه:

سیستمی سایزر فرکانس وسیلهای است برای تولید فرکانس یا فرکانسها بی که دقیقاً مضری از یک فرکانس مبنای باشند.

هدف از این پروژه، طراحی و ساخت یک سیستمی سایزر فرکانس در محدوده فرکانس MHz ۱۷۰۰ تا ۱۹۰۰ MHz می باشد. بطوری که سیستمی سایزر در این محدوده فرکانسی، توانایی تولید ۲۰۰۰ کاربر فرکانس با فاصله ۱۰۰ KHz را داشته باشد.

تکنیکی که در این پروژه استفاده شده است، حلقه قفل ساز (PLL) می باشد و مدار محلی نیز بر همین اساس ساخته شده است. برای کنترل این دستگاه از یک میکرو کنترولر استفاده شده است که باعث سادگی و انعطاف پذیری بیشتر سیستم گردیده است.

مقاله حاضر شامل سه فصل می باشد:

فصل اول: اصطلاحات و اصول حاکم بر حلقه های قفل فاز (PLL)، Vco، فیلتر حلقه و مدارات جانبی شرح داده شده است.

فصل دوم: شامل مدارات کنترلی پروژه از جمله میکرو کنترولر و نحوه عملکرد آن می باشد.

فصل سوم: طراحی اجزاء سیستمی سایزر و نحوه عملکرد کلی سیستم بیان شده است.

۲- فصل اول: حلقه قفل فاز (PLL)

۱-۲- مقدمه:

حلقه های قفل فاز (PLL) یکی از مهمترین اجزای سیستمهای مخابراتی می باشند. بخصوص از زمانی که PLL به صورت IC به بازار عرضه شده کاربردهای متنوعی پیدا کرده است، فیلتر های دنبال کننده آشکار ساز FSK، آشکار ساز استریو، و مدولاتور FM، سیستمی سایزر فرکانس ، ضرب کننده و تقسیم کننده های فرکانس کاربردهای PLL را بیشتر نمایان

- میکند. PLL به خاطر داشتن خصوصیات زیر در کاربردهای ذکر شده مورد استفاده قرار می‌گیرد:
۱. PLL می‌تواند هارمونیک‌های هم فاز با یک موج مرجع کریستالی ایجاد می‌کند. به نحوی که پایداری آن با پایداری موج مرجع یکسان باشد.
 ۲. PLL می‌تواند بصورت یک فیلتر با پهنای باند بسیار کم بکار رفته، سیگنالهایی که فرکانسشان به علت اثر دوپلر تغییر می‌کند را دنبال کند.

۲-۲- حلقه‌های قفل ساز (PLL)

MDARی است که اجزه می‌دهد که فرکانس و فاز نوسان ساز حلقة توسط یک سیگنال مرجع خارجی کنترل شود. فرکانس نوسان ساز حلقة توسط یک سیگنال مرجع یا مضری از آن باشد. اگر سیگنال مرجع از یک نوسان ساز کریستالی گرفته شود. می‌توان فرکانس‌های دیگری با پایداری فرکانسی نوسان ساز کریستال بدست آورد. اصول PLL در سال ۱۹۲۳ مشخص بود ولی تا اواخر دهه ۱۹۶۰ هنگامی که یک PLL کامل یا اجزای آن به صورت آی سی در دسترس قرار گرفت، استفاده چندانی نداشت. در این قسمت اصول اساسی کار و اصطلاحات مورد استفاده در توصیف PLL‌ها مورد بحث قرار می‌گیرد.

۳-۲- توصیف عملکرد PLL

اگر حلقة قفل باشد، فرکانس سیگنال ورودی و نوسان ساز کنترل شده با ولتاژ (VCO) یکسان خواهد بود و اختلاف فاز نسبی آنها به مشخصه آشکار ساز و انحراف f_i از فرکانس آزاد f_0 یعنی $f_i - f_0$ که فرکانس V_{dc} به ازای $V_d = 0$ بستگی خواهد داشت. اگر فرکانس سیگنال ورودی با f_i برابر باشد ولتاژ کنترل VCO بوده، خروجی آشکار ساز فاز صفر خواهد بود.

Φ_0 ولتاژ V_d خود را به نحوی تغییر می‌دهد که تفاضل فاز $\Phi_s = \Phi_0 - \Phi_d = 0$ حاصل می‌شود، به ازای این اختلاف فاز خروجی آشکار ساز فاز صفر می‌شود، Φ_d بسته به نوع مدار آشکار ساز فاز ۹۰ یا ۱۸۰ درجه است. اگر فرکانس ورودی تغییر کند، به نحوی که $f_i \neq f_0$ شود، اختلاف فاز Φ_d به گونه‌ای تغییر می‌کند که ولتاژ کنترل V_d لازم برای $f_i = f_0$ فرآهم آید. گستره فرکانسی که بر روی آن چنین کنترلی ممکن است به اجزای مدار بستگی دارد.

۴-۲- فیلتر حلقة

فیلتر پایین گذر در حلقة قفل فاز دو وظیفه اصلی را بر عهده دارد. نخست آنکه هر دو این مولفه‌های فرکانسی بالای فرکانس خروجی آشکار ساز فاز را حذف می‌کند و بنا بر این یک ولتاژ متوسط (V_{dc}) می‌دهد دوم اینکه کارایی دینامیکی حلقة را تعیین می‌کند که شامل فاکتورهایی مثل محدوده تسخیر قفل فرکانس، پهنای باند سیستم و پاسخ گذاری مدار می‌باشد.

برای بهبود طیف خروجی و حذف مولفه‌های مزاحم (Spur) از یک طبقه فیلتر پایین گذر RC دیگر نیز می‌توان به عنوان Extra Filter شناخته می‌شود. با وجود این فیلتر حلقة، چون سیستم از مرحله بالاتر از دوم خواهد شد در نحوه طراحی برای ایجاد پایداری از نمودارهای بور کمک خواهیم گرفت.

۵-۲- اسیلاتور کنترل شده با ولتاژ (VCO)

VCO، مداری است که فرکانس خروجی آن متناسب با ولتاژ ورودی آن است یا به عبارت ریاضی می‌توان نوشت:

$$f_0 = U_{vco} \cdot V_i \quad (1)$$

فرکانس خروجی f_0 VCO بر حسب هرتز (Hz) و ولتاژ کنترل ورودی V_i VCO بر حسب ولت (V) $f_0 = U_{vco} \cdot V_i$ بر حسب Hz/V

بهره VCO بهره U_{vco} بر حسب این بهره تبدیل VCO (U_{vco}) نسبت ثابتی است که ولتاژ کنترلی را به فرکانس تبدیل می‌کند. لازم به ذکر است که در عمل این بهره مقدار ثابتی نیست.

برای ساخت VCO مدارهای نوسان ساز مختلفی ممکن است بکار رود که در انتخاب یک مدار برای یک کاربرد خاص

عوامل زیر دخیلند:

- ۱- فرکانس کار
 - ۲- پایداری فرکانس
 - ۳- دامنه خروجی
 - ۴- پایداری
 - ۵- خلوص شکل - موج خروجی
 - ۶- احتمال بروز نوسانهای ناخواسته
- در این پژوهه آی سی A POS-2000 با عنوان VCO استفاده شده است. که نحوه کار و توضیحات بیشتر آن در فصل سوم خواهد آمد.

۳- فصل دوم: واحد کنترل

۱-۳- مقدمه:

در فصل قبل بصورت مقدماتی PLL را بررسی کردیم با توجه به اینکه PLL مورد استفاده در این پژوهه LMX 2320 می باشد که اطلاعات لازم را باید بصورت سریال دریافت کند اهمیت این بخش مشخص می شود. در بخش کنترل دستگاه اطلاعات از صفحه کلید وارد شده و سپس توسط میکرو کنترلر به صورت فریمهای استاندارد LMX 2320 در آمده وبصورت سریال ارسال می شود. برای نمایش مقدار عددی فرکانس خروجی از پنج عدد نمایشگر هفت قسمتی استفاده شده است. نمایشگرها بوسیله یک عدد بافر و چهار ترانزیستور راه اندازی می شوند که ارسال اطلاعات باز توسط میکرو کنترلر انجام می شود.

۲-۳- مروری بر خانواده MCS-51

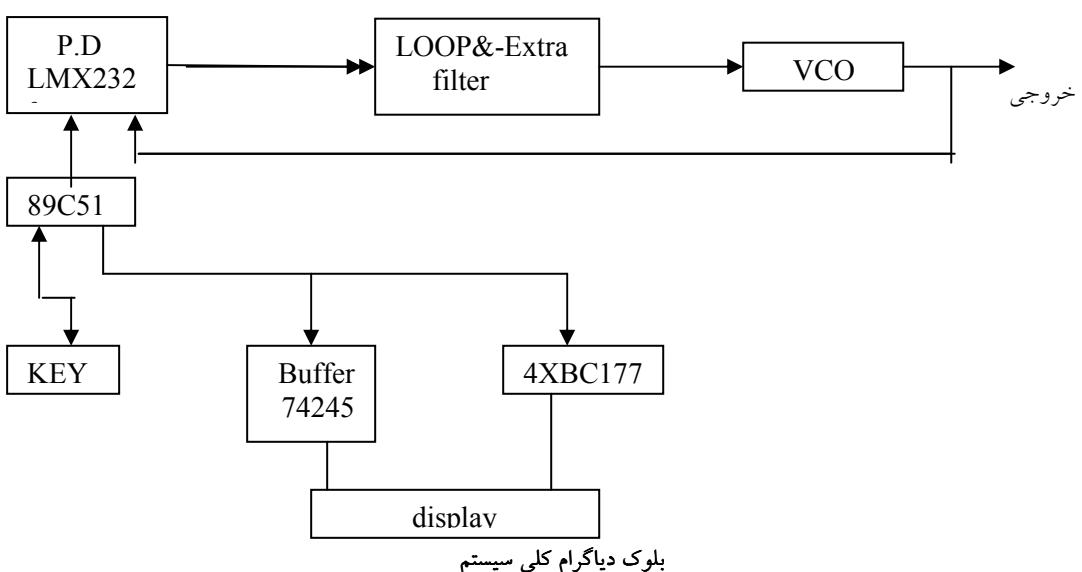
MCS-51 خانواده ای از میکرو کنترلرها است که توسط شرکت ایتل به بازار عرضه شده است ۸۰۵۱ یک IC نوعی و اولین عضو این خانواده است، که بصورت تجاری مطرح شده است. در پژوهه از تراشه ۸۹۵۱ استفاده شده که با آی سی یکسان است.

خلاصه مشخصات این آی سی به شرح زیر است ۴K بایت Rom، چهار درگاه I/O (وروودی - خروجی) هشت بیتی، دوتایمر / شمارنده شانزده بیتی، رابط سریال، ۶۴K بایت فضای حافظه خارجی برای کد، ۶۴K بایت فضای حافظه خارجی برای داده، پردازه بولی که عملیات روی بیتها را انجام می دهد، ۲۱۰ مکان بیت آدرس پذیر، انجام عملیات ضرب و تقسیم در ۴ میکرو ثانیه. ۸۰۵۱ با یک تغذیه ۵ ولتی کار می کند اتصال VCC به پایه ۴۰ و VSS (زمین) به پایه ۲۰ وصل می شود. توضیحات بیشتر درباره واحد کنترل در قسمت طراحی و ساخت خواهیم دید.

۴- فصل سوم: طراحی و ساخت

۱-۴- بلوک دیاگرام سیستم:

شکل زیر ملزومات کلی سیستم با مشخصات ذکر شده را نشان می دهد



۲-۴- بخش PLL

آی سی مورد استفاده بعنوان PLL در این پروژه LMX 2320 محصول کارخانه National می باشد از جمله خصوصیات این IC می توان موارد زیر را ذکر کرد:
کار در محدوده فرکانسی تا حد ۲GHz ، ولتاژ تغذیه ۵.۷V تا ۲.۷V ، امکان کاهش توان مصرفی (A_{VCC}=۳۰*10^{-۶}A)، استفاده از تکنیک Dual Modulus Prescaler (VCC=۱۲۸/۱۲۹) (۶۴،۶ یا ۱۲۸) انتقال سریال دیتا به آن.

از موارد کاربرد ان می توان به موارد زیر اشاره نمود:

سیستم تلفن سلولی، مخابرات بی سیم متحرک، تلویزیون کابلی، سیستم مخابراتی بی سیم دیگر.
شرطیت کار توصیه شده این PLL، ولتاژ تغذیه Vcc باید بین ۵.۷V تا ۲.۷V باشد . V_p که منبع تغذیه شارژ پمپ است باید: $V_{cc} \leq V_p \leq 5.5$ باشد.

۲-۴-۱- تولید فرکانس مرجع:

برای تولید فرکانس مرجع از مدار زیر استفاده می کنیم با توجه به اینکه Resolution فرکانس برابر ۱۰۰ KHz می باشد از کریستال ۱۲MHz استفاده کرده ایم که بعد از تقسیم بر $R = 120$ تقسیم کننده مرجع قابل برنامه ریزی فرکانس ۱۰۰ KHz مرجع f_r را برای ما تامین می کند.

۲-۴-۲- تکنیک Dual Modulus

با استفاده از این تکنیک فرکانس f_m متناسب با بیتها کترلی ضمن تقسیمات لازم به فرکانس f_p تبدیل می شود. فرکانس خروجی VCO ابتدا توسط هفت بیت شمارنده A ویا زده بیت شمارنده B بصورت همزمان شمارش می شود. تا زمانیکه شمارنده A شمارش می کند Dual Modulus Prescaler بر عدد ۱۲۸ تقسیم می کند. هر از شمارش کامل ۷ بیت شمارنده A و ۱۱ بیت شمارنده B یک پالس در خروجی مدار تقسیم دیجیتالی ایجاد می شود که سیگنال f_r را تشکیل می دهد.

f_r و f_p در حالت قفل فاز برابرند و با توجه به رابطه زیر با فرکانس خروجی VCO مربوطند.

$$f_r = f_p = \frac{f_{vco}}{(P \times B) + A} \quad (2)$$

به روشنی آشکار است که اگر از این روش (Dual Modulus) استفاده نشود مخرج فرمول مضربی از P می شود. یعنی تقسیمات کمتر از P (۱۲۸) را نمی توانیم ایجاد کنیم.

۳- بخش VCO

در این پروژه از آی سی POS-2000 VCO مدار استفاده شده است . این آی سی توانایی تولید فرکانس‌های بین ۱۳۷۰ MHz تا ۲۰۰۰ MHz را با متوسط قدرت خروجی ۱۰ dB دارد لذا برای این پروژه کاملاً مناسب است. با توجه به اینکه فرکانس خروجی سیستم ما بالا است لازم است از خطوط مایکرو استریپ جهت انتقال سیگنال استفاده شود.

۴- ۱- خطوط انتقال مایکرو استریپ:

مایکرو استریپ اخیراً بدلیل خواص الکتریکی، ارزانی، قابلیت تکثیر و ساخت مناسب یکی از مهمترین و عمومی ترین محیط انتقال برای استفاده در فرکانس‌های RF و مایکرو ویو شناخته شده است . مایکرو استریپ یک خط انتقال با امپدانس مشخص دلخواه است که سیگنال را از یک نقطه به نقطه دیگر حمل می کند . امپدانس مشخصه بسته به نسبت $\frac{W}{h}$ عایق (Substrate) بکار رفته تعیین می شود. بدین ترتیب خروجی سیستم را بوسیله خط ۰.۵A مایکرو استریپ با پهنای ۰.۸۴mm تامین میکنیم (محاسبات لازم کاملاً انجام شده که از حوصله این مقاله خارج است). از طرفی باید خروجی VCO مدار PLL بدھیم تا حلقه برقرار باشد و عمل قفل صورت گیرد. بدلیل بالا بودن توان خروجی VCO نسبت به حد مجاز ورودی آی سی PLL باید قدری سیگنال فیدبک شده به PLL را تضعیف کرد. (متوسط خروجی VCO نسبت به حد مجاز ورودی PLL، PLL+6dB می باشد. برای این منظور هم می توان از کوپلر مایکرو استریپ استفاده نمود که بسته به میزان تضعیف و فرکانس کار، بعد آن قابل محاسبه است وهم می توان از یک مقاومت SMD استفاده نمود. بدلیل عدم مرغوبیت فیبرهای موجود در بازار و نیز سادگی روش دوم، ترجیح داده شده از یک مقاومت SMD (۱۰۰) برای تضعیف سیگنال ورودی به

استفاده شود .

همچنین لازم به ذکر است که خروجی VCO وورودی PLL باید از لحظه DC کاملاً ایزووله باشند (با توجه به کاتالوگ آی سی PLL) لذا از یک خازن 100pf (SMD) نیز بعد از مقاومت استفاده می کنیم.

۴-۴ - طراحی فیلتر حلقه:

ساختار یک فیلتر حلقه غیر فعال در شکل زیر نشان داده شده است.تابع تبدیل این فیلتر عبارت است از:

$$Z_{(s)} = \frac{S(x_2 c_2) + 1}{S^2(x^2 c^2 c^1) + S(c_1 + c_2)} \quad (3)$$

ثابت مدار زمانی که فرکانس‌های صفر وقطب تابع تبدیل را معین می کنند بوسیله روابط زیر تعریف می شوند:

$$T_2 = R_2 C_2$$

$$T_1 = R_2 \frac{c_1 c_2}{c_1 + c_2} \quad (4)$$

در انتخاب اجزاء فیلتر حلقه باید معاوضه ای بین زمان قفل، نویز، پایداری واسپورهای مبنای صورت گیرد. پهنهای باند بزرگتر، زمان قفل را سریعتر می کند اما پهنهای باند زیاد می تواند باعث ایجاد اسپورهای مبنای بزرگ شود. اسپورها (مولفه های مزاحم) را می توان با کاهش پهنهای باند حلقه یا اضافه نمودن طبقات فیلتر پایین گذر بیشتر، کاهش داد اما در این صورت زمان قفل افزایش می یابد و پایداری مدار نیز کم می شود .

در برخی از کاربردها جهت حذف اسپورها (مولفه های مزاحم) ممکن است یک طبقه فیلتر پایین گذر دیگر نیز لازم باشد.

۴-۴-۴ - محاسبه زمان قفل (Lock Time) با تقریب فیلتر مرتبه دوم

چنانکه می دانیم بررسی پاسخ گذاری سیستم های بالاتراز مرتبه دوم در حوزه زمان کارمشکل ویچیده ای است و ما نیز به همین دلیل به کمک نمودار بد در حوزه فرکانس با تامین حاشیه فاز و بهره طراحی خود را انجام دادیم. اما برای محاسبه زمان استقرار ($t_{(s)}$) می توان با تقریب مناسب از تحلیل فیلتر مرتبه دوم کمک گرفت زمان قفل محاسبه شده حدود $t=347$ است.

۵ - طراحی بخش کترل و پروسسور

باتوجه به اینکه در این پروژه PLL فرکانس در خواستی را باید در قالب دو فریم بصورت سریال در یافت کند اهمیت این بخش آشکار می شود.

۴-۵-۱ - سخت افزار

سخت افزار مورد استفاده در این بخش عبارتند از: میکرو کنترلر ۸۹C۵۱، چهار ترانزیستور BC177 و آی سی ۷۴۲۴ بعنوان بافر نمایشگر بر صفحه کلید از نوع ماتریسی ۸ پایه همچنین نمایشگر هفت قسمتی استفاده شده است در اینجا از پورت صفر میکرو کنترلر برای اتصال صفحه کلید واژ پورت یک برای ارسال اعداد به نمایشگر هفت قسمتی استفاده شده است همچنین تعدادی از پایه های پورت ۳ برای انتخاب نمایشگر هفت قسمتی مورد استفاده قرار گرفته است . پایه های P2.5 و P2.2 هم بترتیب برای ارسال دیتا، کلک و فرمان بار گذاری مقادیر مورد استفاده قرار گرفته اند.

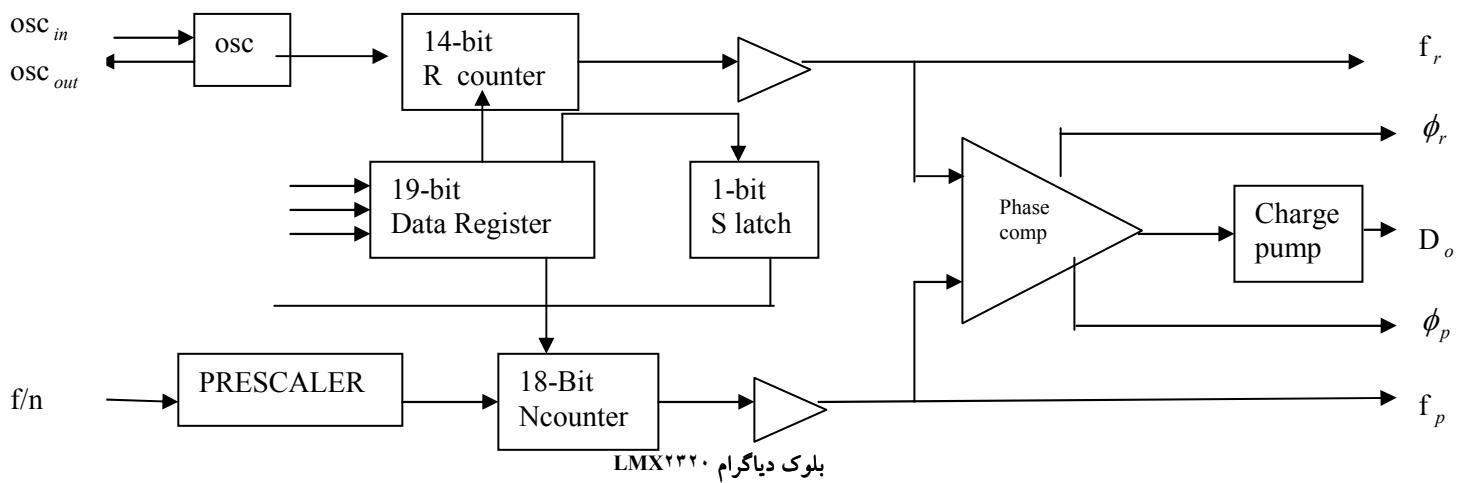
۴-۵-۲ - نرم افزار

نرم افزار این دستگاه از نظر عملکرد به چهار قسمت اساسی تقسیم می شود:

۱. خواندن مقدار عددی فرکانس در خواستی از صفحه کلید
۲. انجام محاسبات مورد نیاز در نهایت ساختن فریمها به شکل مناسب جهت ارسال اطلاعات لازم به PLL بصورت سریال
۳. نمایش عدد در یافتن روی نمایشگر هفت قسمتی
۴. ارسال اطلاعات به PLL

پیش از شرح نرم افزار ابتدا شیوه گرفتن دیتا توسط آی سی LMX232 و ساختار فریمهای ارسالی به آن را بررسی می کنیم
- عملکرد LMX2320 در رابطه با دیتا :

شکل زیر بلوک دیاگرام ساده شده LMX2320 را نشان می دهد :



در این شکل رجیستر دیتای ۱۹ بیتی، شمارنده R، ۱۴ بیتی، لچ S و شمارنده ۱۸ بیتی نشان داده شده اند (در این شکل چهای میانی نشان داده نشده اند) هر بیت دیتا با لبه بالا رونده پالس ساعت وارد رجیستر دیتا ۱۹ بیتی که ازنوع Register است می شود . اگر بیت کنترل (آخرین و کم ارزشترین بیت ورودی هر فریم) یک باشد دیتای وارد شده به رجیستر ۱۹ بیتی به شمارنده R (تقسیم کننده فرکانس مرجع قابل برنامه ریزی) و لچ S (برای انتخاب 64/65:Prescaler) ۶۴/۶۵ انتقال داده می شود اگر بیت کنترل صفر باشد دیتا به شمارنده در (تقسیم کننده قابل برنامه ریزی) انتقال داده می شود .

- نوع اطلاعات مورد نیاز

فرکانس خروجی و فرکانس مرجع با رابطه زیر به هم مربوط می شوند .

$$F_{VCO} = [(P \times B) + A] \times \frac{f_{osc}}{R} \quad (6)$$

B: نسبت تقسیم قرار داده شده در شمارنده قابل برنامه ریزی ۱۱ بیتی با نزدیکی (۲۰۴۷۱ تا ۳۲۰)

A: نسبت تقسیم قرار داده شده در شمارنده قابل برنامه ریزی ۷ بیتی با نزدیکی (۰ تا ۱۲۷) و $A \leq B$

f_{osc} : فرکانس تولید شده توسط اسیلاتور مرجع خارجی

R: نسبت تقسیم قرار داده شده در شمارنده مرجع قابل برنامه ریزی ۱۴ بیتی (۱۶۳۸۳ تا ۳۱)

P: مقدار نسبت تقسیم Dual Modulus Prescaler (۶۴ یا ۱۲۸)

با توجه به موارد بالا A,B,R,P مقادیری هستند که در قالب دو فریم باید به PLL ارسال شوند .

نرم افزار طراحی شده

نکات زیر با توجه به تعریف پژوهه در این برنامه لحاظ شده است.

۱. مقدار R با توجه به فرکانس مرجع که 12MHz است و فاصله فرکانسی در نظر گرفته شده برابر 120 اختیار شده است.

۲. اولین عدد وارد شده باید ۷، ۸ و ۹ باشد و کلیدهای دیگر در این حالت خوانده نمی‌شود.

۳. اگر کلید اول ۹ وارد شود با فاصله عدد ۱۹۰۰۰ و اگر اولین عدد وارد شده ۸ بود عدد ۱۸۰۰۰ و اگر اولین عدد وارد شده ۷ بود عدد ۱۷۰۰۰ نمایش داده می شود و مقدار معادل باینری هر کدام از این اعداد که انتخاب می شوند در دو آدرس از حافظه قرار داده می شود.

۴. سایر اعداد هم خوانده شده و مکرر آزیز برنامه نمایش اعداد فراخوانی می شود.

بعد از وارد شدن تمام اعداد مرحله بعد تبدیل آن عدد به باقیمانده و ذخیره آن در دو آدرس حافظه است که در واقع در این مرحله مقادیر A و B مشخص می شود.

۵- بعد از مراحل فوق توبت به ارسال داده ها به شکل فریم‌های استاندارد است ابتدا فریم مربوط به R و لچ S با توجه به اینکه مقدار R ثابت و برابر 120 می باشد بصورت ثابت ارسال می شود . سپس فریم بعدی ارسال می شود که مقادیر آن در مجاھهای حافظه قرار دارد.

۴-۵-۳ - مثالی از عملکر سیستم

فرض کنید فرکانس GHz ۱۷۶۸۵ را می خواهیم تولید کنیم ابتدا اعداد ۷، ۵، ۸، ۶ را بترتیب وارد می کنیم.

بعد از وارد کردن هر عدد مقدار آن بر روی نمایشگرها نمایش داده می شود بعد از وارد کردن اعداد ابتدا معادل باینری کل عدد محاسبه می شود و در خانه های H^{30} و H^{31} ریخته می شود که برای مثال داده شده بصورت زیر می باشد :

.	1	.	.	.	1	.	1
---	---	---	---	---	---	---	---

سپس فریمها ساخته و ارسال می شود:

فریمها بصورت زیر است:

فریم برای سوپ -

با توجه به اینکه مقدار R برابر 120 در نظر گرفته شده است این فریم بصورت ثابت برای تمام فرکانسها ارسال می‌شود.

1 1 1 1 1

فریم برای N -

فریمی که برای N ساخته وارسال می شود بصورت زیر می باشد:

• • • • • • • • • • • • • • • • • •

آنچه که برروی خط دیتا ارسال می شود این دو فریم است.

در نهایت آی سی بعد از دریافت فریمها و فرکانس خروجی VCO را بر روی اعداد داده شده تنظیم می کند.

۴-۵-۴ - روش کار با دستگاه

ولتاژ ورودی دستگاه ۱۷ ولت می باشد که در داخل آن به چند قسمت تقسیم و تنظیم می شود.

ولتاژ ۵ ولت برای آی سی LUX2320 و میکرو کنترلر، ولتاژ ۸ ولت برای VCO و ولتاژ ۱۷ ولت برای تقویت کننده OP-AMP

خروجی دستگاه ۵۰ اهم می باشد. از طریق صفحه کلید روی دستگاه فرکانس درخواستی وارد می شود.

قسمت نمایشگر دستگاه از پنج عدد نمایشگر هفت قسمتی تشکیل شده است که با توجه به محدوده کار ۱۲ نمایشگر سمت چپ همیشه مقدار یک درارد و چهار عدد بعدی باید از طریق صفحه کلید وارد شوند. عدد وارد شده مضربی از فرکانس KHz ۱۰۰ می باشد.

بعد از هر بار وارد کردن فرکانس برای وارد کردن فرکانس بعدی باید ابتدا با استفاده از کلید Reset میکرو کنترولر را مجددآماده گرفتن عدد نمود.

۴-۵-۵- شمای کلی سیستم و نتایج اندازه گیری:

لازم به ذکر است که خروجی VCO توسط خط انتقال میکرواستریپ ۵۰ اهم به ورودی آی سی PLL (پایه fin) داده شده است.

چون سیگنالهای ورودی مقایسه کننده فاز دارای فرکانس ۱۰۰ KHz می باشد. خروجی نهایی تحت تاثیر این دو سیگنال دارای اسپورهایی با فاصله ۱۰۰ KHz می باشد. برای حذف این اسپورها اولاً باید فیلتر حلقه بسیار دقیق در نظر گرفته شود ثانیاً سیستم خصوصاً فیلتر و مدار VCO را باید کاملاً شیلد نمود.

۵- مراجع:

[1] Modern Communication Circuits (Jack .Smith – McGraw Hill – 1986)

[2] Microwave Engineering using Microstrip circuits (E.H.Fooks – 1989)

[3] مدارهای مخابراتی (هربرت ال. کروس، ترجمه محمود دیانی، انتشارات آستان قدس رضوی، چاپ ۱۳۷۲)

[4] میکرو کنترلر (اسکات مکنزی)

WWW.National.Com

WWW.Minicircuits.Com

[5] سایتهاي اينترنتي:

