

آزمایشگاه کنترل خطی

تهیه کننده : امین شیخ نجدی

[www.esud83.mihanblog.com](http://www.esud83.mihanblog.com)

Email : [aminnima2@gmail.com](mailto:aminnima2@gmail.com)

Mobile : 09166420367

# آزمایش ۱

نام آزمایش :

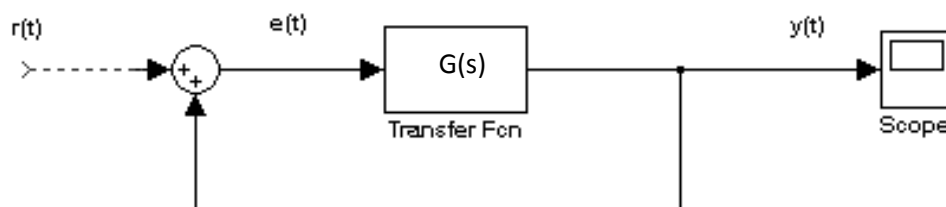
## بررسی خطای ماندگار در سیستم های درجه دوم

هدف از این آزمایش بدست آوردن خطای ماندگار سیستم به ورودیهای مختلف و کنترل آن می باشد .  
در این آزمایش سیستمهای کنترلی مختلفی را با ورودیهای مختلف بررسی می کنیم و خطای ماندگار خروجی را به دست آورده ایم . بهتر است ابتدا خطای ماندگار را تعریف می کنیم :

$e_{ss} = \text{error steady state}$

خطای حالت دائمی

با توجه به سیستم لوپ بسته زیر تعریف می کنیم :



$$e_{ss} = \lim_{t \rightarrow \infty} e(t) = \lim_{s \rightarrow 0} sE(s)$$

$$\begin{aligned} E(s) &= \frac{Y(s)}{G(s)} \\ \frac{Y(s)}{R(s)} &= \frac{G(s)}{1 + G(s)} \Rightarrow E(s) = \frac{R(s)G(s)}{G(s)[1 + G(s)]} = \frac{R(s)}{1 + G(s)} \end{aligned}$$

پس خواهیم داشت :

$$E(s) = \frac{R(s)}{1 + G(s)}$$

در صورتیکه در مسیر فیدبک بهره K را داشته باشیم :

$$E(s) = \frac{R(s)}{1 + kG(s)}$$

$$e_{ss} = \lim_{s \rightarrow 0} sE(s) = \lim_{s \rightarrow 0} \frac{sR(s)}{1 + G(s)}$$

۱- فرض کنیم ورودی Step باشد :  $R(s) = \frac{A}{s}$   $r(t) = Au(t)$

$$e_{ss} = \lim_{s \rightarrow 0} \frac{s \frac{A}{s}}{1 + G(s)} = \frac{A}{1 + k_p} \quad \text{that : } k_p \equiv \lim_{s \rightarrow 0} G(s)$$

حال اگر تیپ سیستم لوپ بسته حداقل یک باشد در آنصورت  $k_p = \infty$  خواهد شد و در نتیجه  $e_{ss} = 0$ .

ولی اگر تیپ سیستم صفر باشد در آنصورت :

$$G(s) = \frac{2}{s+3} : k_p = \lim_{s \rightarrow 0} G(s) = \lim_{s \rightarrow 0} \frac{2}{s+3} = \frac{2}{3}$$

در نتیجه خروجی ورودی را با یک خطای ماندگار یا به عبارتی Offset دنبال خواهد کرد.

$$e_{ss} = \frac{A}{1 + \frac{2}{3}}$$

۲- فرض کنیم ورودی Ramp باشد :  $R(s) = \frac{1}{s^2}$   $r(t) = Atu(t)$

$$e_{ss} = \lim_{s \rightarrow 0} \frac{s \frac{A}{s^2}}{1 + G(s)} = \lim_{s \rightarrow 0} \frac{A}{s + sG(s)} = \lim_{s \rightarrow 0} \frac{A}{sG(s)} = \frac{A}{k_v}$$

that :  $k_v \equiv \lim_{s \rightarrow 0} sG(s)$

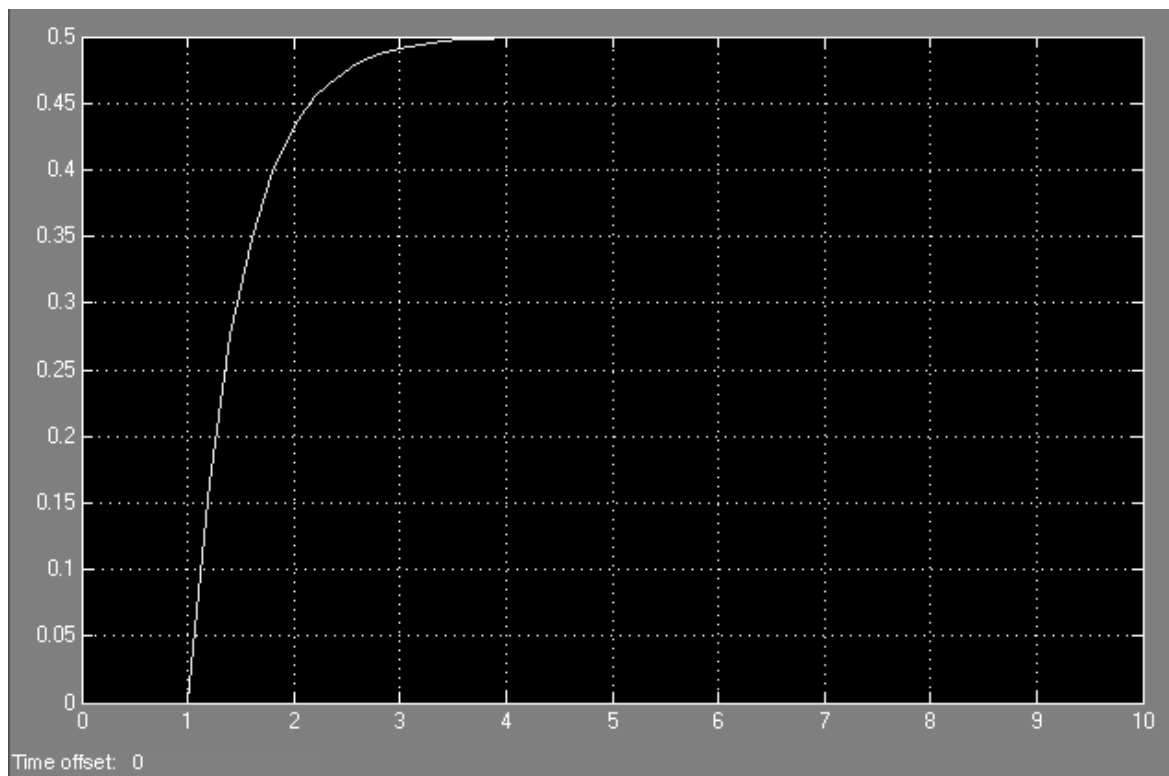
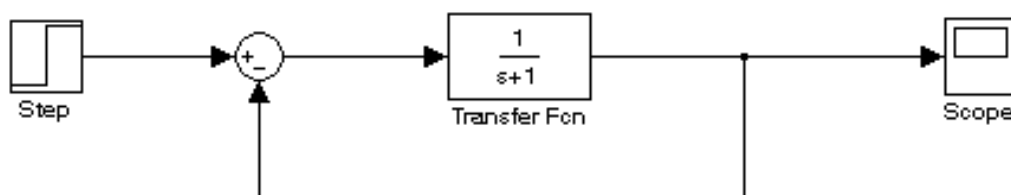
حال اگر تیپ سیستم لوپ بسته حداقل دو ( ۲ ) باشد در آنصورت  $k_v = \infty$  خواهد شد . در نتیجه  $e_{ss} = 0$  .  
ولی اگر تیپ سیستم یک باشد در آنصورت :

$$G(s) = \frac{2}{s+3} : k_v = \lim_{s \rightarrow 0} \frac{s \times 2}{s(s+3)} = \frac{2}{3} \Rightarrow e_{ss} = \frac{A}{2/3}$$

و خروجی ورودی را با خطای ماندگار دنبال خواهد کرد .

در صورتیکه تیپ سیستم صفر باشد ،  $k_v = 0$  و در نتیجه  $e_{ss} = \infty$  خواهد شد .

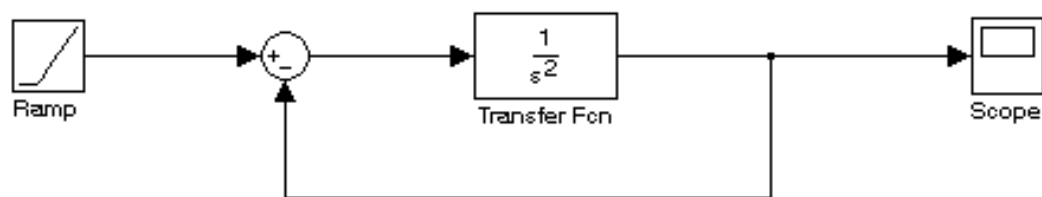
در آزمایشگاه مدارات کنترلی زیر به ترتیب شبیه سازی شد و پاسخهای مختلفی به دست آمد :

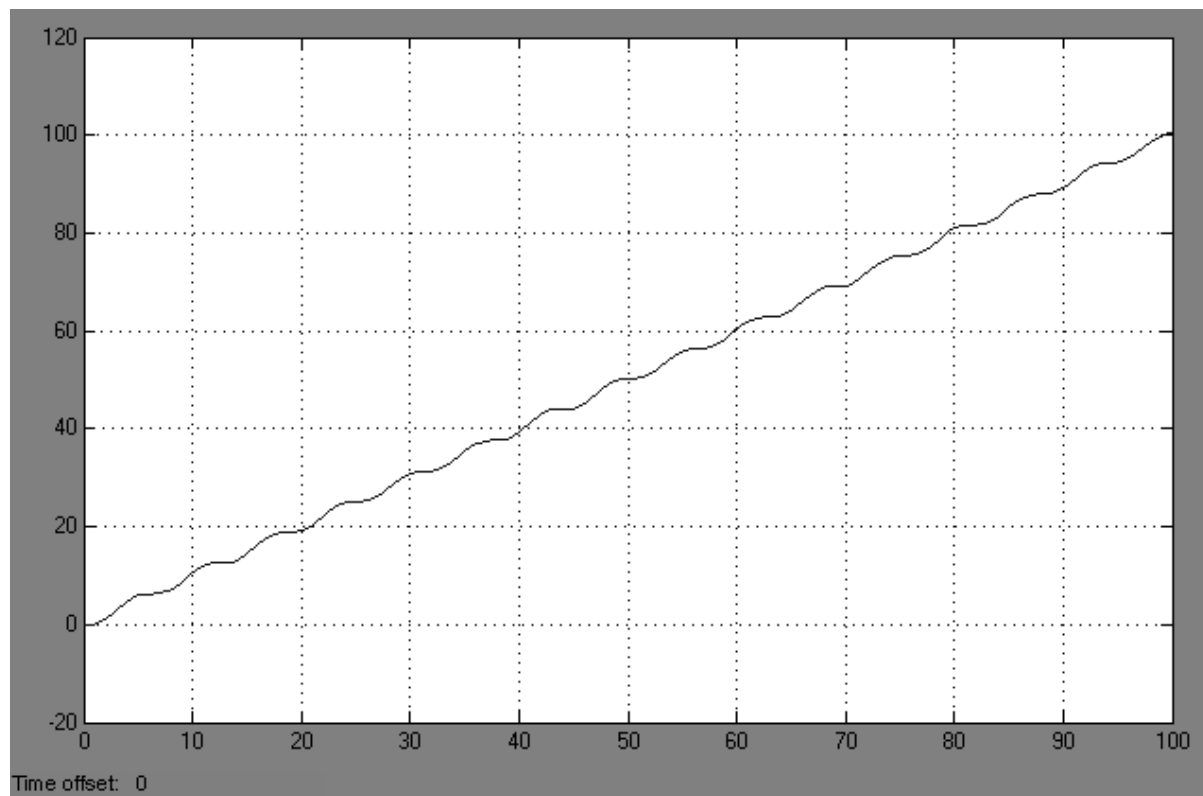


$\frac{1}{s^2}$  تابع انتقال سینوسی است به دلیل اینکه قطبهای مکرر در محور  $j\omega$  دارد و می توان گفت سیستم در مرز ناپایداری قرار دارد ، همانطور که در شکل مشخص است خروجی سیستم ورودی را با خطای ماندگار صفر دنبال می کند ( بدون خطا ) . ولی چون سیستم نوسانی است حول ورودی نوسانات سینوسی دارد .

$$k_p = \infty \Rightarrow \frac{1}{1 + k_p} \Rightarrow e_{ss} = 0$$

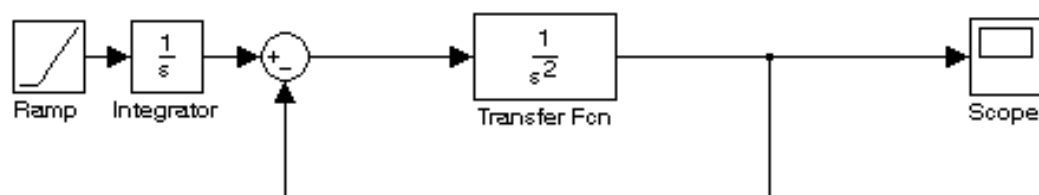

---

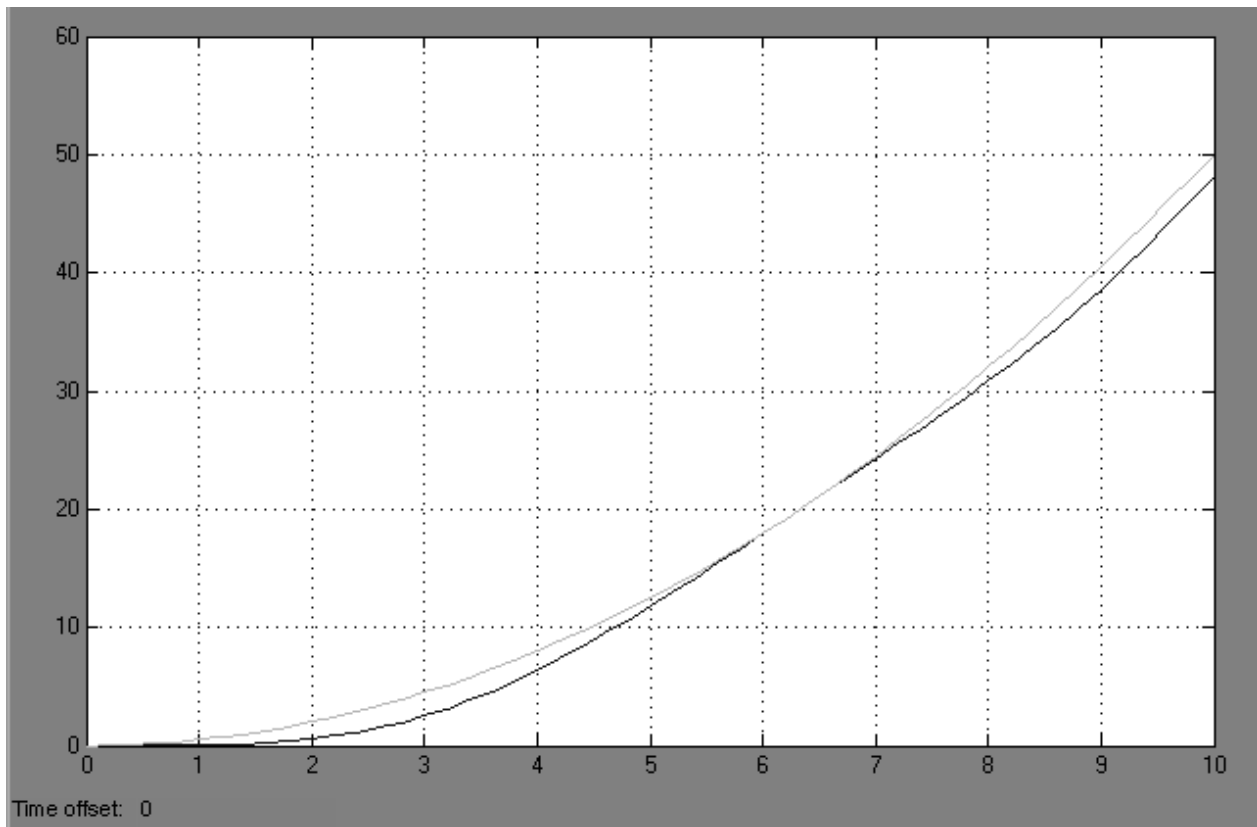




خطای ماندگار سیستم در این حالت مانند یک سینوسی بوده که میانگین آن صفر است و سیستم در مرز ناپایداری و نوسانی است. می توان گفت در این حالت نیز  $e_{ss} = 0$  می باشد و خروجی حول ورودی نوسان می کند.

$$k_v = \lim_{s \rightarrow 0} \frac{s}{s^2} = \infty \quad \Rightarrow \quad e_{ss} = \frac{1}{\infty} = 0$$





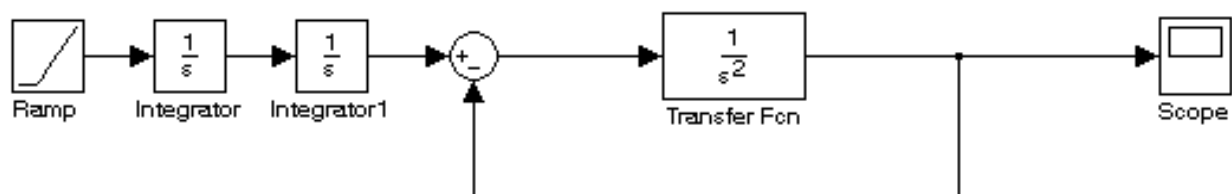
در این حالت خروجی ، ورودی را با یک Offset یک واحدی دنبال خواهد کرد ( به صورت سینوسی ) و سیستم در مرز ناپایداری است .

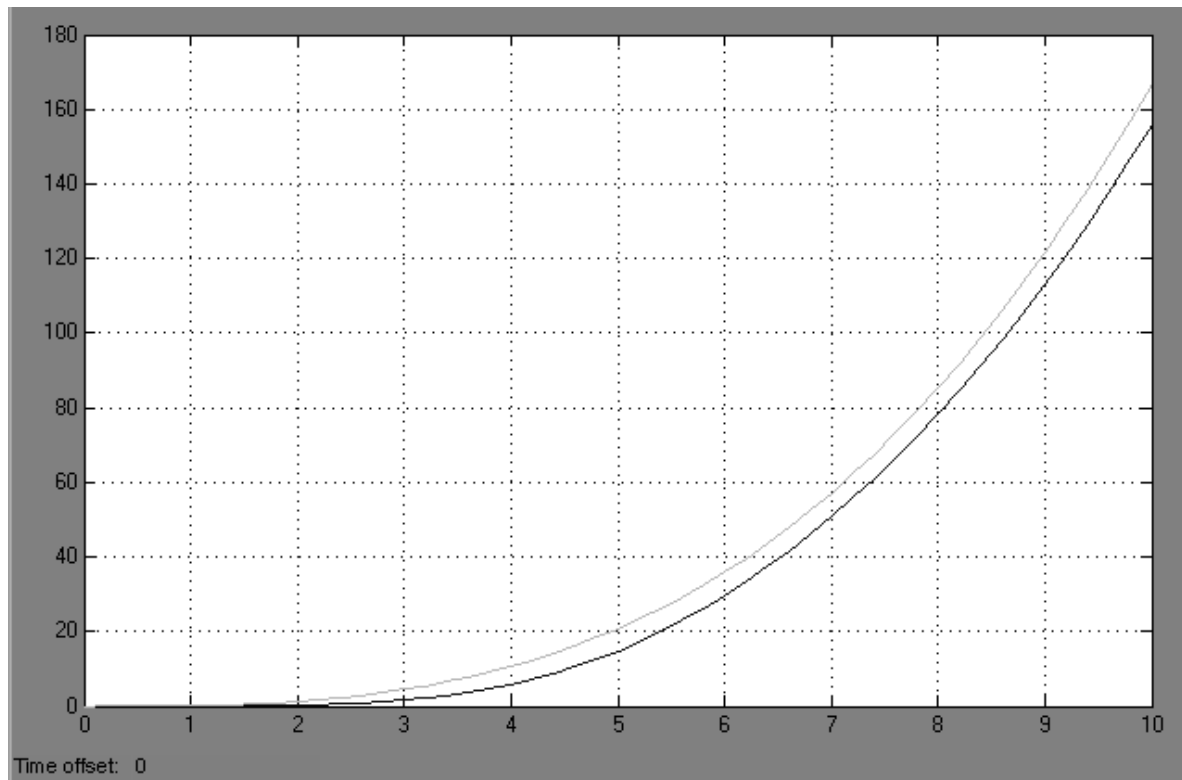
$$k_v = \lim_{s \rightarrow 0} \frac{s^2}{s^2} = 1 \Rightarrow e_{ss} = \frac{1}{1} = 1$$

در این حالت اگر ورودی یک Gain قرار دهیم ، اثر آن در خطای ماندگار مشاهده خواهد شد :

$$\text{if } R(s) = \frac{A}{s^3} \Rightarrow e_{ss} = A$$

حال اگر ورودی شود  $(\frac{1}{s^4})$  خواهیم داشت :



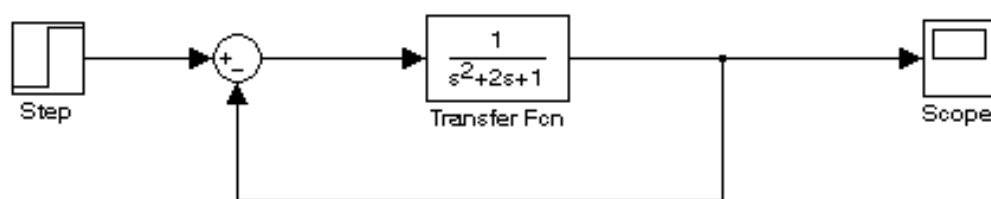


خطای ماندگار بی نهایت خواهد شد و مرتباً در حال افزایش و سیستم در مرز ناپایداری است .

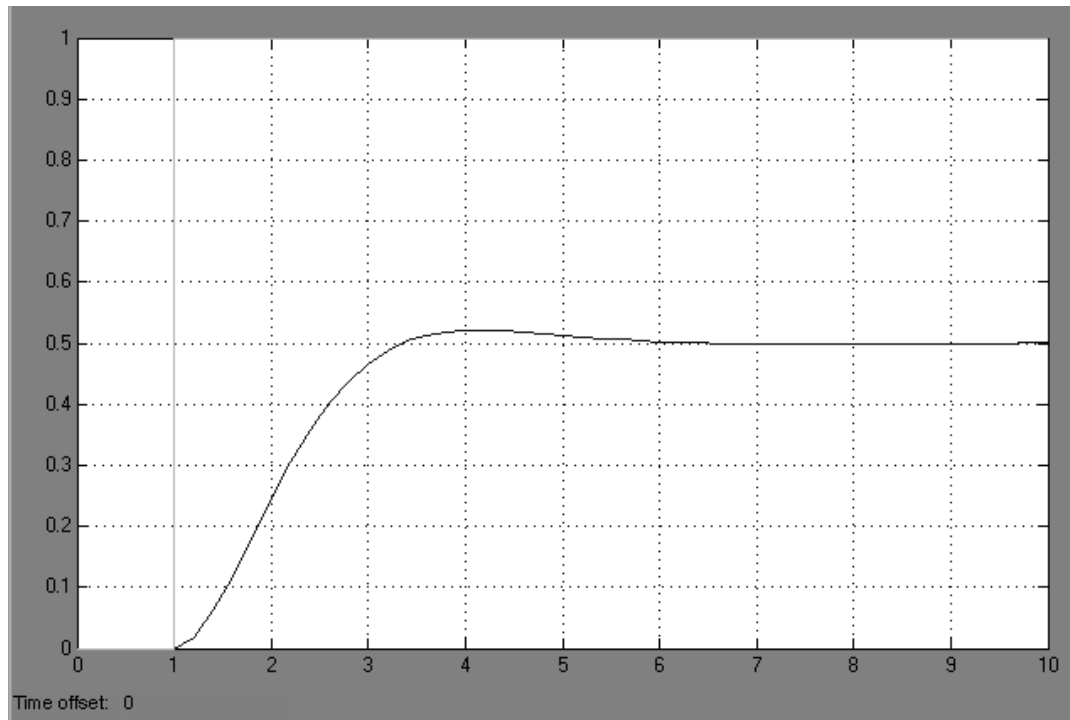
برای رفع خطای بی نهایت می توان انتگرال گیر در مسیر پیشرو قرار داد و برای صفر کردن خطا دو طبقه انتگرال گیر .

پاسخ سیستم های نوسانی را به ورودی های مختلف بررسی کردیم . حال سیستم های پایدار را بررسی می کنیم .

مثلاً سیستم 
$$: \frac{1}{s^2 + 2s + 1}$$



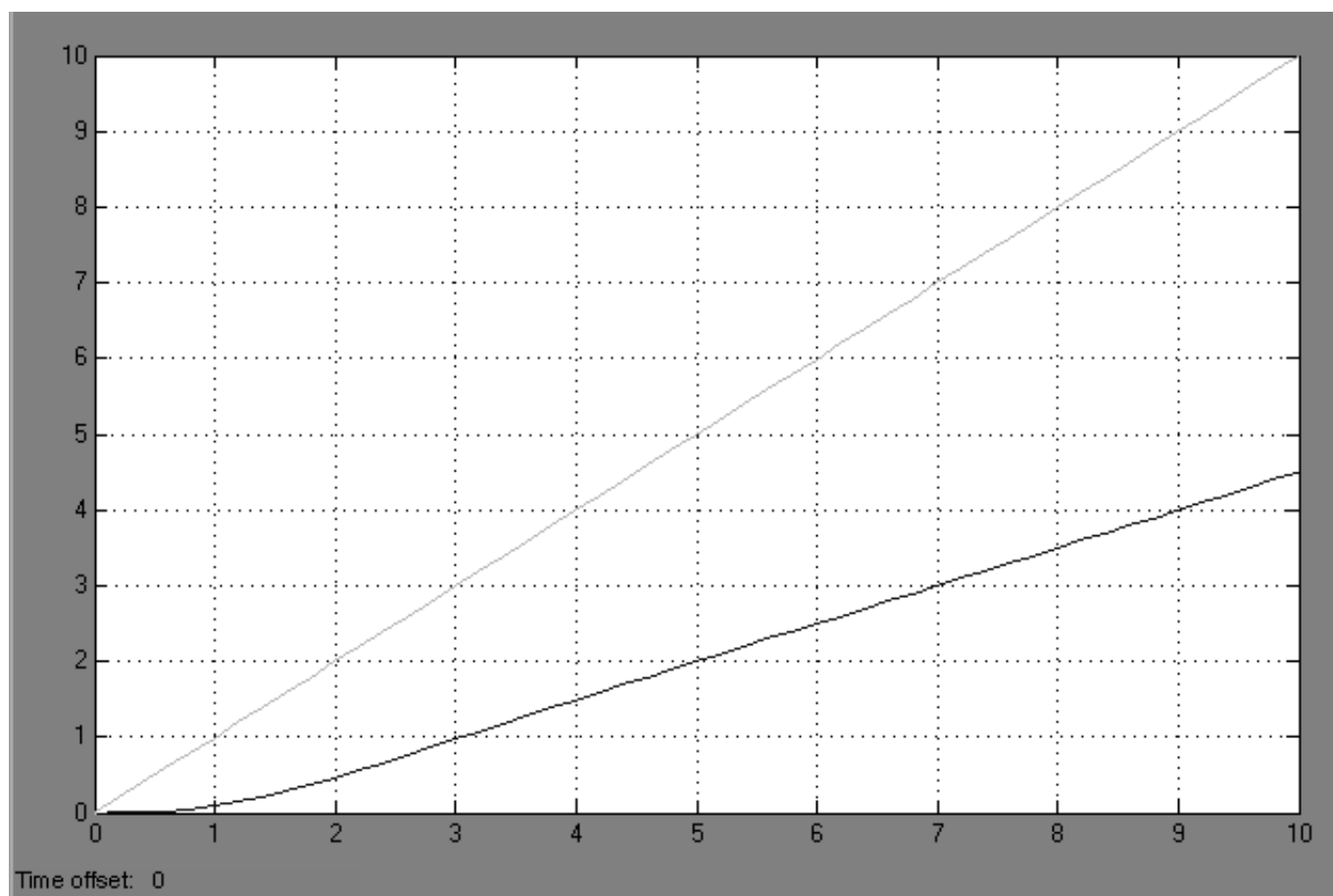
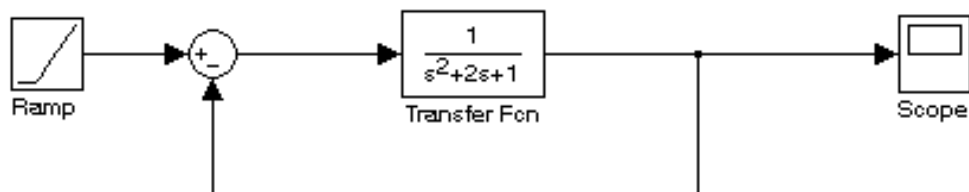




در این سیستم  $\omega_n = 1$  و  $\zeta = 1$  می باشد. پس سیستم در میرایی بحرانی ( Critical Damping ) است و هر دو قطب سیستم روی ( -۱ ) می باشند. سیستم پایدار است و با خطای ماندگار  $\frac{1}{2}$  ورودی دنبال می شود.

اگر بجای تابع تبدیل بالا ، تابع تبدیل  $\frac{1}{s^2 + s + 1}$  را قرار دهیم ، در آنصورت  $\zeta = 0.5$  بوده و سیستم ( Under Damp ) می باشد و خروجی با نوسانات بسیار کم در حالت گذرا ورودی را دنبال می کند . ( البته این سیستم نیز دارای خطای ماندگار  $\frac{1}{2}$  می باشد ) .

\* البته در این حالت پاسخ بهتر می باشد چونکه اگر میانگین خروجی را در حالت گذرا در نظر بگیریم همان ورودی خواهد بود ولی در حالت Critical Damping سرعت پاسخ دهی کمتر بوده و سیستم دیرتر به پاسخ نهایی ( حالت دائمی ) خواهد رسید .

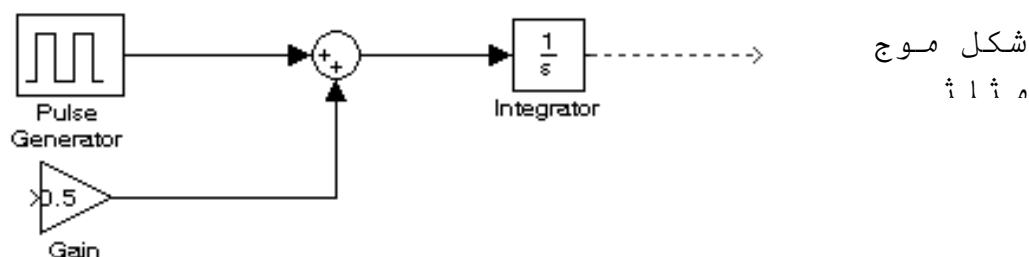


در این حالت تیپ سیستم صفر بوده و ورودی Ramp می باشد . در نتیجه  $k_v = 0$  بوده و  $e_{ss} = \infty$  ، و خطای ماندگار مرتباً در حال افزایش .

البته ما با قراردادن Gain در مسیر فیدبک و کم کردن آن تا عدد  $k = 0.5$  توانستیم تا حدودی پاسخ سیستم را بهبود دهیم . یعنی سرعت افزایش خطای ماندگار را کم کردیم به طوریکه اگر یک شکل موج مثلثی با فرکانس حداقل 0.25 هرتز به سیستم اعمال کنیم خروجی سیستم ، ورودی را با خطای ماندگار بسیار کم دنبال کند .

به عبارتی خطای ماندگار در حال افزایش است ولی چون سرعت افزایش آن بسیار کم است و فرکانس ورودی تقریباً مناسب است اجازه افزایش خطای ماندگار به خروجی داده نمی شود و می توان گفت خروجی با خطای ماندگار ثابت کم ورودی را دنبال کرده است .

لازم به ذکر است که ورودی مثلی را به صورت زیر شبیه سازی کردیم :



## نتیجه گیری :

می توان این چنین نتیجه گرفت که برای سیستم های نوسانی و سیستم های کاملاً پایدار می توان به روش زیر و به سرعت خطای ماندگار را به دست آورد :

\* قرارداد :

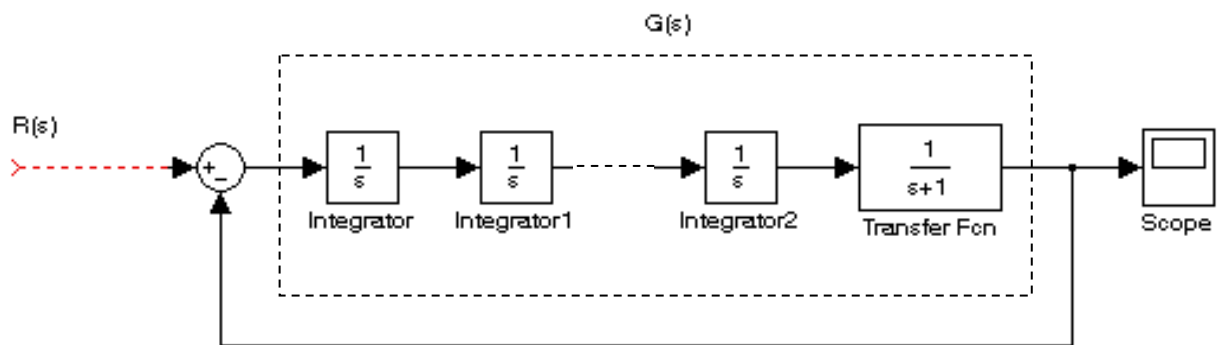
اگر ورودی به صورت  $R(s) = \frac{A}{s^j}$  باشد ،  $j$  را تیپ ورودی بنامیم .

- به طور کلی اگر تیپ ورودی سیستم  $R(s)$  و تیپ لوپ بسته  $G(s)$  برابر باشند ( یا به عبارتی به تعداد تیپ ورودی ، در مسیر پیشرو انتگرال گیر داشته باشیم ) آنگاه  $e_{ss} = 0$  خواهد شد .

- اگر تیپ سیستم لوپ بسته  $G(s)$  یکی کمتر از تیپ ورودی باشد ، آنگاه  $e_{ss}$  خواهیم داشت .

- اگر تیپ سیستم ، دو تا بیا بیشتر ، از تیپ ورودی کمتر باشد ، آنگاه  $e_{ss} = \infty$  خواهد شد .

محاسبه  $e_{ss}$  وقتی که تیپ سیستم از تیپ ورودی یکی کمتر است :



برای ورودی Step :

$$e_{ss} = \frac{A}{1 + \hat{G}(0)}$$

برای ورودی Ramp و توانهای بالاتر :

$$e_{ss} = \frac{A}{\hat{G}(0)}$$

A : بهره ی ورودی ( Input Gain ) .

$\hat{G}(0)$  : تابع تابديل تيپ صفر سيستم به ازاي صفر .

\* نکته ديگر اينكه در بعضي سيستم ها كه خطاي ماندگار آن ها رو به افزايش دارد (  $e_{ss} = \infty$  ) مي توان با افزودن انتگرال گير در مسير پيش رو  $e_{ss}$  را حذف كرد . يا اينكه با صرف هزينه كمتر مي توان براي ورودی های با فرکانس های مناسب ( مثلاً در سيستم مذکور حداقل 0.5 هرتز ) ، با کاهش Gain در مسير فيدبک ، سرعت افزايش خطاي ماندگار را كم كرد و تا حدودی زياد خطاهای ماندگار خروجی را كم كرد . در مثالی كه در طول گزارش كار ارائه شد خطاي ماندگار برای فرکانس های ورودی حدود 0.5 تقريباً صفر شد .

## آزمایش ۲

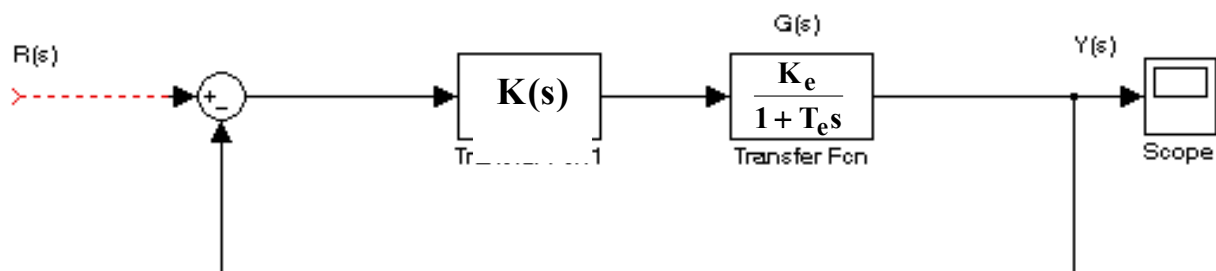
نام آزمایش :

## کنترل کننده ها

Proportional Controller

- کنترل کننده تناسبی :

$$K(s) = k_1 \text{ (الف)}$$



$$e_{ss} = \frac{A}{1 + G(0)} = \frac{1}{1 + k_1 k_e} \text{ برای ورودی پله}$$

پس اگر  $k_1$  افزایش یابد خطای ماندگار کاهش می یابد .

$$K(s) = \frac{k_2}{s} \quad (\text{ب})$$

برای ورودی پله چون تیپ سیستم ۱ می شود  $e_{ss} = 0$  خواهد بود .

$$e_{ss} = \frac{1}{\hat{G}(0)} = \frac{1}{k_e k_2}$$

برای ورودی شیب

پس اگر  $k_2$  نیز افزایش پیدا کند خطای ماندگار کاهش می یابد .

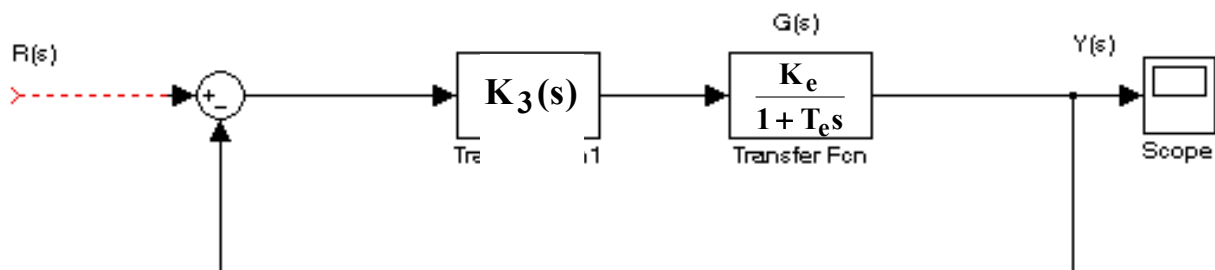
$$\frac{Y(s)}{R(s)} = \frac{k_2 k_e}{T_e s^2 + s + k_2 k_e} = \frac{k_2 \frac{k_e}{T_e}}{s^2 + \frac{1}{T_e} s + \frac{k_2 k_e}{T_e}}$$

$$\omega_n = \frac{k_2 k_e}{T_e}$$

$$2\xi\omega_n = \frac{1}{T_e} : \text{Const}$$

با افزایش  $k_2$  مقدار  $\omega_n$  زیاد شده و چون  $2\xi\omega_n$  ثابت است پس  $\xi$  کوچک می شود و overshoot سیستم افزایش می یابد و سیستم ممکن است به مرز ناپایداری برسد .

$$k(s) = k_3 s \quad (\text{ج})$$

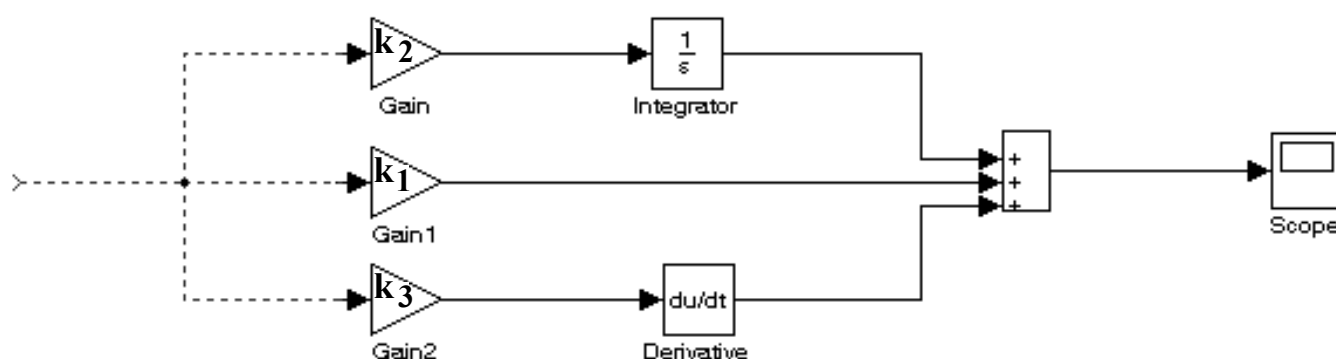


$$\frac{Y(s)}{R(s)} = \frac{k_3 k_e S}{k_3 k_e S + 1 + T_e S} = \frac{k_3 k_e S}{1 + (T_e + k_3 k_e) S}$$

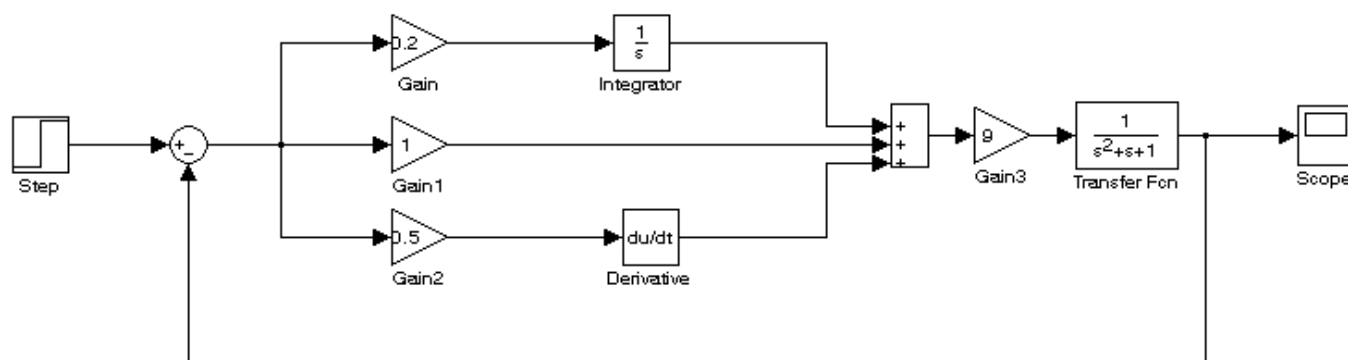
کنترل کننده مشتق گیر سبب افزایش سرعت پاسخ دهی سیستم می شود .

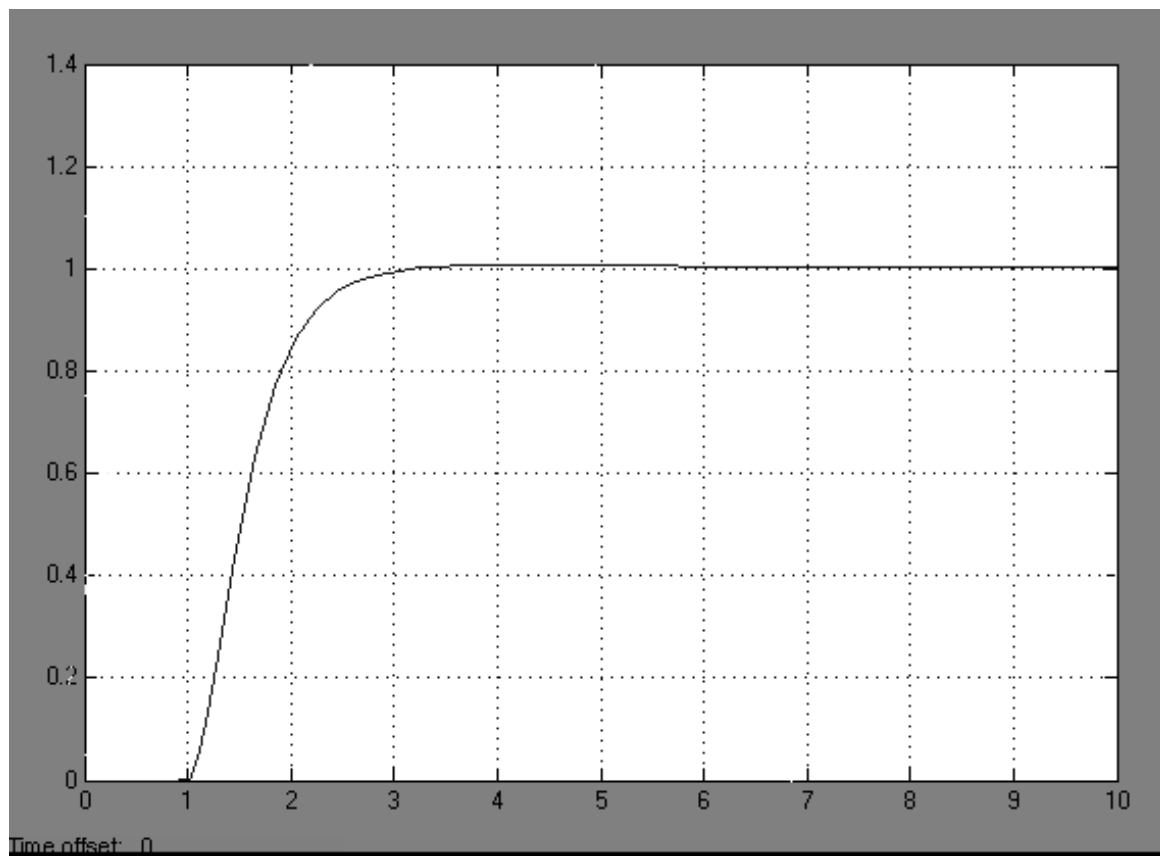
**کنترل کننده ترکیبی PID : Proportional and integrator and Derivative Compensator**

$$K(s) = k_1 + \frac{k_2}{S} + k_3 S \quad (د)$$



در آزمایشگاه برای کنترل سیستم فرضی  $\frac{1}{s^2 + s + 1}$  از کنترل کننده PID استفاده کردیم و بهترین پاسخ را برای ورودی پله به دست آوردیم :







## آزمایش ۳

نام آزمایش :

کنترل کننده سیستم درجه دوم با استفاده از رله

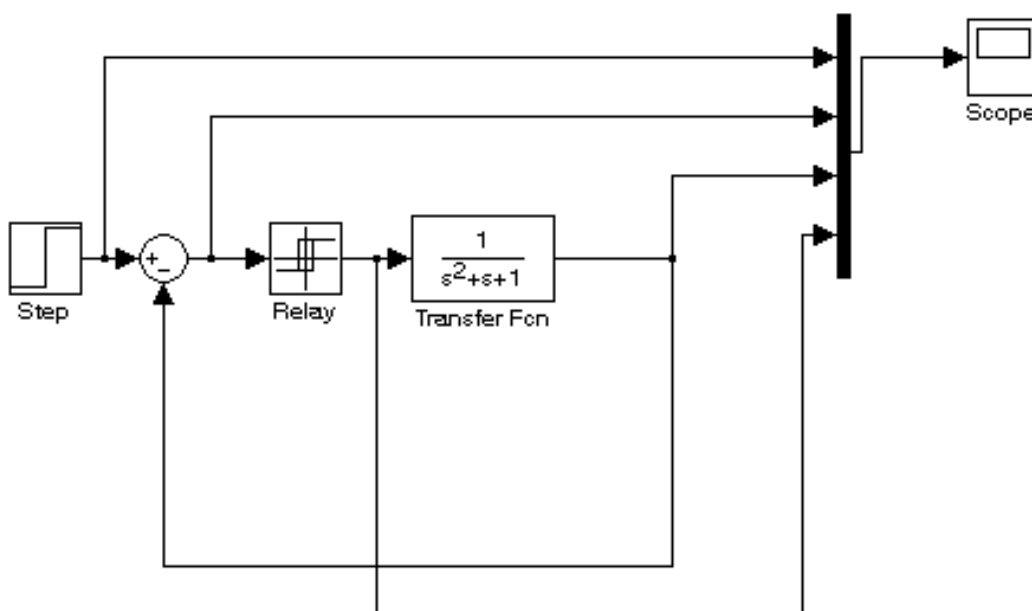
دستیابی به کنترلر ارزان قیمت

- کنترلر یک سیستم درجه دوم : استفاده از رله ( هیستریزیس ) :

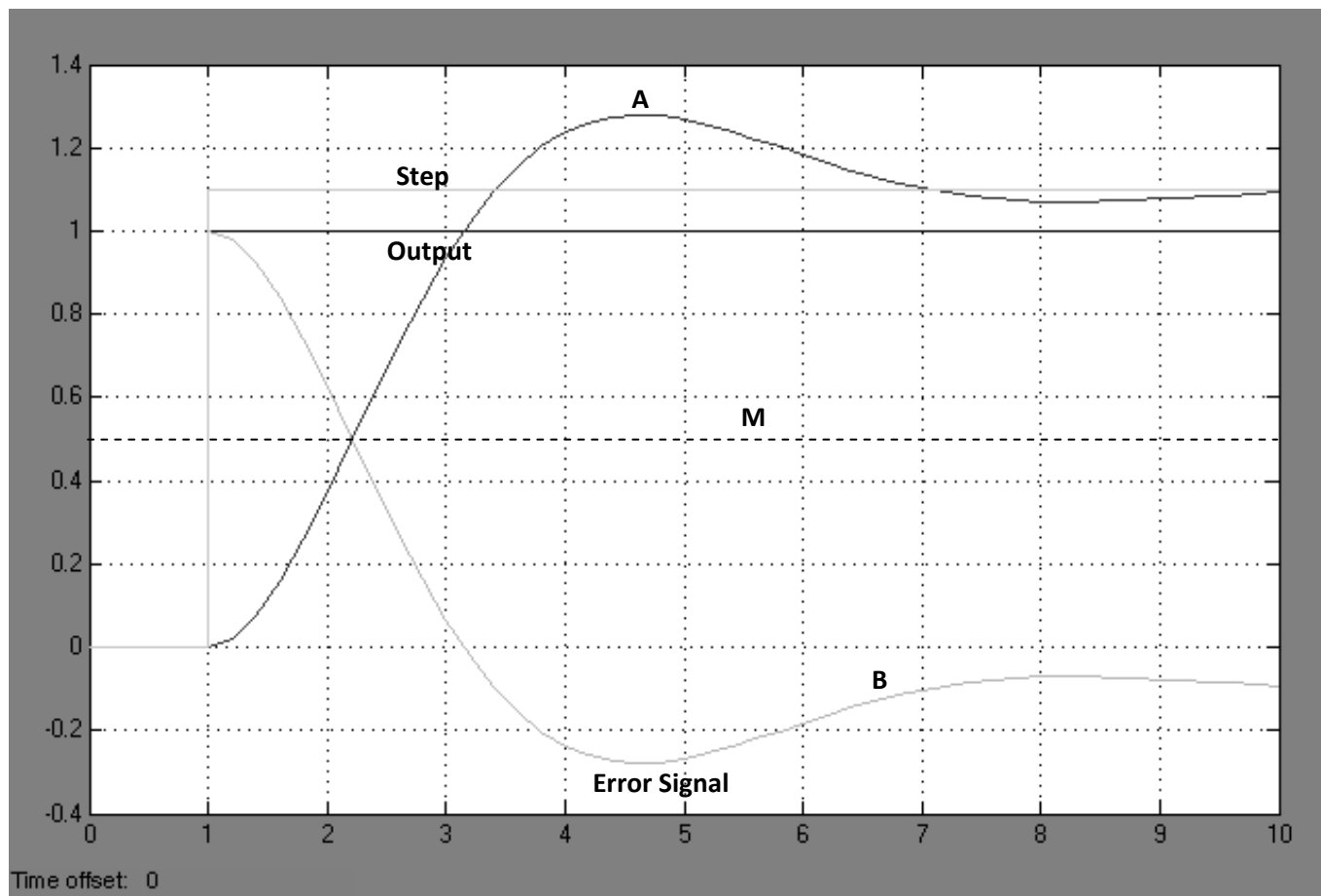
این نوع کنترل کننده در اکثر دستگاه ها به دلیل ارزان قیمت بودن به کار می رود . مثلاً ترموستات یخچال ، کولر ، اتو و ... از این دسته کنترلر هستند .

در این آزمایش یک سیستم که دارای ورودی پله است را کنترل می کنیم . خود سیستم یک سیستم مرتبه دوم است .

بلوک دیاگرام این آزمایش ( کنترل کننده ) را در زیر مشاهده می کنید :



کنترل کننده این مدار همانند اشمیت تریگر عمل می کند یعنی دارای دو حالت UTP و LTP است . با افزایش بیش از حد ، ورودی را قطع می کند . در نتیجه خروجی شروع به کاهش می کند . با کاهش خروجی رله دوباره فعال شده و به تابع عملگر ما ورودی می دهد و باعث بالارفتن خروجی می شود که بالارفتن بیش از حد خروجی موجب قطع شدن رله می شود و این عمل تکرار می شود .



سیگنال های A و B نسبت به خط M قرینه اند و در جمع با یکدیگر حاصل ثابت خواهند داشت . باید توجه داشته باشیم که سیگنال مطلوب ما حالت پایدار است و ورودی دستگاه ما خروجی مطلوب است .

در نهایت خروجی را بین نوار 5% نگه می داریم که این محدوده با تغییر UTP و LTP در اشمیت تریگر قابل دستیابی است .

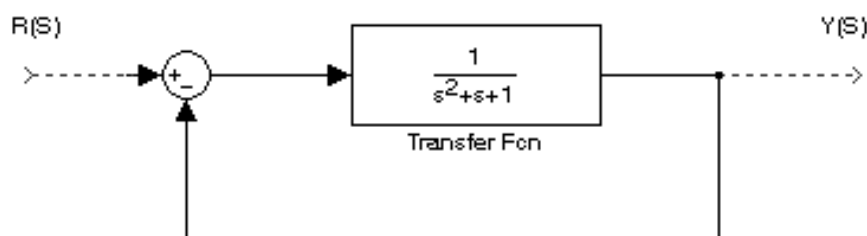
همانطور که مشاهده می شود خروجی دارای نوساناتی است که البته درون نوار 5% است ولی با توجه به نیاز ما به کنترلر بسیار ارزان قیمت از این خطا به راحتی چشم پوشی می کنیم .

## آزمایش ۴

نام آزمایش :

# کنترل کننده Zero-Pole و Lead-

## Lag



می خواهیم کنترل کننده ای طراحی کنیم که سیستم کنترلی بالا را به ازای ورودی پله ( Step ) کنترل کند :

اگر سیستم را بررسی کنیم به این نتیجه می رسیم که قطب های سیستم سمت چپ محور  $j\omega$  قرار دارند و سیستم پایدار می باشد . ولی برای کنترل بهتر سیستم و همچنین کم کردن overshoot پاسخ خروجی از یک کنترل کننده Zero-Pole استفاده می کنیم . بسته به مقدار انتخابی برای قطب و صفرهای کنترلر می توانیم کنترل کننده Lead یا Lag بسازیم که هر کدام برای کاربردی خاص مثلاً افزودن فاز به سیستم ، کاهش خطای ماندگار ، کم کردن overshoot و با افزایش سرعت پاسخ دهی ، استفاده می شوند .

$$s^2 + s + 1 = 0 \Rightarrow s_{1,2} = -0.5 \pm j0.87$$

قطب سمت چپ و نزدیک محور  $j\omega$  و سیستم پایدار می باشد .

کنترل کننده هایی که استفاده کردیم دارای تابع زیر بود :

$$k(s) = \frac{K_s(s + \alpha)}{s(s + \beta)} \quad \alpha, \beta > 0$$

به عبارتی ، یک انتگرال گیر  $(\frac{1}{s})$  و یک قطب منفی ( برای تثبیت پایداری ) و یک صفر منفی نیز به سیستم اضافه کردیم .

برای اینکه قطب های سیستم از مجاورت محور  $j\omega$  دور شوند و پایداری سیستم تثبیت شود قطب ها را خیلی در انتخاب کردیم .

$$\beta = 100$$

همچنین صفر مورد نظر را نیز کمی قطب می بریم تا با توجه به مکان هندسی ریشه ها ، چون قطبها به سمت صفر می روند ، سبب ناپایداری سیستم نشود .

انتگرال گیر  $\frac{1}{s}$  را در مسیر پیش رو برای کاهش خطای ماندگار و افزایش تیپ سیستم انتخاب کردیم .

با انتخاب مناسب  $K$  نیز بهترین ریشه ها را برای پایداری انتخاب کردیم .

$$K(s) = \frac{1.13(s + 28.4)}{s(s + 100)}$$

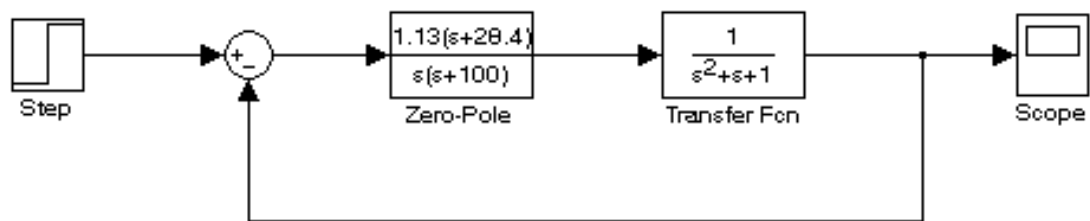
مقادیر انتخاب شده به صورت زیر بودند :

$$k = 1.13 \quad \text{بهره کنترلر : } 1.13$$

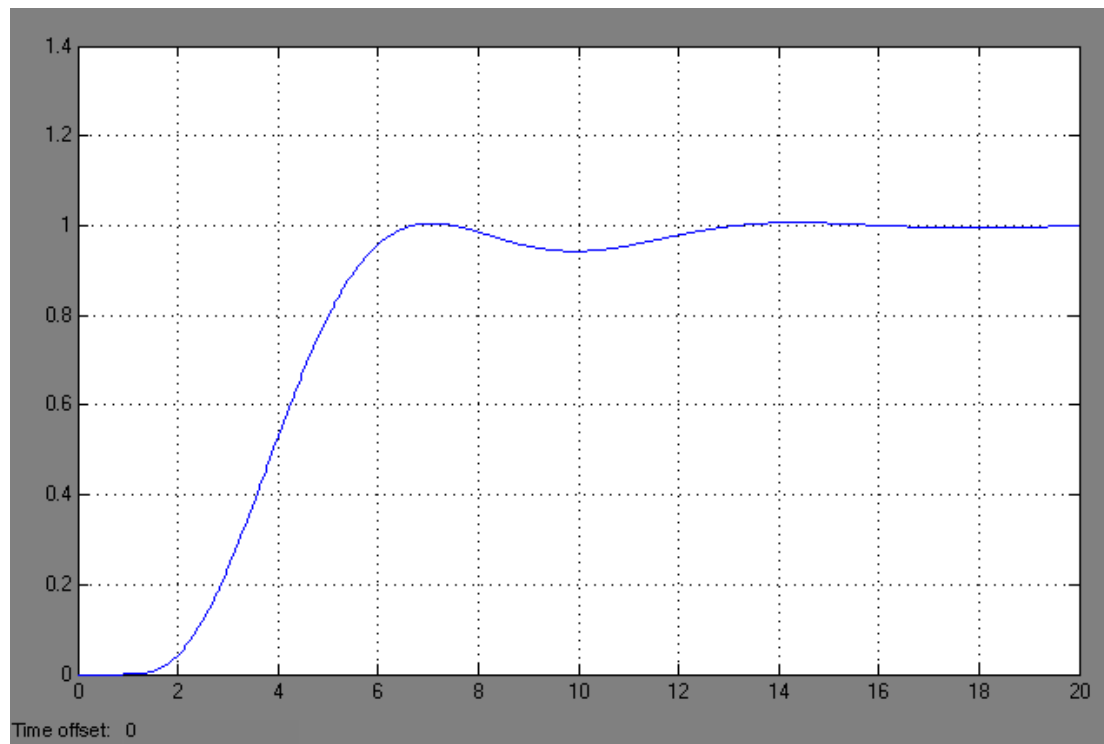
$$\alpha = 28.4 \quad \text{صفر سیستم : } -28.4$$

$$\beta = 100 \quad \text{قطب سیستم : } -100$$

در اثر قرار دادن کنترلر در مسیر پیش رو :



خروجی چاپ شده مدار کنترلی بالا به ازای ورودی پله به صورت زیر بود :



## آزمایش ۵

نام آزمایش :

# بررسی خطای ماندگار در سیستم های

## درجه دوم

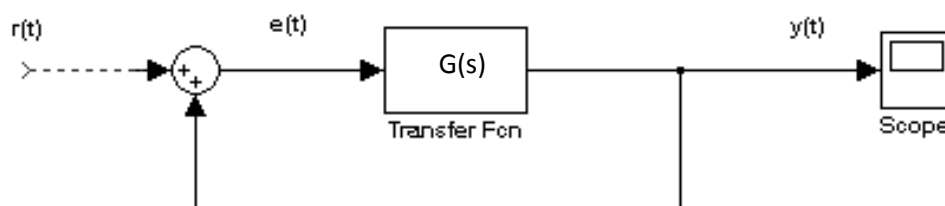
دف از این آزمایش بدست آوردن خطای ماندگار سیستم به ورودیهای مختلف و کنترل آن می باشد .

در این آزمایش سیستمهای کنترلی مختلفی را با ورودیهای مختلف بررسی می کنیم و خطای ماندگار خروجی را به دست آوردیم . بهتر است ابتدا خطای ماندگار را تعریف می کنیم :

$e_{ss} = \text{error steady state}$

خطای حالت دائمی

با توجه به سیستم لوپ بسته زیر تعریف می کنیم :



$$e_{ss} = \lim_{t \rightarrow \infty} e(t) = \lim_{s \rightarrow 0} sE(s)$$

$$\begin{aligned} E(s) &= \frac{Y(s)}{G(s)} \\ \frac{Y(s)}{R(s)} &= \frac{G(s)}{1+G(s)} \Rightarrow E(s) = \frac{R(s)G(s)}{G(s)[1+G(s)]} = \frac{R(s)}{1+G(s)} \end{aligned}$$

پس خواهیم داشت :

$$E(s) = \frac{R(s)}{1+G(s)}$$

در صورتیکه در مسیر فیدبک بهره K را داشته باشیم :

$$E(s) = \frac{R(s)}{1+kG(s)}$$

$$e_{ss} = \lim_{s \rightarrow 0} sE(s) = \lim_{s \rightarrow 0} \frac{sR(s)}{1+G(s)}$$

$$R(s) = \frac{A}{s} \quad r(t) = Au(t) \quad \text{۱- فرض کنیم ورودی Step باشد :}$$

$$e_{ss} = \lim_{s \rightarrow 0} \frac{s \frac{A}{s}}{1+G(s)} = \frac{A}{1+k_p} \quad \text{that : } k_p \equiv \lim_{s \rightarrow 0} G(s)$$

حال اگر تیپ سیستم لوپ بسته حداقل یک باشد در آنصورت  $k_p = \infty$  خواهد شد و در نتیجه  $e_{ss} = 0$ .

ولی اگر تیپ سیستم صفر باشد در آنصورت :

$$G(s) = \frac{2}{s+3} : k_p = \lim_{s \rightarrow 0} G(s) = \lim_{s \rightarrow 0} \frac{2}{s+3} = \frac{2}{3}$$

در نتیجه خروجی ورودی را با یک خطای ماندگار یا به عبارتی Offset دنبال خواهد کرد.

$$e_{ss} = \frac{A}{1 + \frac{2}{3}}$$

۲- فرض کنیم ورودی Ramp باشد :  $r(t) = Atu(t)$   $R(s) = \frac{1}{s^2}$

$$e_{ss} = \lim_{s \rightarrow 0} \frac{s \frac{A}{s^2}}{1 + G(s)} = \lim_{s \rightarrow 0} \frac{A}{s + sG(s)} = \lim_{s \rightarrow 0} \frac{A}{sG(s)} = \frac{A}{k_v}$$

that :  $k_v \equiv \lim_{s \rightarrow 0} sG(s)$

حال اگر تیپ سیستم لوپ بسته حداقل دو ( ۲ ) باشد در آنصورت  $k_v = \infty$  خواهد شد . در نتیجه  $e_{ss} = 0$  .

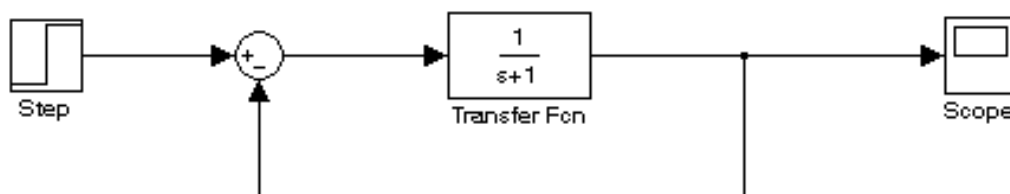
ولی اگر تیپ سیستم یک باشد در آنصورت :

$$G(s) = \frac{2}{s+3} : k_v = \lim_{s \rightarrow 0} \frac{s \times 2}{s(s+3)} = \frac{2}{3} \Rightarrow e_{ss} = \frac{A}{\frac{2}{3}}$$

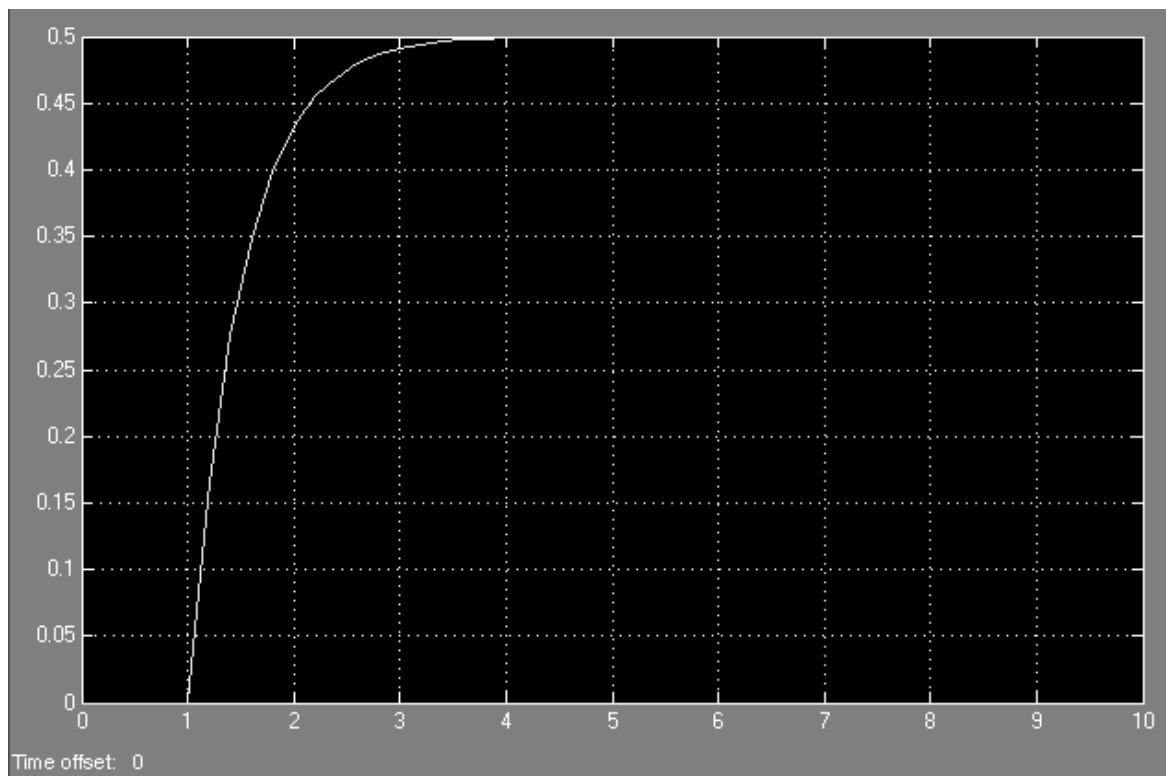
و خروجی ورودی را با خطای ماندگار دنبال خواهد کرد .

در صورتیکه تیپ سیستم صفر باشد ،  $k_v = 0$  و در نتیجه  $e_{ss} = \infty$  خواهد شد .

در آزمایشگاه مدارات کنترلی زیر به ترتیب شبیه سازی شد و پاسخهای مختلفی به دست آمد :

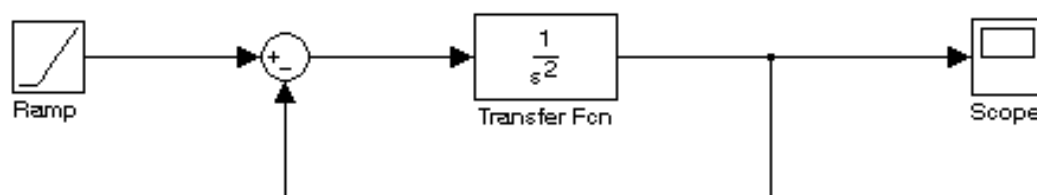






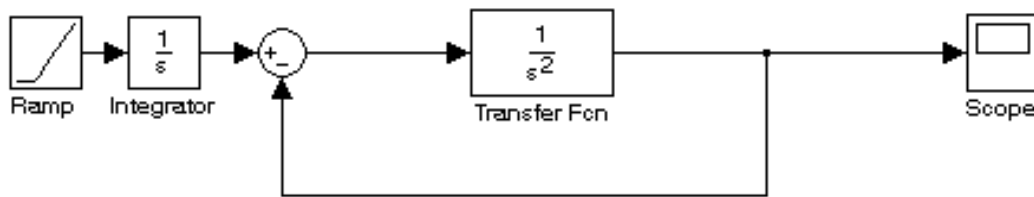
$\frac{1}{s^2}$  تابع انتقال سینوسی است به دلیل اینکه قطبهای مکرر در محور  $j\omega$  دارد و می توان گفت سیستم در مرز ناپایداری قرار دارد ، همانطور که در شکل مشخص است خروجی سیستم ورودی را با خطای ماندگار صفر دنبال می کند ( بدون خطا ) . ولی چون سیستم نوسانی است حول ورودی نوسانات سینوسی دارد .

$$k_p = \infty \Rightarrow \frac{1}{1 + k_p} \Rightarrow e_{ss} = 0$$



خطای ماندگار سیستم در این حالت مانند یک سینوسی بوده که میانگین آن صفر است و سیستم در مرز ناپایداری و نوسانی است . می توان گفت در این حالت نیز  $e_{ss} = 0$  می باشد و خروجی حول ورودی نوسان می کند .

$$k_v = \lim_{s \rightarrow 0} \frac{s}{s^2} = \infty \Rightarrow e_{ss} = \frac{1}{\infty} = 0$$



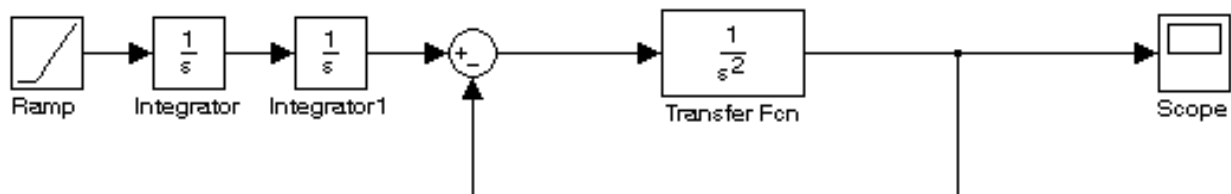
در این حالت خروجی ، ورودی را با یک Offset یک واحدی دنبال خواهد کرد ( به صورت سینوسی ) و سیستم در مرز ناپایداری است .

$$k_v = \lim_{s \rightarrow 0} \frac{s^2}{s^2} = 1 \Rightarrow e_{ss} = \frac{1}{1} = 1$$

در این حالت اگر ورودی یک Gain قرار دهیم ، اثر آن در خطای ماندگار مشاهده خواهد شد :

$$\text{if } R(s) = \frac{A}{s^3} \Rightarrow e_{ss} = A$$

حال اگر ورودی شود  $(\frac{1}{s^4})$  خواهیم داشت :

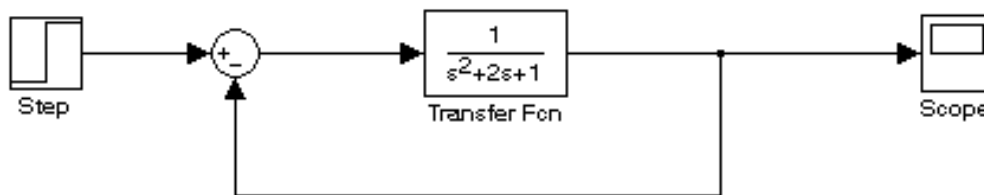


خطای ماندگار بی نهایت خواهد شد و مرتباً در حال افزایش و سیستم در مرز ناپایداری است .

برای رفع خطای بی نهایت می توان انتگرال گیر در مسیر پیشرو قرار داد و برای صفر کردن خطا دو طبقه انتگرال گیر .

پاسخ سیستم های نوسانی را به ورودی های مختلف بررسی کردیم . حال سیستم های پایدار را بررسی می کنیم .

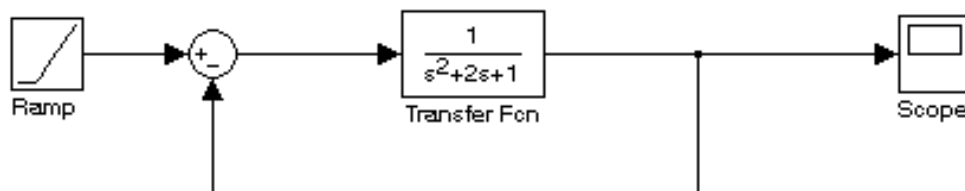
$$\text{مثلاً سیستم} \quad : \frac{1}{s^2 + 2s + 1}$$



در این سیستم  $\omega_n = 1$  و  $\zeta = 1$  می باشد. پس سیستم در میرایی بحرانی ( Critical Damping ) است و هر دو قطب سیستم روی ( -۱ ) می باشند. سیستم پایدار است و با خطای ماندگار  $\frac{1}{2}$  ورودی دنبال می شود.

اگر بجای تابع تبدیل بالا، تابع تبدیل  $\frac{1}{s^2 + s + 1}$  را قرار دهیم، در آن صورت  $\zeta = 0.5$  بوده و سیستم ( Under Damp ) می باشد و خروجی با نوسانات بسیار کم در حالت گذرا ورودی را دنبال می کند. ( البته این سیستم نیز دارای خطای ماندگار  $\frac{1}{2}$  می باشد ).

\* البته در این حالت پاسخ بهتر می باشد چونکه اگر میانگین خروجی را در حالت گذرا در نظر بگیریم همان ورودی خواهد بود ولی در حالت Critical Damping سرعت پاسخ دهی کمتر بوده و سیستم دیرتر به پاسخ نهایی ( حالت دائمی ) خواهد رسید.



در این حالت تیپ سیستم صفر بوده و ورودی Ramp می باشد. در نتیجه  $k_v = 0$  بوده و  $e_{ss} = \infty$ ، و خطای ماندگار مرتباً در حال افزایش.

البته ما با قراردادن Gain در مسیر فیدبک و کم کردن آن تا عدد  $k = 0.5$  توانستیم تا حدودی پاسخ سیستم را بهبود دهیم. یعنی سرعت افزایش خطای ماندگار را کم کردیم به طوریکه اگر یک شکل موج مثلی با فرکانس حداقل 0.25 هرتز به سیستم اعمال کنیم خروجی سیستم، ورودی را با خطای ماندگار بسیار کم دنبال کند. به عبارتی خطای ماندگار در حال افزایش است ولی چون سرعت افزایش آن بسیار کم است و فرکانس ورودی تقریباً مناسب است اجازه افزایش خطای ماندگار به خروجی داده نمی شود و می توان گفت خروجی با خطای ماندگار ثابت کم ورودی را دنبال کرده است.

## نتیجه گیری :

می توان این چنین نتیجه گرفت که برای سیستم های نوسانی و سیستم های کاملاً پایدار می توان به روش زیر و به سرعت خطای ماندگار را به دست آورد :

\* قرارداد :

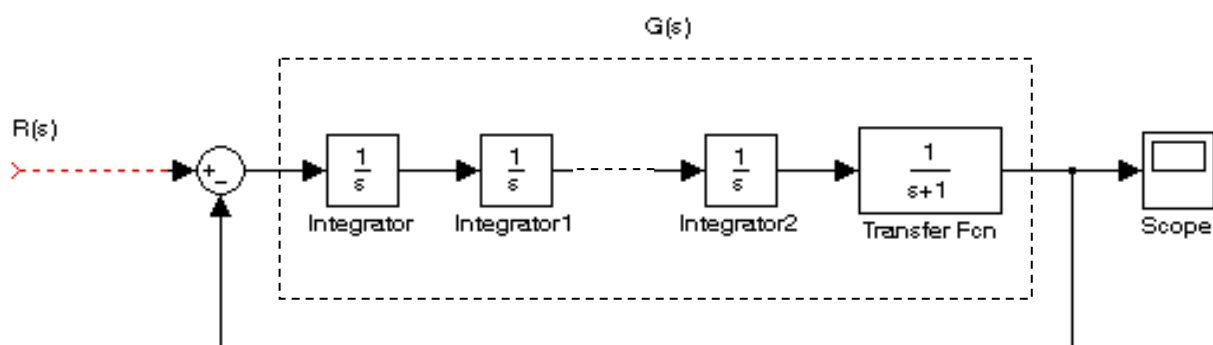
اگر ورودی به صورت  $R(s) = \frac{A}{s^j}$  باشد ،  $j$  را تیپ ورودی بنامیم .

- به طور کلی اگر تیپ ورودی سیستم  $R(s)$  و تیپ لوپ بسته  $G(s)$  برابر باشند ( یا به عبارتی به تعداد تیپ ورودی ، در مسیر پیشرو انتگرال گیر داشته باشیم ) آنگاه  $e_{ss} = 0$  خواهد شد .

- اگر تیپ سیستم لوپ بسته  $G(s)$  یکی کمتر از تیپ ورودی باشد ، آنگاه  $e_{ss}$  خواهیم داشت .

- اگر تیپ سیستم ، دو تا بیا بیشتر ، از تیپ ورودی کمتر باشد ، آنگاه  $e_{ss} = \infty$  خواهد شد .

محاسبه  $e_{ss}$  وقتی که تیپ سیستم از تیپ ورودی یکی کمتر است :



برای ورودی Step :

$$e_{ss} = \frac{A}{1 + \hat{G}(0)}$$

برای ورودی Ramp و توانهای بالاتر :

$$e_{ss} = \frac{A}{\hat{G}(0)}$$

A : بهره ی ورودی ( Input Gain ) .

$\hat{G}(0)$  : تابع تابديل تيپ صفر سيستم به ازاي صفر .

\* نکته ديگر اينكه در بعضي سيستم ها كه خطاي ماندگار آن ها رو به افزايش دارد (  $e_{ss} = \infty$  ) مي توان با افزودن انتگرال گير در مسير پيش رو  $e_{ss}$  را حذف كرد . يا اينكه با صرف هزينه كمتر مي توان براي ورودی های با فرکانس های مناسب ( مثلاً در سيستم مذکور حداقل 0.5 هرتز ) ، با کاهش Gain در مسير فیدبک ، سرعت افزايش خطاي ماندگار را كم كرد و تا حدودی زياد خطاهای ماندگار خروجی را كم كرد . در مثالی كه در طول گزارش كار ارائه شد خطاي ماندگار برای فرکانس های ورودی حدود 0.5 تقريباً صفر شد .

[www.esud83.mihanblog.com](http://www.esud83.mihanblog.com)